

Fachhochschule Dortmund

University of Applied Sciences and Arts

Bachelor-Arbeit

Im Studiengang Elektrotechnik

**Entwicklung eines synchronen stromgeführten DC/DC-Abwärtswandlers für
eine Wandlung von 3.3 V auf 1.2 V bei einem Laststrom von 0,6 A**

Vorgelegt von

Amine Thabti

Sommersemester 2024

an der Fachhochschule Dortmund

Betreuender Professor: Prof. Dr.-Ing. Michael Karagounis

Inhaltsverzeichnis

1. Einleitung.....	7
1.1 Aufgabenstellung und Zielsetzung.....	7
2. Abwärtswandler	8
2.1 Aufbau und Funktion	9
2.1.1 Schaltungstopologien für Lade- und Entladephase.....	10
2.2 Stromgeführte Regelung.....	11
2.2.1 Entwicklung zur Spitzenstrommodus-Regelung	12
2.2.2 Vorteile und Probleme der Spitzen-Strom-Modus-Regelung.....	14
2.3 Regelung.....	15
2.3.1 CMOS-Schalter.....	16
2.3.2 Tastverhältnisse	16
3. Kleinsignalmodell für die stromgeführte Regelung.....	17
3.1 Schleifenverstärkung-Analyse	19
3.1.1 Stromregelschleife $T_i(s)$	20
3.1.2 Spannungsschleife $T_v(s)$	21
3.1.3 Gesamte und äußere Schleifenverstärkung.....	21
4. Dimensionierung der einzelnen Komponenten	23
4.1 LC-Glied	23
4.1.1 Induktivität des LC-Gliedes und Tastgrad	25
4.1.2 Kapazität des LC-Gliedes.....	29
4.2 Regelkreis	31
4.3 PI-Regler	32
4.3.1 PI-Regler Realisierung und seine Übertragungsfunktion.....	34
4.3.2 Kompensation der Übertragungsfunktion des PI-Reglers	38
4.3.3 Methodik des Reglerentwurfs für die Spitzenstromregelung.....	41
4.2.4 Bestimmung aller Komponenten des PI-Reglers	45
5. Parameterbestimmung des Abwärtswandlers	46
5.1 Parameter des LC-Gliedes und Lastwiderstand	47
5.2 Parameter des PI-Reglers.....	49
5.2.1 Pol- und Nullstellen.....	49
5.2.2 Widerstände und Kondensatoren.....	54
6. Simulationsergebnisse.....	55
6.1 Strom- und Spannungsverläufe	57
6.2 Stabilitätsuntersuchung.....	60
7. Fazit	63
8. Literaturverzeichnis	64

Abbildung 1: Prinzipieller Aufbau des Synchron-Tiefenstellers [4]	9
Abbildung 2: Ladephase Schaltungstopologie [5]	10
Abbildung 3: Entladephase Schaltungstopologie [6].....	11
Abbildung 4: Spannungsgeführte Regelung [7].....	12
Abbildung 5: Stromgeführte Regelung [8].....	13
Abbildung 6: Regelblock.....	15
Abbildung 7: Einsatz der PMOS- und NMOS-Schalter [9].....	16
Abbildung 8: Transistor-Drain-Spannungskennlinie [10]	17
Abbildung 9: allgemeines Schema eines Stromgesteuerte PWM-Wandlers [11]	18
Abbildung 10: Kleinsignalmodell für stromgesteuerte PWM-Umrichter [12].....	18
Abbildung 11: Blockschaltbild des Kleinsignalverhaltens stromgesteuerten PWM-Wandlern [13]	19
Abbildung 12: Gesamte Schleifenverstärkung [14]	22
Abbildung 13: Äußere Schleifenverstärkung [15].....	23
Abbildung 14: Stromverläufe für CCM, BCM, DCM [16].....	24
Abbildung 15: Spannungen im geschlossenen Zustand des HSS [17]	25
Abbildung 16: Verlauf des Stromes durch die Spule [18]	26
Abbildung 17: Spannungen im geschlossenen Zustand des LSS [19]	27
Abbildung 18: Stromverlauf durch die Spule und den Kondensator [20]	29
Abbildung 19: Reales Kondensator-Ersatzschaltbild [21]	31
Abbildung 20: Regelkreis [22].....	32
Abbildung 21: PI-Regler.....	32
Abbildung 22: Type II Kompensator	35
Abbildung 23: Gesamter Schleifenverstärkung T1 [23]	38
Abbildung 24: Äußere Schleifenverstärkung T2 [24]	40
Abbildung 25: Abwärtswandler-Simulationsschaltung in "Cadence Virtuoso"	56
Abbildung 26: Spannungsverlauf am Eingang und am Ausgang	57
Abbildung 27: Spannungsverlauf am Komparator	57
Abbildung 28: Spannungsverlauf am D-Flip-Flop	58
Abbildung 29: Spannungsverlauf am Inverter	59
Abbildung 30: Welligkeit des Stroms über Spule, Kondensator und Lastwiderstand	59
Abbildung 31: Abwärtswandlerschaltung für Wechselstromanalyse-Gesamter Schleifenverstärkung T1	60
Abbildung 32: Gesamter Schleifenverstärkung T1 im Bode-Diagramm	61
Abbildung 33: Abwärtswandlerschaltung für Wechselstromanalyse-Äußere Schleifenverstärkung T2 62	
Abbildung 34: Äußere Schleifenverstärkung T2 im Bode-Diagramm	62

Nomenklatur:

Komponenten:

C	Kondensator
L	Spule
$R_L = R_{Last}$	Lastwiderstand
R_{ESR}	Reihenwiderstand des Kondensators
R_{DCR}	Gleichstromwiderstand der Spule
R_1	Widerstand des PI-Reglers
R_3	Widerstand des PID-Reglers
C_2	Kondensator des PI-Reglers
C_3	Kondensator des PI-Reglers
D	D-Flip-Flop
CoL	Kondensator mit einer sehr hohen Kapazität zum Öffnen des Regelkreises
LoL	Spule mit einer sehr hohen Induktivität zum Öffnen des Regelkreises
V_{15}	Eingangsspannungsquelle
V_{22}	Referenzspannungsquelle
V_{16}	Spannungsquelle
H_0	Stromgeführte Spannungsquelle CCVS
V_0	Spannungsquelle VPULSE
HSS_PMOS	HSS-PMOS-Schalter
LSS_NMOS	LSS-NMOS-Schalter

Spannungen:

U	Spannung
U_{ein}	Eingangsspannung des Abwärtswandlers
U_{aus}	Ausgangsspannung des Abwärtswandlers

U_{ref}	Referenzspannung für den Regler
U_{OUPUT}	Ausgangssteuerspannung des Reglers
U_{CLK}	Sägezahnspannung
U_{RESET}	Ausgangsspannung des Komparators für die Pulsweitenmodulation
U_{VRAMP}	Spannung der CCVS
U_{Q}	Ausgangsspannung des D-Flip-Flops
U_{EN}	Spannung der Inverter
U_{L}	Spannungsabfall an der Spule
U_{C}	Spannungsabfall am Kondensator
ΔU_{aus}	Spannungsdifferenz am Ausgang des Abwärtswandlers
ΔU_{C}	Spannungsdifferenz aufgrund der Kapazität des Kondensators
ΔU_{ESR}	Spannungsdifferenz aufgrund des ESR des Kondensators

Ströme:

I	Strom
I_{Last}	Laststrom
I_{C}	Kondensatorstrom
I_{L}	Spulenstrom
I_{peak}	Spitzenstrom entlang der Induktivität
I_{valley}	Mindeststrom entlang der Induktivität
ΔI	Stromdifferenz entlang der Induktivität
$\Delta I (+)$	Stromdifferenz entlang der Induktivität für die Einschaltdauer des HSS-Schalters
$\Delta I (-)$	Stromdifferenz entlang der Induktivität für die Ausschaltdauer des HSS- Schalters

Frequenzen und Verstärkung:

ω_s	Schaltkreisfrequenz des Abwärtswandlers
ω_{ESR}	Kreisfrequenz der Nullstelle des ESR des Kondensators
ω_{DCR}	Kreisfrequenz der Nullstelle des DCR der Spule
ω_0	Grenzkreisfrequenz des LC-Gliedes
ω_c	Durchtrittskreisfrequenz
ω_{pc}	Kreisfrequenz des ersten Pols des PI-Reglers
ω_{zc}	Kreisfrequenz der ersten Nullstelle des PI-Reglers
ω_{ci}	Durchtrittsfrequenz der Gesamter Schleifenverstärkung
ω_{cr}	Durchtrittsfrequenz der Äußere Schleifenverstärkung
K_i	Verstärkung der Stromschleife
K_v	Verstärkung der Spannungsschleife
f_s	Schaltfrequenz des Abwärtswandlers
f_{ESR}	Frequenz der Nullstelle des ESR des Kondensators
f_0	Grenzfrequenz des LC-Gliedes
f_c	Durchtrittsfrequenz
f_{pc}	Frequenz des Pols
f_{zc}	Frequenz der Nullstelle

Übertragungsfunktionen:

$H_p(s)$	Übertragungsfunktion des P-Reglers
$H_i(s)$	Übertragungsfunktion des I-Reglers
$H_D(s)$	Übertragungsfunktion des D-Reglers
$H_{PI}(s)$	Übertragungsfunktion des PI-Reglers
$F_S(s)$	Übertragungsfunktion des PI-Reglers
G_{id}	Übertragungsfunktion der Stromschleife
G_{vd}	Übertragungsfunktion der Spannungsschleife

1. Einleitung

Elektronische Geräte haben sich zu unverzichtbaren Begleitern in unserem Leben entwickelt. Mobiltelefone, Computer und moderne Autos sind heutzutage aus unserem Alltag nicht mehr wegzudenken. Eine entscheidende Rolle spielen dabei die zahlreichen Komponenten in diesen Geräten, die jedoch oft niedrigere Spannungen benötigen als die Stromversorgung, seien es Batterien, Akkus oder Netzteile, zur Verfügung stellt.

Beispielsweise stellt ein Computernetzteil, das mit einer Netzspannung von 230 V betrieben wird, eine Gleichspannung von 12 V bereit. Allerdings benötigen bestimmte empfindliche Computerkomponenten wie der Prozessor, die Grafikkarte, der Arbeitsspeicher oder Teile der Hauptplatine noch niedrigere Spannungen, die sich typischerweise zwischen 1 V und 5 V bewegen.

Um diese Herausforderung zu bewältigen, kommen stromgeführten Tiefsetzsteller zum Einsatz. Diese innovative Technologie ermöglicht eine dynamische Anpassung der Spannungsausgabe, um den aktuellen Bedürfnissen des Systems gerecht zu werden. Durch die kontinuierliche Überwachung des Stromflusses und die entsprechende Regelung der Ausgangsspannung gewährleisten stromgeführte Tiefsetzsteller eine präzise und effiziente Energieversorgung.

1.1 Aufgabenstellung und Zielsetzung

Ziel dieser Studie ist die Entwicklung eines synchronen DC/DC-Abwärtswandlers mit Hilfe der Software "Cadence Virtuoso". Der Abwärtswandler soll bei einer Eingangsspannung von 3.3 V eine hochgenaue Ausgangsspannung von 1.2 V DC liefern und gleichzeitig eine Last von 0,6 A für den Verbraucher bereitstellen. Ein entscheidendes Kriterium für die Leistungsfähigkeit des Abwärtswandlers ist die Welligkeit der Ausgangsspannung, die auf maximal 10 mV begrenzt werden muss. Um eine effiziente Energieumwandlung zu gewährleisten, wird eine Schaltfrequenz von 800 KHz angestrebt. Darüber hinaus ist es von entscheidender Bedeutung, dass die Steuereinheit des Abwärtswandlers optimal dimensioniert ist, um eine hohe stationäre Genauigkeit und eine Phasenreserve von ca. 60° zu gewährleisten, was ein wesentliches Stabilitätskriterium darstellt.

Im Rahmen dieser Arbeit werden die grundlegenden Funktionsprinzipien eines synchronen Abwärtswandlers erläutert und das Schaltungsdesign unter Berücksichtigung der vorgegebenen Parameter detailliert beschrieben. Darüber hinaus werden alle Berechnungen und Schaltungsentwürfe mit der Software "Cadence Virtuoso" durchgeführt. Das Hauptaugenmerk liegt dabei auf der Erzielung einer präzisen und stabilen Ausgangsspannung, die den Anforderungen des Verbrauchers entspricht. Der gesamte Entwicklungsprozess zielt darauf ab, einen optimalen Wirkungsgrad des Abwärtswandlers zu gewährleisten, um Energieverluste zu minimieren und damit die Leistungsfähigkeit und Lebensdauer elektronischer Geräte zu verbessern. Die erfolgreiche Durchführung dieses Projekts wird

wichtige Erkenntnisse über das optimale Design und die Anwendbarkeit von synchronen Abwärtswandlern liefern, die für die Elektronikindustrie von großer Bedeutung sind.

Diese Arbeit behandelt die Spitzenstromregelung und umfasst sowohl die funktionellen Grundlagen als auch die dynamischen Eigenschaften. Zunächst werden Motivation, Entwicklung und Implementierung der Spitzenstromregelung diskutiert. Anschließend werden die dynamische Analyse und der Regler Entwurf behandelt. In diesem Teil wird auch das Verhalten von PWM-Wandlern im geschlossenen Regelkreis untersucht.

2. Abwärtswandler

Der Abwärtswandler, auch Tiefsetzsteller oder Buck-Wandler genannt, ist eine elektrische Schaltung, die eine höhere Eingangsspannung effizient in eine niedrigere Ausgangsgleichspannung umwandelt. Im Vergleich zu anderen Methoden der Spannungsreduzierung, wie dem Spannungsteiler oder dem Linearregler, bietet der Abwärtswandler deutliche Vorteile.

Bei Spannungsteilern und Linearreglern wird die überschüssige Spannung an einem Bauelement wie einem Widerstand (bei Spannungsteilern) oder einem Transistor (bei Linearreglern) in Form von Wärme abgegeben. Dies führt aus Sicht des Anwendungssystems zu einem Energieverlust, da die elektrische Leistung in Form von Wärme dem System verloren geht. Tiefsetzsteller sind dagegen wesentlich energieeffizienter.

Ein gut ausgelegter Tiefsetzsteller kann einen hohen Wirkungsgrad von bis zu 95 % erreichen, d.h. nur ein geringer Teil der Eingangsleistung wird als Verlust in Wärme umgewandelt. Darüber hinaus ermöglicht der Tiefsetzsteller eine genaue Regelung der Ausgangsspannung, was für viele Anwendungen von Vorteil ist.

Dieser Wandler Typ findet breite Anwendung in verschiedenen batterie- oder akkubetriebenen mobilen Geräten, PCs, automatischen Steuerungssystemen, der Automobilelektronik und vielen anderen Bereichen. Aufgrund ihres hohen Wirkungsgrades und ihrer Regelbarkeit sind Abwärtswandler zu einem unverzichtbaren Bestandteil moderner elektronischer Systeme geworden, die eine zuverlässige und energiesparende Stromversorgung erfordern.

2.1 Aufbau und Funktion

Wie in Abbildung 1. dargestellt, besteht ein synchroner Abwärtswandler aus zwei Schaltern, einer Spule, einem Kondensator und einer entsprechenden Regelung.

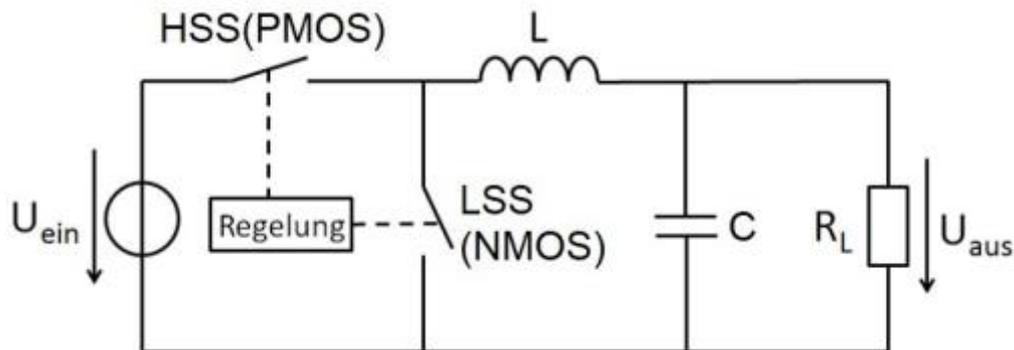


Abbildung 1: Prinzipieller Aufbau des Synchron-Tiefenstellers [4]

Wenn die Spannungsquelle kontinuierlich mit der Last verbunden ist, wird die Energie der Spannungsquelle permanent und ununterbrochen auf die Last übertragen. Im Gegensatz dazu beruht die Funktionsweise eines Abwärtswandlers auf einem anderen Ansatz. Die Energie wird nicht kontinuierlich an die Last übertragen, sondern in diskreten Portionen, eine Portion pro Schaltperiode.

Der Abwärtswandler verteilt den in jeder Schaltperiode empfangenen Energieanteil auf die gesamte Periode, was zu einer Ausgangsspannung führt, die kleiner als die Eingangsspannung ist. Durch gezielte Einstellung der Größe des pro Schaltperiode übertragenen Energieanteils kann die Ausgangsspannung des Tiefsetzstellers den Anforderungen und Bedürfnissen angepasst werden.

Das oben beschriebene Funktionsprinzip verdeutlicht die Aufgabe der einzelnen Komponenten des Abwärtswandlers.

Beide Schalter der HSS (High Side Switch) und der LSS (Low Side Switch) spielen eine entscheidende Rolle beim Ein- und Ausschalten der Spannungsversorgung. Der HSS wird als PMOS (P-type Metal-Oxide Semiconductor) Transistor realisiert, während der LSS als ein NMOS (N-type Metal-Oxide Semiconductor) Transistor ausgeführt ist. Diese beiden Schalter wechseln sich in regelmäßigen Abständen in kurzen Zyklen ab, indem sie ein- und ausgeschaltet werden.

Während der Schaltzyklen des Abwärtswandlers wird der HSS geschlossen, um die Spannung von der Eingangsquelle zum Ausgang zu leiten. Dies führt dazu, dass der Strom durch die Spule fließt, wodurch magnetische Energie in der Spule gespeichert wird. Anschließend wird der HSS geöffnet, und der LSS wird geschlossen. Dabei wird die magnetische Energie aus der Spule freigesetzt und auf den Kondensator und die Last übertragen, wodurch die Ausgangsspannung stabilisiert wird.

Durch das wiederholte Ein- und Ausschalten der Schalter während der Schaltzyklen, wird die Energie in diskreten Portionen an die Last übertragen, was das Grundprinzip des

Abwärtswandlers darstellt. Die Verwendung von MOSFET-Transistoren als HSS und LSS ermöglicht eine effiziente Stromführung und eine hohe Schaltgeschwindigkeit, was zur hohen Leistungsfähigkeit des Abwärtswandlers beiträgt.

Die Steuereinheit des Tiefsetzstellers entscheidet, wann die Schalter ein- und ausgeschaltet werden. Dabei berücksichtigt sie die Ausgangsspannung U_{aus} und steuert entsprechend die Energieabgabe an die Last, um die gewünschte Ausgangsspannung präzise zu regeln.

Die Spule L und der Kondensator C dienen im Abwärtswandler als Energiespeicher. Bei Verbindung mit der Spannungsquelle wird die Energie im magnetischen Feld der Spule und im elektrischen Feld des Kondensators gespeichert. Bei Trennung von der Spannungsquelle gibt der Abwärtswandler die gespeicherte Energie an die Last R_L ab.

Da der Abwärtswandler durch Lade- und Entladevorgänge Energie im Kondensator speichert und wieder abgibt, ändert sich auch die Spannung am Kondensator. Diese Spannungsänderung wird als Welligkeit der Ausgangsspannung bezeichnet und kann bei Schaltreglern nicht vollständig unterdrückt werden. Der Zusammenhang zwischen der Spannung am Kondensator und der im Kondensator gespeicherten Energie E wird durch folgende Formel beschrieben:

$$E = \frac{1}{2} \cdot C \cdot U^2 \quad (1)$$

nach der Spannung U aufgelöst, ergibt sich:

$$U = \sqrt{\frac{2 \cdot E}{C}} \quad (2)$$

Mit einer ausreichend großen Kapazität und einer geringen Energieänderung pro Periode kann auch die Änderung der Kondensatorspannung stark minimiert werden.

2.1.1 Schaltungstopologien für Lade- und Entladephase

Die nachfolgenden Abbildungen veranschaulichen den Stromfluss in Abhängigkeit vom Schaltzustand. Der Steuerblock wird hier vernachlässigt, da er im Vergleich nur eine sehr geringe Stromaufnahme hat.

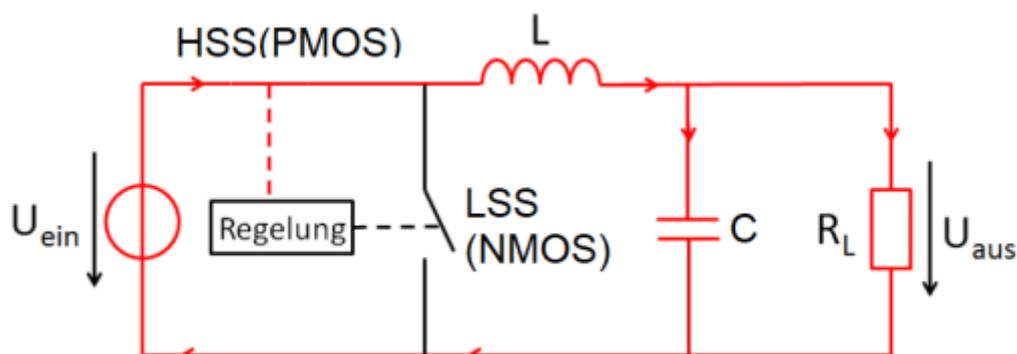


Abbildung 2: Ladephase Schaltungstopologie [5]

Während der Ladephase ist der HSS-Schalter geschlossen und der LSS-Schalter geöffnet. Infolgedessen wird der Verbraucher von der Spannungsquelle gespeist und der Strom fließt durch die Spule, wie in Abbildung 2 dargestellt. Während dieser Phase steigt der Strom in der Spule kontinuierlich an, und die in die Spule übertragene Energie wird im Magnetfeld der Spule gespeichert. Sobald der Spulenstrom den Laststrom des Verbrauchers übersteigt, wird der Kondensator aufgeladen. Der Strompfad ist rot eingezeichnet, um die Richtung des Stromflusses zu verdeutlichen.

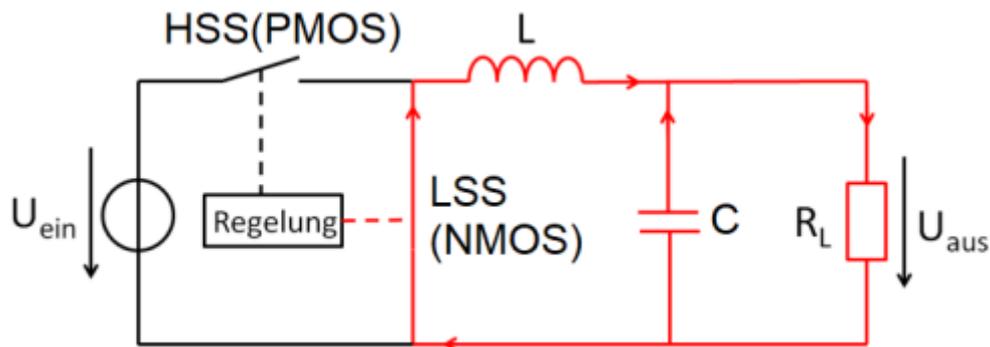


Abbildung 3: Entladephase Schaltungstopologie [6]

In der Phase, in der der HSS-Schalter geöffnet und der LSS-Schalter geschlossen ist, wie in Abbildung 3 dargestellt, kann der Verbraucher nicht mehr direkt von der Spannungsquelle mit Strom versorgt werden. Doch hier kommt die Fähigkeit der Spule und des Kondensators zur Geltung. Sie übernehmen die wichtige Aufgabe, den Verbraucher mit der zuvor in ihnen gespeicherten Energie zu versorgen. Während dieser Phase fließt der Stromkreis durch die Spule und den Kondensator, wodurch die gespeicherte Energie vom Kondensator zum Verbraucher weitergegeben wird. Dies ermöglicht eine kontinuierliche und zuverlässige Stromversorgung des Verbrauchers, auch wenn der direkte Zugang zur Spannungsquelle unterbrochen ist. Die Spule und der Kondensator agieren somit als Energie-Reservoir, die dafür sorgen, dass der Verbraucher stets mit ausreichend Strom versorgt wird.

2.2 Stromgeführte Regelung

Ein wichtiges Merkmal von Tiefsetzstellern ist die elektrische Größe, die für die Regelung ausgewertet wird. Eine Regelung, welche die Ausgangsspannung als einziges Rückkopplungssignal bei der Erzeugung des pulsweitenmodulierten (PWM) Schaltsignals verwendet, wird als spannungsgeführte Regelung bezeichnet, da nur die Ausgangsspannung am PWM-Prozess beteiligt ist. Eine alternative Regelungsmethode für PWM-Gleichspannungswandler, ist die stromgeführte Regelung.

Die stromgeführte Regelung bezieht sich auf eine Klasse von Regelkreisen, die den Spulenstrom als zusätzliche funktionale Komponente im PWM-Prozess verwenden. Die

Stromregelung verwendet daher sowohl die Ausgangsspannung als auch den Spulenstrom für die Regelung des PWM-Signals im geschlossenen Regelkreis. Die stromgeführte Regelung wird in vielen verschiedenen Formen implementiert, indem die Methode der Stromerfassung oder die Art der Verwendung des erfassten Stroms variiert wird. Unter den verschiedenen Strombetriebsarten ist die Spitzenstrombetriebsart, bei welcher der Spitzenwert des Spulenstroms als Steuergröße verwendet wird, die gebräuchlichste.

Insgesamt verwenden moderne PWM-Gleichspannungswandler weitgehend die stromgeführte Regelung anstelle der spannungsgeführten Regelung.

Während die theoretischen Grundlagen der spannungsgeführten Regelung auch für die stromgeführte Regelung gelten, sind für die stromgeführte Regelung zusätzliche Kenntnisse erforderlich. Das Prinzip der Stromregelung ist prinzipiell sehr einfach, jedoch sind die dynamischen Eigenschaften dieser Regelungsart recht komplex.

2.2.1 Entwicklung zur Spitzenstrommodus-Regelung

In diesem Abschnitt wird die Entwicklung der Stromregelung dargestellt.

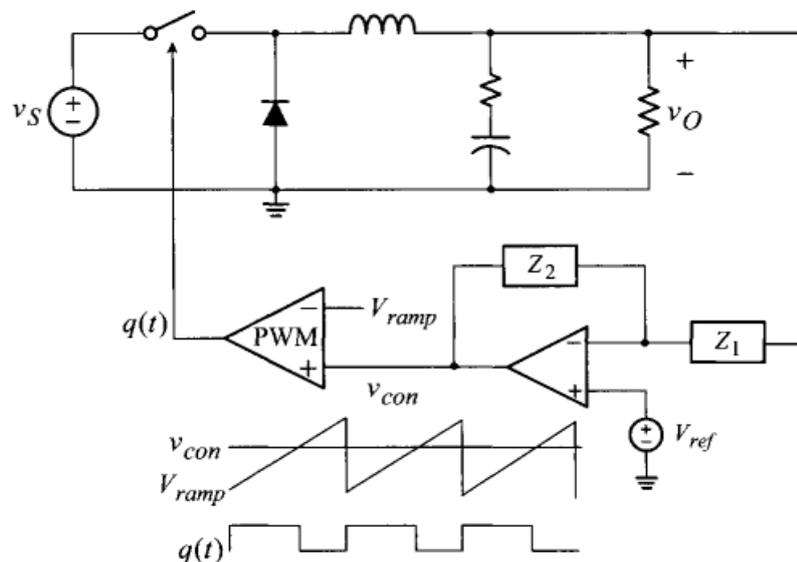


Abbildung 4: Spannungsgeführte Regelung [7]

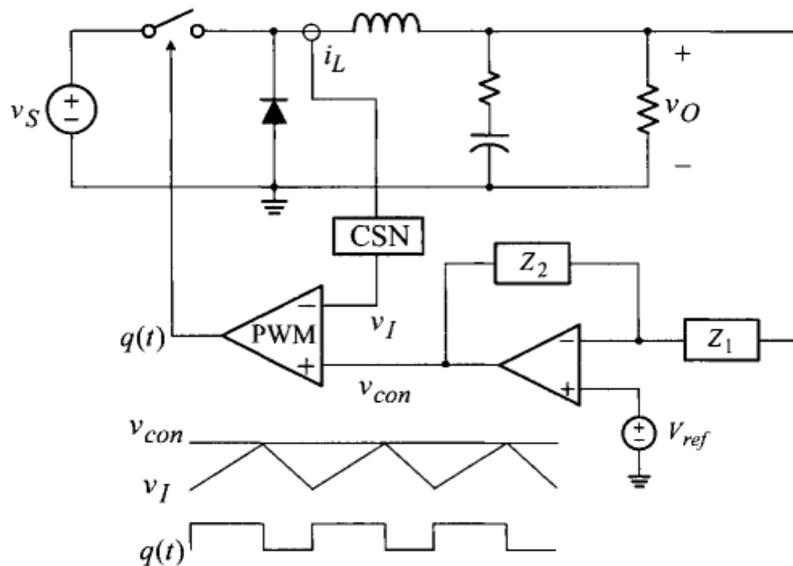


Abbildung 5: Stromgeführte Regelung [8]

Die Konzepte der spannungsgeführten und der stromgeführten Regelung, die beide für einen Abwärtswandler geeignet sind, werden in den Abbildung 4 und 5 gegenübergestellt. Abbildung 4 zeigt die Regelung im Spannungsmodus, bei der die PWM anhand des Rampensignals V_{ramp} und der aus der Spannungsrückkopplungsschleife abgeleiteten Steuerspannung V_{con} generiert wird. Zu Beginn jeder Betriebsperiode wird der Schalter eingeschaltet und später, wenn V_{ramp} und V_{con} sich schneiden, ausgeschaltet. Die Ausgangsspannung wird auf den Sollwert $V_0 = V_{ref}$ geregelt, indem die Bedingung $|Z_2(j\omega)| / |Z_1(j\omega)| = \infty$ im Spannungsrückführkreis erfüllt wird. Der Wert von V_{con} wird automatisch so angepasst, dass sich das für die Regelung der Ausgangsspannung $V_0 = D \cdot V_S = V_{ref}$ erforderliche Tastverhältnis erhält.

Für den PWM-Betrieb ist eine zeitlich veränderliche, stückweise lineare Wellenform erforderlich. Bei der Spannungsregelung wird im Regler ein Rampensignal erzeugt. Für die PWM-Generierung können jedoch prinzipiell auch andere lineare Wellenformen wie z.B. die Dreieckswellenform verwendet werden. Darüber hinaus ist die Dreieckswellenform bereits in den Wellenformen der Endstufe vorhanden. Bei allen PWM-Wandlern steigt der Spulenstrom, während der Einschaltzeit linear an und fällt während der Ausschaltzeit ab, wodurch eine Dreieckswellenform entsteht.

Abbildung 5 zeigt ein Beispiel für die Regelung im Strommodus. Der Spulenstrom wird vom Stromsensornetzwerk (CSN) erfasst und in das Spannungssignal V_I umgewandelt. Das erfasste Spannungssignal V_I wird dann mit dem Steuersignal V_{con} verglichen, um den Zeitpunkt für das Ausschalten des Schalters zu bestimmen.

Die Stromregelung verwendet den dreieckförmigen Spulenstrom als funktionalen Ersatz für das Rampensignal der Spannungsregelung. Die Ausgangsspannung wird auf $V_0 = V_{ref}$ geregelt, solange die Bedingung $|Z_2(j\omega)| / |Z_1(j\omega)| = \infty$ erfüllt ist.

2.2.2 Vorteile und Probleme der Spitzen-Strom-Modus-Regelung

Da die Spitzenstromregelung eine Kompensationsrampe benötigt, um subharmonische Oszillation zu vermeiden, kann das ursprüngliche Ziel, das Rampensignal aus dem PWM-Prozess zu entfernen, nicht erreicht werden. Dennoch ist die Spitzenstromregelung weitgehend akzeptiert, da sie gegenüber der konventionellen Spannungsregelung erhebliche Vorteile bietet.

Die Vorteile der Spitzenstromregelung werden hauptsächlich im dynamischen Verhalten deutlich.

1. Die stromgeführte Regelung verbessert das dynamische Verhalten von PWM-Gleichspannungswandlern. Diese Vorteile zeigen sich am deutlichsten bei Boost- und Buck-/Boost-Wandlern, die eine Nullstelle im rechten Halbpole (RHP) ihrer Übertragungsfunktion haben. Tatsächlich ist die stromgeführte Regelung für die Stabilisierung dieser Wandler unverzichtbar.
2. Die stromgeführte Regelung verringert die Empfindlichkeit der Wandlerleistung gegenüber Betriebsbedingungen. Stromgeführte Wandler zeigen im Vergleich zu spannungsgeführten Wandlern weniger Änderungen im dynamischen Verhalten bei Vorhandensein eines Quellenwiderstands oder beim Wechsel zwischen dem kontinuierlichen Strommodus (Continuous Current Mode, CCM) und dem stromlückenden Betrieb (Discontinuous Current Mode, DCM).
3. Die stromgeführte Regelung vereinfacht die Struktur und das Design der Spannungsgegenkopplungskompensation. Im Gegensatz zur spannungsgeführten Regelung, die eine Drei-Pol-Zwei-Null-Kompensation erfordert, verwendet die stromgeführte Regelung eine einfachere Zwei-Pol-Zwei-Null-Schaltung für alle drei grundlegenden PWM-Wandler. Darüber hinaus kann das Kompensationsverfahren standardisiert werden, so dass ein einziges Entwurfsverfahren für alle PWM-Gleichspannungswandler gilt.

Während die stromgeführte Regelung die oben genannten Vorteile bietet, verkompliziert sie die mathematische Handhabung der Reglerdynamik und stellt erhebliche Herausforderungen an die Kleinsignalanalyse und den Reglerentwurf.

1. Die stromgeführte Regelung verwendet zusätzlich zur vorhandenen Ausgangsspannungsrückführung eine weitere Rückführung basierend auf der Messung des Spulenstroms. In der Terminologie der Regelungstechnik sind stromgesteuerte PWM-Wandler daher Mehrschleifenregelsysteme, in denen mehrere Rückkopplungsschleifen vorhanden sind.
2. Im Spitzenstrommodus wird die Steueraktion periodisch zum Zeitpunkt ausgeführt, wenn der Spulenstrom seinen Höchstwert erreicht. Mit anderen Worten, die Steueraktion erfolgt durch Abtasten des Spitzenwerts des schnell variierenden Spulenstroms. Aufgrund dieser Eigenschaft zeigt das System die Merkmale von abgetasteten diskreten Systemen. Dies wird als Abtasteffekte der strombasierten Regelung bezeichnet. Diese Abtasteffekte erfordern besondere Aufmerksamkeit und eine entsprechende Analyse.

2.3 Regelung

Der Regelblock besteht aus einem als Regler verschalteten Operationsverstärker, einem Komparator, einem D-Flip-Flop und einem Inverter, falls das Flip-Flop über keinen invertierten Ausgang verfügt.

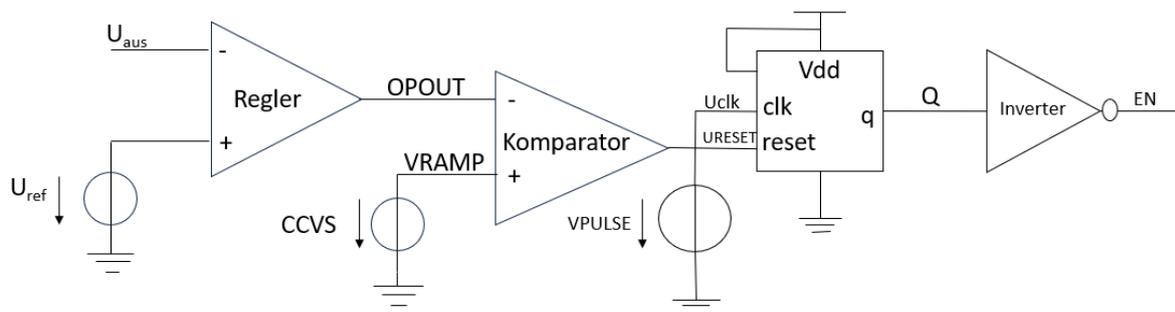


Abbildung 6: Regelblock

Die Ausgangsspannung U_{aus} wird im Regler mit einer Referenzspannung U_{ref} verglichen. Ein Operationsverstärker erfasst die Regelabweichung und erzeugt am Ausgang die Steuerspannung U_{OPOUT} als Rückkopplungssignal.

In dieser Arbeit wird der Spulenstrom zu Simulationszwecken von einer stromgesteuerten Spannungsquelle (engl. Current Controlled Voltage Source, CCVS) erfasst und in das Spannungssignal V_{VRAMP} umgewandelt. Das erfasste Spannungssignal V_{VRAMP} wird dann mit dem Steuersignal V_{OPOUT} verglichen.

Solange das Spannungssignal V_{VRAMP} kleiner als das Steuersignal V_{OPOUT} ist, gibt der Komparator eine logische "0" aus. Sobald das Spannungssignal V_i jedoch die Steuerspannung erreicht, gibt der Komparator eine logische "1" aus. Dadurch entsteht ein Rechtecksignal mit variablem Tastgrad D .

Das D-Flip-Flop hat einen Daten-Eingang (D), einen Clock-Eingang (CLK), einen Reset-Eingang (RESET) und einen Ausgang (Q). In diesem Fall wird der CLK-Eingang des D-Flip-Flops mit einer VPULSE-Quelle verbunden. Die VPULSE-Quelle erzeugt Taktimpulse zwischen 0V und 3,3V mit einer Taktfrequenz, die der Schaltperiode des Wandlers entspricht.

Der D-Eingang des D-Flip-Flops ist dauerhaft mit der Versorgungsspannung v_{dd} verbunden, was einem High-Pegel entspricht, welcher mit jeder steigenden Flanke des Taktsignals auf den Ausgang Q gelegt wird. Der Reset-Eingang des Flip-Flops ist mit dem Komparator Ausgang verbunden. Falls der Komparator ein High-Signal ausgibt, wird das D-Flip-Flop unabhängig vom Taktzustand zurückgesetzt und der Ausgangszustand Q auf 0V gesetzt.

Der Ausgang Q des D-Flip-Flops wird mit einem Inverter verbunden. Der Inverter wandelt das Eingangssignal Q in sein Komplement um. Wenn Q auf High (3,3 V) liegt, wird der Ausgang des Inverters auf Low (0V) gezogen und umgekehrt.

2.3.1 CMOS-Schalter

Abbildung 7 zeigt die Verwendung von CMOS-Schaltern im Tiefsetzsteller.

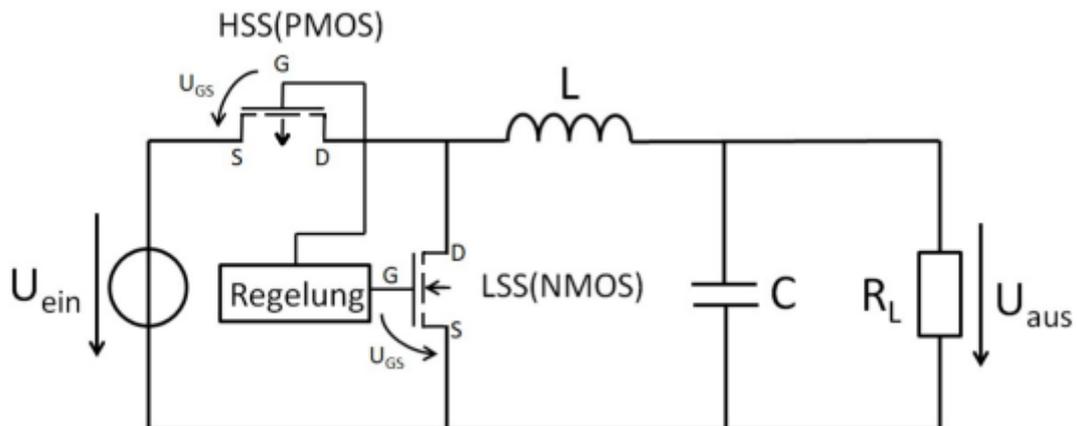


Abbildung 7: Einsatz der PMOS- und NMOS-Schalter [9]

Wenn der Inverter eine logische "0" ausgibt, liegt an den Gates beider Transistoren eine Spannung von 0 V an. Die Gate-Source-Spannung des NMOS-Transistors beträgt dann genau 0 V, was unterhalb der Schwellenspannung des NMOS-Transistors von etwa 0,6 V liegt und den Transistor in den sperrenden Zustand versetzt. Gleichzeitig beträgt die Gate-Source-Spannung des PMOS-Transistors -3.3 V, was kleiner als die negative Schwellenspannung von etwa -0,6 V ist. Der PMOS-Schalter ist also leitend.

Wenn der Inverter jedoch eine logische "1" ausgibt, liegt an den Gates beider Transistoren eine Spannung von 3.3 V an. Die Gate-Source-Spannung des NMOS-Transistors beträgt dann genau 3.3 V, was über der Schwellenspannung des NMOS-Transistors von etwa 0,6 V liegt und den Transistor in den leitenden Zustand versetzt. Gleichzeitig beträgt die Gate-Source-Spannung des PMOS-Transistors 0 V. Der PMOS-Schalter ist somit geöffnet.

2.3.2 Tastverhältnisse

Durch die PWM-Steuerung wird eine genaue Schaltfrequenz f_s oder Schaltperiode T festgelegt. Während der Periode "Tein" ist der HSS-Schalter leitend und lässt den Stromfluss zu, während der Periode "Taus" ist er gesperrt und unterbricht den Stromfluss. Bild 8 zeigt den Spannungsverlauf am Drain der beiden Transistoren während dieser Schaltperioden.

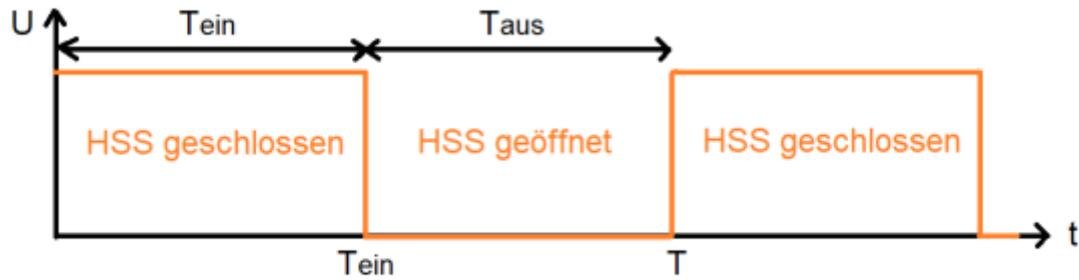


Abbildung 8: Transistor-Drain-Spannungskennlinie [10]

Das Verhältnis von T_{ein} zu T wird als Tastverhältnis D bezeichnet.

$$D = \frac{T_{ein}}{T} \quad (3)$$

Wird nach T_{ein} aufgelöst, ergibt sich:

$$T_{ein} = D \cdot T \quad (4)$$

Für die Ausschaltzeit gelten:

$$T_{aus} = T - T_{ein} \quad (5)$$

Bei Verwendung des Tastverhältnisses aus Gleichung (3) gilt:

$$T_{aus} = (1 - D) \cdot T \quad (6)$$

3. Kleinsignalmodell für die stromgeführte Regelung

Abbildung 9 zeigt ein allgemeines Schaltungsdiagramm von PWM-Wandlern, welche die stromgeführte Regelung verwenden. Mit den Verbindungen {a-X p-Y i-Z} stellt Abbildung 9 den Buck-Wandler dar. Ebenso führen die Verbindungen {i-X a-Y p-Z} zum Boost-Wandler, während die Verbindungen {a-X i-Y p-Z} den Buck-/Boost-Wandler ergeben.

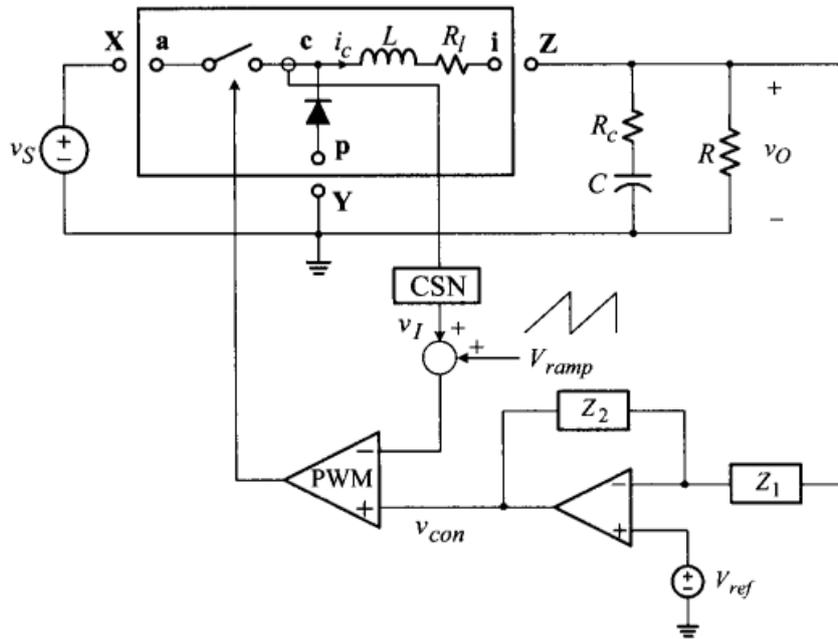


Abbildung 9: allgemeines Schema eines Stromgesteuerte PWM-Wandlers [11]

Abbildung 10 zeigt das Kleinsignalmodell des Wandlers, das aus Abbildung 9 abgeleitet wurde, indem der PWM-Schalter, der PWM-Block und die Spannungsrückkopplungsschaltung durch ihre entsprechenden Kleinsignalmodelle ersetzt und geeignete Kleinsignalanregungen eingeführt wurden.

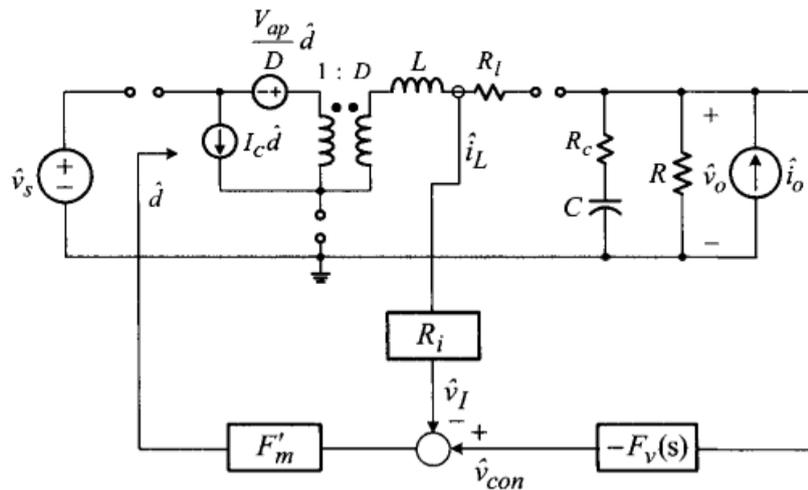


Abbildung 10: Kleinsignalmodell für stromgesteuerte PWM-Umrichter [12]

In Abbildung 10 wird ein Rückkopplungspfad durch den Spulenstrom i_L erzeugt, obwohl der Strom tatsächlich durch den Schalter erfasst wird. Dies ist darauf zurückzuführen, dass der Regeleingriff in dem Moment erfolgt, in dem der Schalterstrom seinen Spitzenwert erreicht. Daher ist die Erfassung des Schalterstroms funktionell identisch mit der Erfassung des

Spulenstroms. Der Verstärkungsblock $F_V(s)$ stellt die Übertragungsfunktion des Rückkopplpfades samt Kompensationsschaltung dar.

$$F_V(s) = \frac{Z_2(s)}{Z_1(s)} \quad (7)$$

während R_i der Verstärkung des Stromsensornetzwerks entspricht.

$$R_i = \frac{1}{n} \cdot R_{sense} \quad (8)$$

Der Verstärkungsblock F'_m stellt die Kleinsignalverstärkung des PWM-Blocks dar und beschreibt die Modulator-Verstärkung der Spitzenstromregelung. Die Notation F'_m wird verwendet, um den Unterschied zum Modulatorverstärkungsfaktor der spannungsgeführten Regelung hervorzuheben.

3.1 Schleifenverstärkung-Analyse

Abbildung 11 zeigt das Blockschaltbild des Kleinsignalmodells. Das Blockdiagramm wurde durch Erweiterung des Kleinsignalmodells der Spannungsregelung konstruiert.

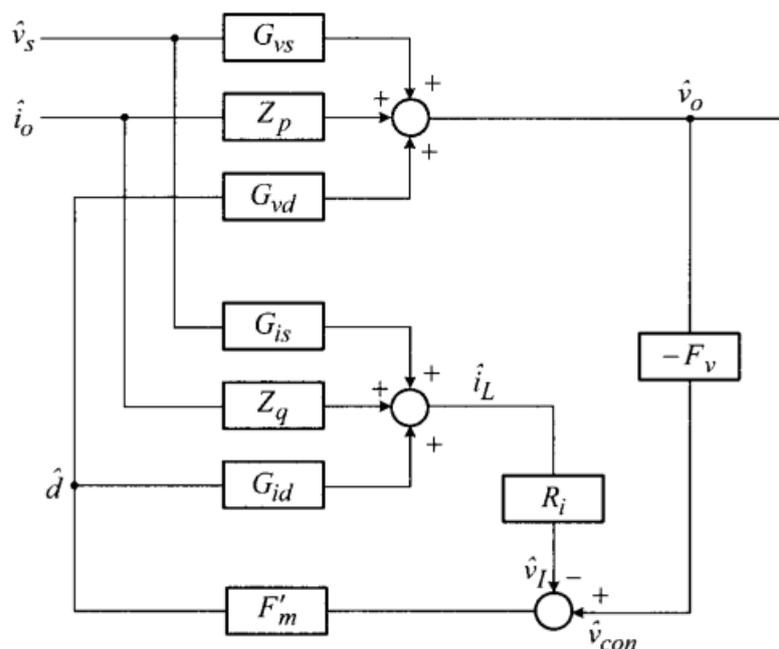


Abbildung 11: Blockschaltbild des Kleinsignalverhaltens stromgesteuerten PWM-Wandlern [13]

Das Blockschaltbild zeigt deutlich die beiden einzelnen Rückkopplungsschleifen, eine aus der Ausgangsspannung V_0 und die andere aus dem Spulenstrom i_L . Das System wird daher als Zwei- oder Mehrregelkreis bezeichnet.

Zusätzlich zu den drei Leistungsverstärkerblöcken $G_{vs}(s)$, $Z_p(s)$ und $G_{vd}(s)$, die mit der Rückkopplung der Ausgangsspannung verbunden sind, sind drei weitere Verstärkerblöcke, $G_{is}(s)$, $Z_q(s)$ und $G_{id}(s)$, wegen der Rückkopplung des Spulenstroms vorhanden.

Die Ausdrücke für die sechs Verstärkerblöcke der PWM-Wandler sind in Tabelle 1 aufgeführt. Die Kleinsignaldynamik der stromgesteuerten PWM-Umrichter wird nun mit Hilfe von Abbildung 11 und Tabelle 1 untersucht.

Tabelle 1: Übertragungsfunktionen der Leistungsstufe der grundlegenden Wandler

Übertragungsfunktion G_{vs}	$G_{vs} = K_{vs} \frac{1 + \frac{s}{\omega_{esr}}}{1 + \frac{s}{Q * \omega_0} + \frac{s^2}{\omega_0^2}}$
Übertragungsfunktion G_{id}	$G_{id} = K_{id} \frac{1 + \frac{s}{\omega_{id}}}{1 + \frac{s}{Q * \omega_0} + \frac{s^2}{\omega_0^2}}$
Ausdrücke für Gleichstromverstärkung und Grenzfrequenzen	
Verstärkung K_{vs}	$K_{vs} = D$
Verstärkung K_{vd}	$K_{vd} = U_{ein}$
Verstärkung K_{id}	$K_{id} = \frac{U_{ein}}{R_{last}}$
Nullstelle ω_{id}	$\omega_{id} = \frac{1}{C * R_{last}}$
Q	$Q = R * \sqrt{\frac{C}{L}}$

3.1.1 Stromregelschleife $T_i(s)$

Die Stromregelschleife $T_i(s)$ ist das negative Produkt der Verstärkung des Signalwegs, der durch die Rückkopplung des Spulenstroms erzeugt wird.

$$T_i(s) = -\frac{\hat{v}_L(s)}{\hat{d}(s)} \cdot \frac{\hat{v}_I(s)}{\hat{v}_I(s)} \cdot \frac{\hat{d}(s)}{\hat{v}_I(s)} = G_{id}(s) \cdot R_i \cdot F'_m \quad (9)$$

Die Stromschleife $T_i(s)$ wird unter Verwendung der Ausdrücke in Tabelle 1 wie folgt bestimmt:

$$T_i(s) = K_{id} \frac{1 + \frac{s}{\omega_{id}}}{1 + \frac{s}{Q \cdot \omega_0} + \frac{s^2}{\omega_0^2}} \cdot R_i \cdot F'_m$$

$$T_i(s) = K_i \frac{1 + \frac{s}{\omega_{id}}}{1 + \frac{s}{Q \cdot \omega_0} + \frac{s^2}{\omega_0^2}} \quad (10)$$

mit

$$K_i = K_{id} \cdot R_i \cdot F'_m \quad (11)$$

3.1.2 Spannungsschleife $T_V(s)$

Die Spannungsschleife $T_V(s)$ bezeichnet das negative Verstärkungsprodukt des Signalwegs, der durch die Rückkopplung der Ausgangsspannung erzeugt wird.

$$T_V(s) = - \frac{\widehat{V}_0(s)}{\widehat{d}(s)} \cdot \frac{\widehat{V}_{con}(s)}{\widehat{V}_0(s)} \cdot \frac{\widehat{d}(s)}{\widehat{V}_{con}(s)} = G_{vd}(s) \cdot F_V(s) \cdot F'_m \quad (12)$$

Die Spannungsschleife wird direkt durch die Übertragungsfunktion der Kompensationsschaltung $F_V(s)$ beeinflusst. Daher ist es wichtig, dass die Struktur und die Parameter von $F_V(s)$ angemessen bestimmt werden, um die gewünschten Eigenschaften von $T_V(s)$ zu erreichen.

3.1.3 Gesamte und äußere Schleifenverstärkung

Für Einzelschleifen-Regelssysteme existiert auch nur eine einzige System-Schleifenverstärkung, wie es bei der spannungsgeführten Regelung der Fall ist. Im Gegensatz dazu können bei Mehrschleifen-Regelssystemen mehrere System-Schleifenverstärkungen identifiziert werden. Jede System-Schleifenverstärkung hat ihre eigene Bedeutung und eine eindeutige Rolle bei der dynamischen Analyse und beim Regelungsentwurf. Für stromgeführte PWM-Wandler sind die gesamte Schleifenverstärkung und die äußere Schleifenverstärkung, die in Abbildungen 12 und 13 dargestellt sind, von besonderer Relevanz.

3.1.3.1 Gesamter Schleifenverstärkung $T_1(s)$

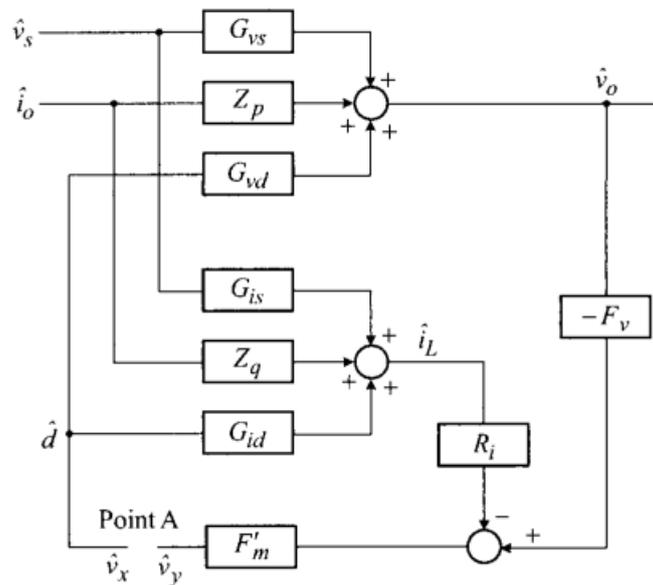


Abbildung 12: Gesamte Schleifenverstärkung [14]

Die erste Schleifenverstärkung des Systems wird durch die Unterbrechung des Signalwegs an Punkt A in Abbildung 12 definiert. Durch Anwendung der Mason'schen Verstärkungsregel auf Abbildung 12 wird diese Schleifenverstärkung wie folgt ausgedrückt:

$$T_1(s) = -\frac{\widehat{V}_y(s)}{\widehat{V}_x(s)} = T_i(s) + T_v(s) \quad (13)$$

wobei $T_i(s)$ und $T_v(s)$ wie in den Gleichungen 10 und 12 definiert sind. Diese Schleifenverstärkung wird als Gesamtschleifenverstärkung bezeichnet, da sie durch die Unterbrechung des Signalpfades sowohl in der Stromschleife als auch in der Spannungsschleife bestimmt wird.

Im Zusammenhang mit dem Abwärtswandler spielt das LC-Glied eine entscheidende Rolle, da es das pulsweitenmodulierte Rechtecksignal mittelt. Dabei werden die hochfrequenten Wechselanteile geglättet, so dass der Mittelwert bzw. der Gleichanteil des Signals über den Tastgrad des Rechtecksignals eingestellt werden kann. Auf diese Weise ermöglicht das LC-Glied eine wirksame Störsignalunterdrückung und trägt zur Bereitstellung einer stabilen und gleichmäßigen Ausgangsspannung bei.

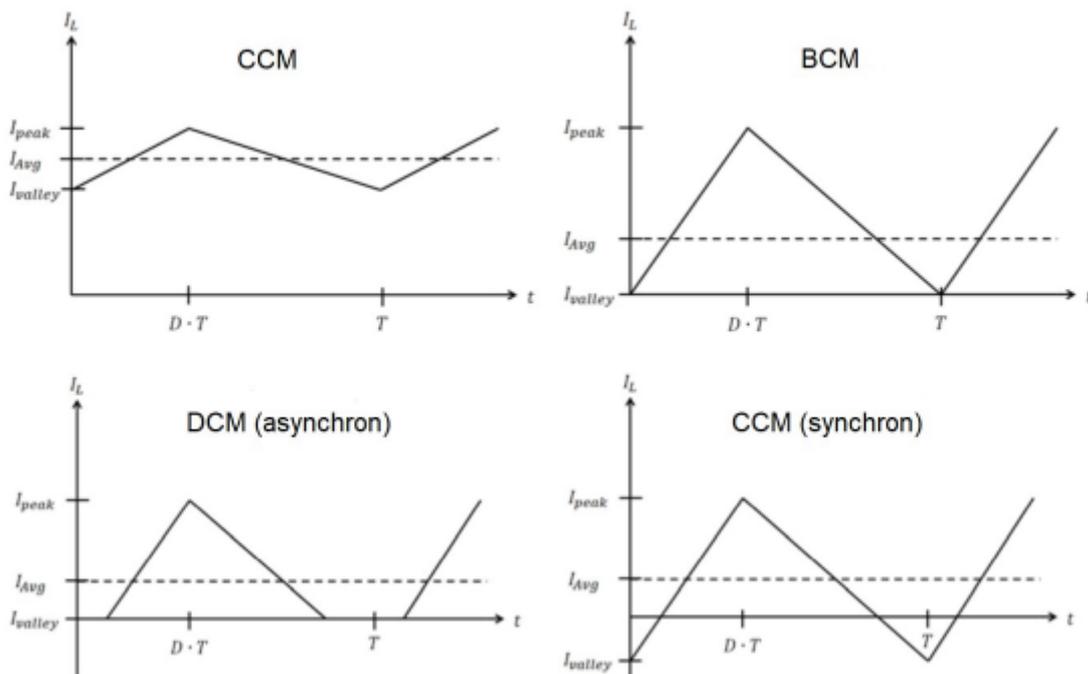


Abbildung 14: Stromverläufe für CCM, BCM, DCM [16]

Der Stromverlauf durch die Spule des Abwärtswandlers hängt von der Dimensionierung des LC-Gliedes und den angeschlossenen Lasten ab. Abbildung 14 zeigt einige mögliche Stromverläufe. Im kontinuierlichen Strommodus (Continuous Current Mode, CCM) fließt der Strom kontinuierlich durch die Spule während des gesamten Zyklus, ohne jemals auf null abzufallen. Dabei kann der Strom immer positiv bleiben, einen Minimalwert von 0 erreichen oder sogar negativ werden. Wenn der Minimalwert des Stroms genau 0 ist, spricht man vom Boundary Current Mode (BCM).

In einigen Fällen ist die von der Last benötigte Energiemenge so gering, dass der Strom durch die Spule während eines Teils der Periode sogar negativ wird. Dies tritt nur auf, wenn die Spule vollständig entladen ist. Der stromlose Betrieb oder Discontinuous Current Mode (DCM) kann nur bei einem asynchronen Abwärtswandler auftreten, da die Diode den Stromfluss in negativer Richtung verhindert.

4.1.1 Induktivität des LC-Gliedes und Tastgrad

Folgende Formel beschreibt die in der Spule gespeicherte Energie:

$$E = \frac{1}{2} \cdot L \cdot I_L^2 \quad (15)$$

Die Induktivität der Spule wird durch den Buchstaben "L" dargestellt, während "I_L" den Stromfluss durch die Spule beschreibt. Die in der Spule gespeicherte Energie nimmt zu, wenn der HSS-Schalter geschlossen ist, und sie nimmt ab, wenn der LSS-Schalter geschlossen ist.

Alle relevanten Spannungen bei geschlossenem HSS-Schalter sind in Abbildung 15 dargestellt.

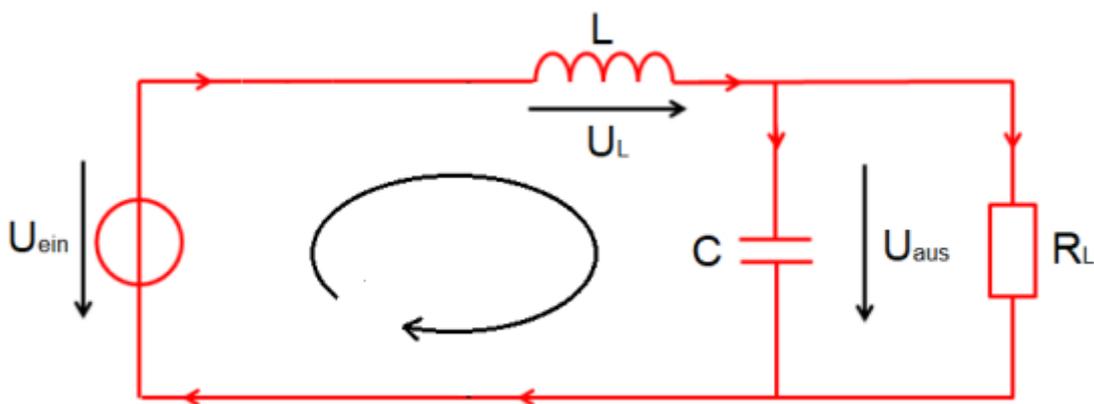


Abbildung 15: Spannungen im geschlossenen Zustand des HSS [17]

Für die Spannung U_L an der Spule bei geschlossenem HSS-Schalter ergibt sich aus der Maschenregel folgender Zusammenhang:

$$U_L = U_{ein} - U_{aus} \quad (16)$$

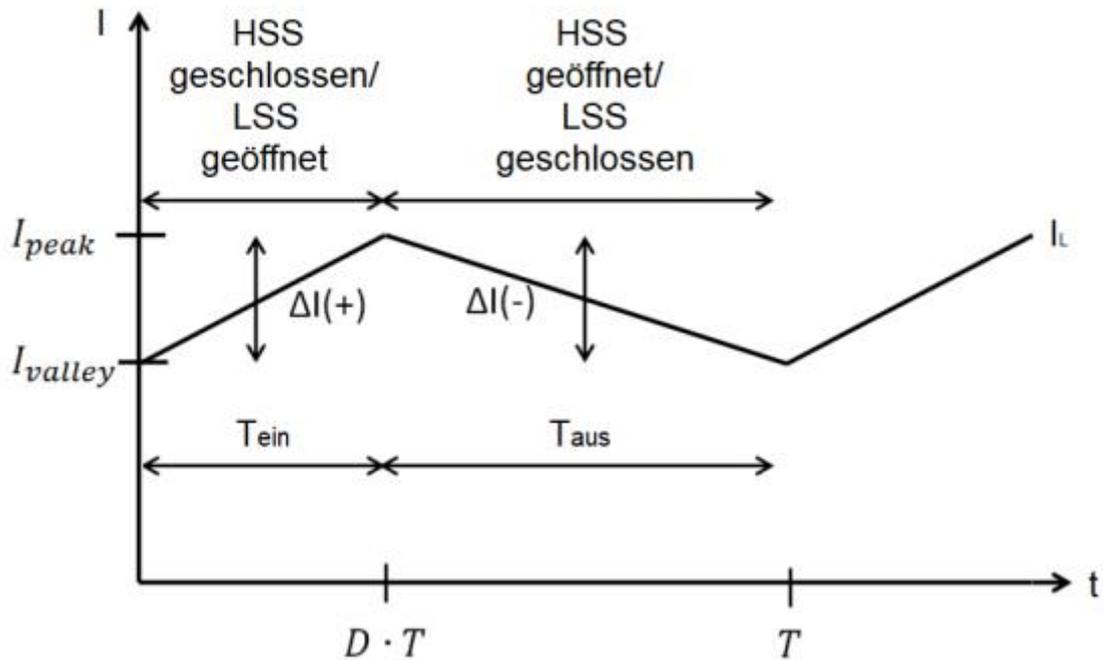


Abbildung 16: Verlauf des Stromes durch die Spule [18]

In Abbildung 16 ist der Stromverlauf durch die Spule als Dreieck dargestellt. Die Änderung des Spulenstroms I_L kann mit der folgenden Induktivitätsgleichung berechnet werden:

$$U_L = L \cdot \frac{dI_L}{dt} \quad (17)$$

Der Stromanstieg bei geschlossenem HSS-Schalter ist somit gegeben durch:

$$\Delta I(+)= \int_0^{DT} \frac{U_L}{L} \cdot dt \quad (18)$$

$$\Delta I(+)= \frac{U_{ein} - U_{aus}}{L} \cdot D \cdot T \quad (19)$$

Der Strom, der durch die Spule fließt, nimmt also linear zu.

Alle relevanten Spannungen bei geschlossenem LSS-Schalter sind in Abbildung 17 dargestellt.

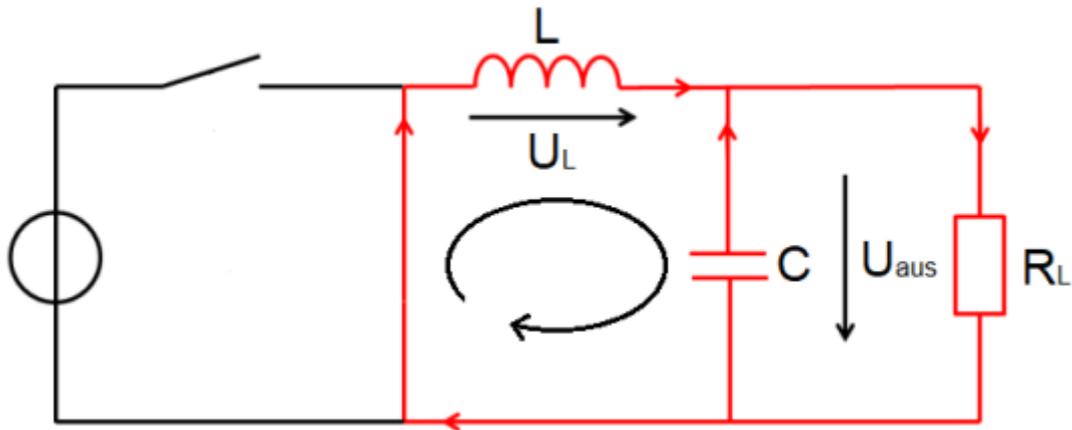


Abbildung 17: Spannungen im geschlossenen Zustand des LSS [19]

Wenn der LSS-Schalter geschlossen ist, liegt die Ausgangsspannung an der Spule an:

$$U_L = -U_{aus} \quad (20)$$

Die Stromaufnahme bei geschlossenem LSS-Schalter ergibt sich aus:

$$\Delta I(-) = \int_{DT}^T \frac{U_L}{L} \cdot dt \quad (21)$$

$$\Delta I(-) = -\frac{U_{aus}}{L} \cdot (1 - D) \cdot T \quad (22)$$

Der Strom, der durch die Spule fließt, nimmt also linear ab.

Wenn der Abwärtsrichter den stationären Zustand erreicht, wird angenommen, dass die gespeicherte Energie am Ende des Zyklus T gleich der Energie am Anfang des Zyklus ist. Das bedeutet, dass der Strom I_L zu Beginn des Zyklus ($t = 0$) und am Ende des Zyklus ($t = T$) gleich ist. Mit Hilfe der Gleichungen (11) und (14) kann diese Bedingung wie folgt formuliert werden:

$$\Delta I(+) - \Delta I(-) = 0 \quad (23)$$

$$\frac{U_{ein} - U_{aus}}{L} \cdot D \cdot T - \frac{U_{aus}}{L} \cdot (1 - D) \cdot T = 0 \quad (24)$$

$$U_{ein} - U_{aus} \cdot D \cdot T - U_{aus} \cdot (1 - D) \cdot T = 0 \quad (25)$$

$$U_{ein} \cdot D - U_{aus} = 0 \quad (26)$$

Auf diese Weise erhält man einen Ausdruck für den Tastgrad D:

$$D = \frac{U_{aus}}{U_{ein}} \quad (27)$$

Durch die Wahl des geeigneten Tastverhältnisses D kann die gewünschte Ausgangsspannung U_{aus} genau eingestellt werden. Im Dauerbetrieb ist diese Spannung unabhängig von der Belastung und hängt nur von D und der Eingangsspannung ab.

Zur Bestimmung der Induktivität L können die beiden Gleichungen (19) und (22) entsprechend umgestellt werden. Dabei wird die Periodendauer durch einen Ausdruck mit der Schaltfrequenz ersetzt. Damit kann die Induktivität berechnet werden, die für den Abwärtswandler erforderlich ist, um die gewünschte Funktionalität und den gewünschten Wirkungsgrad zu erreichen.

$$T = \frac{1}{f} \quad (28)$$

$$L = \frac{(U_{ein} - U_{aus}) \cdot D}{f \cdot \Delta I} \quad (29)$$

$$L = \frac{U_{aus} \cdot (1 - D)}{f \cdot \Delta I} \quad (30)$$

Die Stromwelligkeit ΔI_L ist unabhängig von der Last und wird mit 30 % des mittleren Laststroms angenommen.

$$\Delta I_L = 30\% \cdot I_{Last} \quad (31)$$

Wenn die Stromwelligkeit zu groß gewählt wird, d.h. wenn $\Delta I_L \geq 2 \cdot I_{Last}$ ist, tritt der Spulenstrom I_L in jeder Periode mit negativem Vorzeichen auf.

Der Spitzenstrom I_{peak} kann aus dem Minimalstrom I_{valley} durch Addition der Stromdifferenz ΔI (+) oder durch Subtraktion der Stromdifferenz ΔI (-) berechnet werden.

$$I_{peak} = I_{valley} + \Delta I (+) \quad (32)$$

$$I_{peak} = I_{valley} - \Delta I (-) \quad (33)$$

4.1.2 Kapazität des LC-Gliedes

Um die Spannungswelligkeit am Kondensator und an der Last gleich zu gestalten, wird der Kondensator parallel zum Lastwiderstand geschaltet. Der Kondensator muss so dimensioniert werden, dass die Designparameter eingehalten werden.

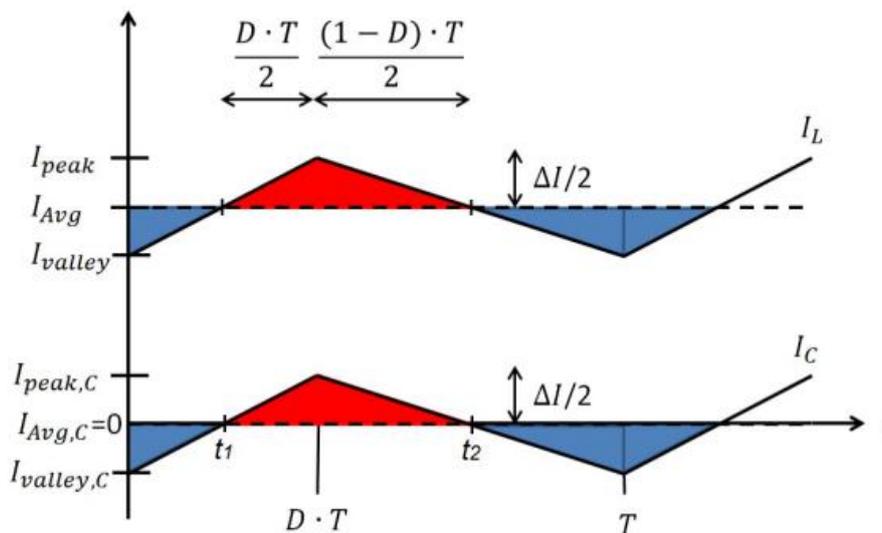


Abbildung 18: Stromverlauf durch die Spule und den Kondensator [20]

Abbildung 18 zeigt den Stromverlauf durch die Spule und den Kondensator. I_{Avg} ist der mittlere Strom in der Spule, der dem mittleren Laststrom I_{Last} entspricht.

$$I_{Avg} = I_{valley} + \frac{1}{2} \Delta I = I_{Last} \quad (34)$$

In der beschriebenen Schaltung wird die Last durch die im Kondensator gespeicherte Ladung versorgt, solange der Strom durch die Spule kleiner als der Laststrom ist. Die blauen Flächen in Abbildung 18 stellen die Ladungen dar, die den Laststrom aufrechterhalten

Wenn der Spulenstrom größer als der Laststrom ist, wird der Kondensator geladen, was durch die rote Fläche in Abbildung 18 dargestellt ist.

Im Gleichgewichtszustand, welcher auch als eingeschwungener Zustand bezeichnet wird, ist die dem Kondensator zugeführte Ladung gleich der entnommenen Ladung. Dieser Zustand kann durch folgende Gleichung beschrieben werden:

$$Q = \int I(t) \cdot dt \quad (35)$$

Für die Ladung, die dem Kondensator während einer Schaltperiode zugeführt wird (rote Fläche in Abbildung 18), gilt folgende Gleichung:

$$\Delta Q = \int_{t_1}^{t_2} I_C(t) \cdot dt \quad (36)$$

$$\Delta Q = \frac{1}{2} \cdot \left(\frac{\Delta I}{2} \cdot \frac{D \cdot T}{2} \right) + \frac{1}{2} \cdot \left(\frac{\Delta I}{2} \cdot \frac{(1-D) \cdot T}{2} \right) \quad (37)$$

$$\Delta Q = \frac{1}{2} \cdot \frac{\Delta I}{2} \cdot \left(\frac{D \cdot T}{2} + \frac{(1-D) \cdot T}{2} \right) \quad (38)$$

$$\Delta Q = \frac{1}{2} \cdot \frac{\Delta I}{2} \cdot \frac{T}{2} \quad (39)$$

$$\Delta Q = \frac{\Delta I \cdot T}{8} \quad (40)$$

Die Kapazität C kann mit Hilfe der Beziehung zwischen Spannung und Ladung am Kondensator bestimmt werden, um eine gewünschte Spannungswelligkeit ΔU_C zu erhalten. Die Beziehung zwischen der Ladung Q_C und der Spannung U_C am Kondensator lautet:

$$\Delta Q = C \cdot \Delta U_C \quad (41)$$

$$C = \frac{\Delta I \cdot T}{8 \cdot \Delta U_C} \quad (42)$$

$$C = \frac{\Delta I}{8 \cdot \Delta U_C \cdot f} \quad (43)$$

Die Gleichung für die Spannungswelligkeit ΔU_C gilt nur für einen idealen Kondensator. In der Realität besitzt ein realer Kondensator neben seiner Kapazität auch einen Reihenwiderstand (ESR - Equivalent Series Resistance) und eine Reiheninduktivität (ESL - Equivalent Series Inductance). Der Reihenwiderstand (ESR) fasst alle Verlustwiderstände des Kondensators zusammen.

Für eine genaue Berechnung der Spannungswelligkeit in einem realen Kondensator müssten sowohl der Reihenwiderstand (ESR) als auch die Reiheninduktivität (ESL) berücksichtigt werden. In einigen Anwendungen, insbesondere bei hohen Frequenzen, kann der ESR eine wichtige Rolle spielen, da er zusätzliche Spannungsverluste verursachen kann. Daher ist es in solchen Fällen wichtig, diesen Parameter zu berücksichtigen und entsprechende Schaltungen zu entwerfen, um unerwünschte Effekte zu minimieren. In diesem Projekt wird die Reiheninduktivität (ESL) vernachlässigt, weil davon ausgegangen wird, dass die Induktivität keinen wesentlichen Einfluss auf das Schaltverhalten des Kondensators hat.

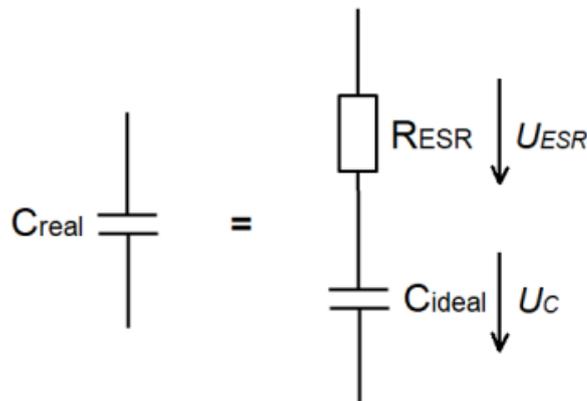


Abbildung 19: Reales Kondensator-Ersatzschaltbild [21]

Die durch den ESR (Equivalent Series Resistance) verursachte Spannungsdifferenz (U_{ESR}) lässt sich durch die folgende Formel beschreiben:

$$\Delta U_{ESR} = \Delta I \cdot R_{ESR} \quad (44)$$

4.2 Regelkreis

Die gesamte Reglerschaltung ist in Abbildung 20 als abstrakter Regelkreis dargestellt. Die Ausgangsspannung U_{aus} , die im Idealfall genau dem Sollwert entsprechen sollte, wird mit der Referenzspannung U_{ref} verglichen. Die Referenzspannung U_{ref} wird von der Ausgangsspannung subtrahiert und dem Regler zugeführt. U_{ref} wird in diesem Zusammenhang als Führungsgröße bezeichnet. Die Differenz zwischen U_{ref} und der Ausgangsspannung wird als Regeldifferenz $e(t)$ bezeichnet.

$$e(t) = U_{ref} - U_{aus} \quad (45)$$

Aus der Regeldifferenz $e(t)$ berechnet der Regler die Steuerspannung U_{ST} und gibt sie an den Pulsweitenmodulator (PWM) weiter. Der PWM erzeugt innerhalb des Regelkreises Impulse, deren Breite in Abhängigkeit von der Steuerspannung und der Spannung V_1 so gewählt wird, dass die Ausgangsspannung U_{aus} der Referenzspannung U_{ref} möglichst nahekommt.

In der Realität kann die Eingangsspannung schwanken, weshalb sie normalerweise als Störgröße in den Regelkreis eingespeist wird. Der dargestellte Regelkreis ist daher eine vereinfachte Darstellung, die in der Praxis zusätzliche Anpassungen und die Berücksichtigung von Störgrößen erfordert.

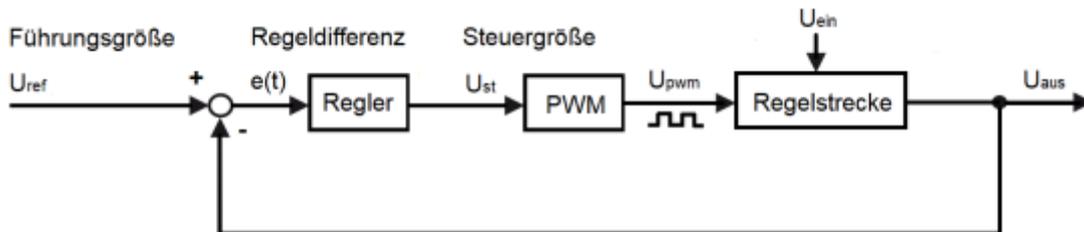


Abbildung 20: Regelkreis [22]

Im folgenden Abschnitt werden die Gleichungen für die Dimensionierung der Komponenten des PI-Reglers, der durch den Operationsverstärker realisiert wird, hergeleitet. Zuvor werden jedoch grundlegende Zusammenhänge für die mathematischen Beschreibung eines PI-Reglers erläutert. Dadurch wird das Verständnis für die Berechnungen und Anpassungen des PI-Reglers vertieft.

4.3 PI-Regler

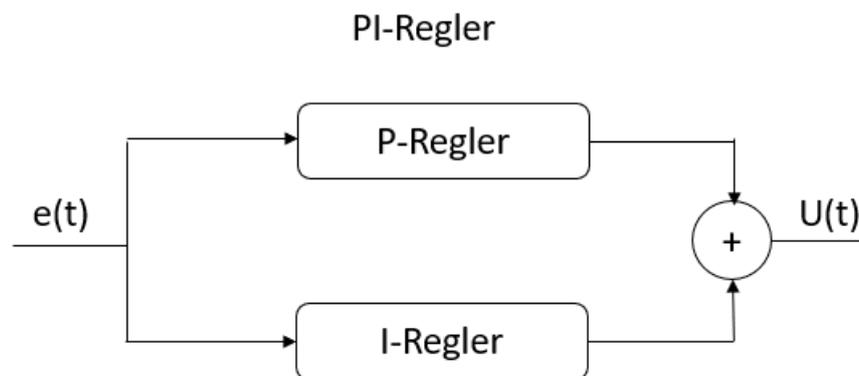


Abbildung 21: PI-Regler

Der P-Anteil der Stellgröße $u(t)$ wird nur vom aktuellen Wert der Regeldifferenz $e(t)$ beeinflusst. Dabei ist $u(t)$, wie der Name schon sagt, proportional zum Wert von $e(t)$. Im Zeitbereich lässt sich dieser Zusammenhang mathematisch wie folgt ausdrücken:

$$u(t) = K_p \cdot e(t) \quad (46)$$

Für die Übertragungsfunktion des P-Reglers im Laplace-Raum gilt:

$$H_p(s) = \frac{U(s)}{E(s)} = K_p \quad (47)$$

Der Proportionalitätsfaktor K_p beeinflusst maßgeblich die Reaktionsgeschwindigkeit des Reglers auf Sollwertänderungen. Allerdings hat ein Regler, der nur aus einem P-Anteil besteht (P-Regler), eine wichtige Einschränkung: Die Regeldifferenz $e(t)$ kann nicht auf null reduziert werden, d.h. Soll- und Istwert können nicht vollständig übereinstimmen.

Im eingeschwungenen Zustand eines geschlossenen Regelkreises mit P-Regler und negativer Rückführung, der mit einem Einheitssprung angeregt wird, gilt für die Regeldifferenz folgende Beziehung.

$$e = \frac{1}{1+K_p} \quad (48)$$

Das bedeutet, dass die Regeldifferenz beliebig klein werden kann, wenn die Verstärkung K_p des P-Reglers erhöht wird. Allerdings gibt es hier Einschränkungen, da der Regelkreis bei Überschreiten eines Grenzwertes instabil wird und zu Schwingungen neigen kann. Aus diesem Grund wird dem P-Regler in der Regel ein I-Anteil hinzugefügt, um dieses Problem zu beheben.

Im Unterschied zum P-Regler hängt die Stellgröße bei einem I-Regler sowohl vom aktuellen Wert der Regeldifferenz als auch von den vergangenen Werten ab. Der I-Anteil integriert dabei die Regeldifferenz, indem er die vorherigen Werte aufsummiert. Mathematisch ergibt sich für die Stellgröße $u(t)$ im Zeitbereich folgende Beziehung:

$$u(t) = K_I \int_0^t e(t) \cdot dt \quad (49)$$

Für die Übertragungsfunktion des I-Reglers im Laplace-Raum gilt:

$$H_I(s) = \frac{U(s)}{E(s)} = \frac{K_I}{s} \quad (50)$$

Der I-Regler sorgt dafür, dass der Anteil der Stellgröße, für den er verantwortlich ist, kontinuierlich ansteigt, bis die Regeldifferenz auf null abfällt. Dadurch stimmen Sollwert und Istwert des Regelkreises überein, solange keine weitere Sollwertänderung erfolgt.

Die Kombination der zwei Komponenten, wie in Abbildung 16 dargestellt, ergibt den PI-Regler, der die Eigenschaften der einzelnen Komponenten in sich vereinigt. Im Zeitbereich kann der PI-Regler mathematisch wie folgt beschrieben werden:

$$u(t) = K_p \cdot e(t) + K_I \int_0^t e(t) \cdot dt \quad (51)$$

Für die Übertragungsfunktion des PI-Reglers gilt im Laplace-Raum:

$$H_{PI}(s) = \frac{U(s)}{E(s)} = K_p + \frac{K_I}{s} \quad (52)$$

Die obige Gleichung lässt sich auf einen gemeinsamen Nenner bringen:

$$H_{PI}(s) = \frac{K_p \cdot s + K_I}{s} \quad (53)$$

Die Übertragungsfunktion des PI-Reglers hat eine Nullstelle im Zähler und eine Polstelle im Nenner, die im Ursprung der komplexen Ebene liegt.

4.3.1 PI-Regler Realisierung und seine Übertragungsfunktion

Abbildung 17 zeigt die PI-Regler als Operationsverstärkerschaltung mit Typ II-Kompensator. Diese spezielle Typ II-Regler-Schaltung wird verwendet, wenn eine deutliche Phasenhebung erforderlich ist.

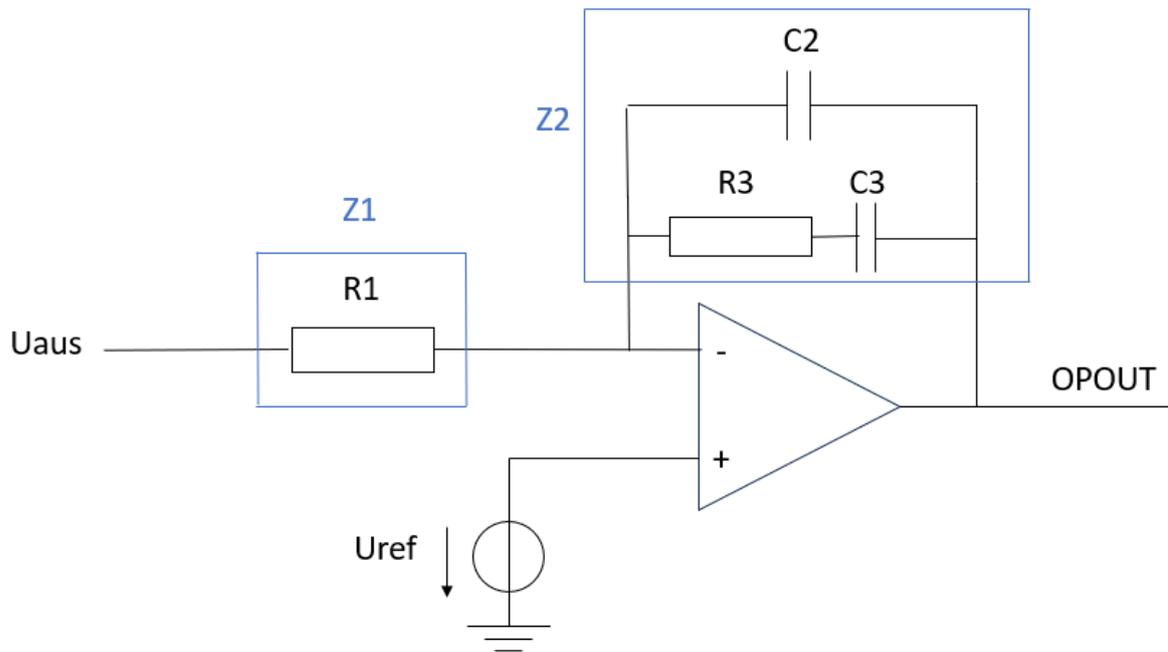


Abbildung 22: Type II Kompensator

Die Struktur der Operationsverstärkerschaltung ähnelt der eines invertierenden Verstärkers, wie erkennbar wird, wenn die Schaltungen im Eingangs- und Rückführungsweig zu einer einzigen Impedanz Z_1 bzw. Z_2 zusammengefasst werden. Anhand der Gleichung zur Berechnung der Verstärkung eines invertierenden Verstärkers ergibt sich dann die Übertragungsfunktion des Reglers zu:

$$F_v(s) = \frac{Z_2(s)}{Z_1(s)} \quad (54)$$

Durch Anwendung der Laplace-Transformation können die Gleichungen, welche die Beziehungen zwischen Spannung und Strom der in der Operationsverstärkerschaltung verwendeten Bauelemente beschreiben, als allgemeine Impedanzausdrücke formuliert werden.

$$\underline{Z}_R = R \quad (55)$$

$$\underline{Z}_L = s \cdot L \quad (56)$$

$$\underline{Z}_C = \frac{1}{s \cdot C} \quad (57)$$

Für die Impedanz Z_1 im Eingangszweig der Operationsverstärkerschaltung gilt die folgende Gleichung:

$$\underline{Z}_1 = \underline{Z}_{R1} \quad (58)$$

$$\underline{Z}_1 = R_1 \quad (59)$$

Für die Impedanz Z_2 im Rückkopplungszweig der Operationsverstärkerschaltung gilt:

$$\underline{Z}_2 = (\underline{Z}_{R3} + \underline{Z}_{C3}) \parallel \underline{Z}_{C2} \quad (60)$$

Wird die Parallelschaltung berücksichtigt, ergibt sich:

$$\underline{Z}_2 = \frac{1}{\frac{1}{\underline{Z}_{R3} + \underline{Z}_{C3}} + \frac{1}{\underline{Z}_{C2}}} \quad (61)$$

$$\underline{Z}_2 = \frac{1}{\frac{1}{R_3 + \frac{1}{s \cdot C_3}} + s \cdot C_2} \quad (62)$$

$$\underline{Z}_2 = \frac{s \cdot C_3 \cdot R_3 + 1}{s \cdot C_3 + s \cdot C_2 \cdot (s \cdot C_3 \cdot R_3 + 1)} \quad (63)$$

Die Übertragungsfunktion $G(s)$ des Reglers lässt sich aus Gleichung (54) wie folgt berechnen:

$$F_v(s) = \frac{\frac{s \cdot C_3 \cdot R_3 + 1}{s \cdot C_3 + s \cdot C_2 \cdot (s \cdot C_3 \cdot R_3 + 1)}}{R_1} \quad (64)$$

$$F_v(s) = \frac{s \cdot C_3 \cdot R_3 + 1}{R_1 \cdot (s \cdot C_3 + s \cdot C_2 \cdot (s \cdot C_3 \cdot R_3 + 1))} \quad (65)$$

Um die Pol- und Nullstellen zu bestimmen, wird Gleichung (65) wie folgt umgestellt:

$$F_v(s) = \frac{s \cdot C_3 \cdot R_3 + 1}{s \cdot R_1 \cdot (C_2 + C_3) \cdot \left(\frac{s \cdot C_2 \cdot C_3 \cdot R_3 + 1}{C_2 + C_3} + 1 \right)} \quad (66)$$

$$F_v(s) = \frac{1}{s \cdot R_1 \cdot (C_2 + C_3)} \cdot \frac{s \cdot C_3 \cdot R_3 + 1}{\frac{s \cdot C_2 \cdot C_3 \cdot R_3 + 1}{C_2 + C_3} + 1} \quad (67)$$

Nach dem Buch "Pulsewidth Modulated DC-to-DC Power Conversion" von Bungcho-Choi hat die Übertragungsfunktion für diesen PI-Regler folgende Form:

$$F_v(s) = \frac{K_V}{s} \cdot \frac{\left(1 + \frac{s}{\omega_{zC}}\right)}{\left(1 + \frac{s}{\omega_{pC}}\right)} \quad (68)$$

Die Übertragungsfunktion des PI-Reglers mit Operationsverstärker enthält die Nullstelle ω_{zC} und Polstellen ω_{pC} sowie die Verstärkung K_V , wie in Gleichung (67) dargestellt. Die Bestimmung der Pol- und Nullstelle sowie der Verstärkung kann mit Hilfe von Gleichung (67) und (68) erfolgen.

1. Für die Nullstelle ω_{zC} gilt:

$$\omega_{zC} = \frac{1}{C_3 \cdot R_3} \quad (69)$$

1. Für die Polstelle ω_{pC} :

$$\omega_{pC} = \frac{1}{R_3 \cdot \left(\frac{C_2 \cdot C_3}{C_2 + C_3} \right)} \quad (70)$$

Für die Verstärkung K_V gilt:

$$K_V = \frac{1}{R_1 \cdot (C_2 + C_3)} \quad (71)$$

4.3.2 Kompensation der Übertragungsfunktion des PI-Reglers

Für die Regelung im Strommodus werden zwei Systemrückführverstärkungen an verschiedenen Stellen im System definiert. Diese beiden Rückführungsverstärkungen liefern zusammen nützliche Informationen über die interne Struktur des Regelkreises. Die Informationen der beiden Rückkopplungsverstärkungen sind jedoch sehr unterschiedlich. Daher sind die Rollen der beiden Rückführungsverstärkungen bei der dynamischen Analyse und beim Reglerentwurf ebenfalls unterschiedlich.

4.3.2.1 Gesamter Schleifenverstärkung $T_1(s)$

Für die Berechnung der Spannungsrückkopplungskompensation wird die Übertragungsfunktion des PI-Regler (68) in Betracht gezogen und die Spannungsschleife $T_V(s)$ wird wie folgt berechnet:

$$T_V(s) = G_{vd}(s) \cdot F_V(s) \cdot F'_m$$

$$T_V(s) = V_s \cdot \frac{1 + \frac{s}{\omega_{esr}}}{1 + \frac{s}{Q \cdot \omega_0} + \frac{s^2}{\omega_0^2}} \cdot \frac{K_v}{s} \cdot \frac{\left(1 + \frac{s}{\omega_{zc}}\right)}{\left(1 + \frac{s}{\omega_{pc}}\right)} \cdot F'_m \quad (72)$$

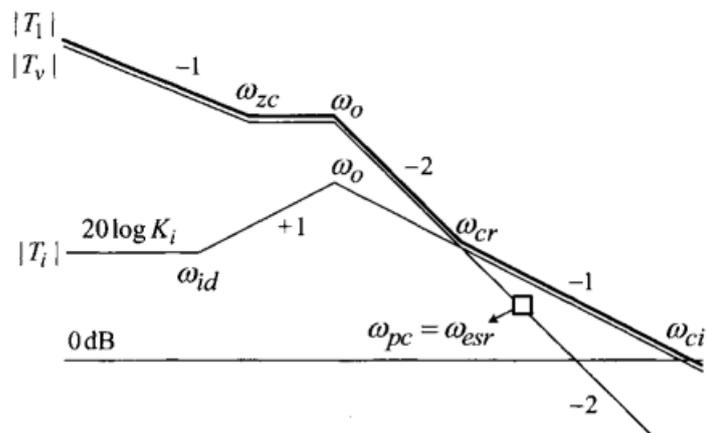


Abbildung 23: Gesamter Schleifenverstärkung T_1 [23]

Abbildung 23 zeigt die asymptotischen Diagramme für $|T_i|$, $|T_v|$ und $|T_1|$. Das asymptotische Diagramm von $|T_v|$ zeigt, dass der Kompensationspol ω_{pc} an der Frequenz der ESR-Nullstelle ($\omega_{pc} = \omega_{esr}$) platziert ist, und die Kompensation-Nullstelle ω_{zc} sich vor dem Doppel-Poll ω_0 ($\omega_{zc} < \omega_0$) erfindet.

Aufgrund einer Phasenverschiebung um 90 Grad durch ω_{zc} nähert sich $\angle T_v$ -180 Grad bei der Frequenz an, bei der $|T_i| = |T_v|$ gilt. Die Differenz zwischen $\angle T_i$ und $\angle T_v$ beträgt 90 Grad, und der Betrag der gesamten Rückkopplungsverstärkung beträgt $|T_1| = \sqrt{2} |T_i| = \sqrt{2} |T_v|$.

Daher ist die Zwei-Pol-Eins-Null-Schaltung für die Kompensation der Spannungsrückkopplung gut geeignet.

Das asymptotische Diagramm der Gesamtrückkopplungsverstärkung $|T_1|$ in Abbildung 23 zeigt die Auslegungsstrategie für die Spitzenstromregelung. Bei niedrigen Frequenzen sollte die Spannungsrückkopplung groß sein, um eine genaue Ausgangsregelung und eine gute Regelgüte zu gewährleisten, ähnlich wie bei der Regelung im Spannungsmodus.

Die Kompensation-Nullstelle ω_{zc} muss vor dem Doppelpol ω_0 liegen. Wenn stattdessen ω_0 vor ω_{zc} liegt, wird das System bedingt stabil, was zu Stabilitätsproblemen in Übergangsphasen führen kann, in denen der Ausgang des Rückführungsreglers in Sättigung bleibt.

Die Stromschleife sollte die Spannungsschleife bei hohen Frequenzen überwiegen ($|T_i| \gg |T_v|$), so dass $T_1(s) = T_i(s) + T_v(s) \approx T_i(s)$ gilt.

Die Stromschleife $T_i(s)$ ist inhärent stabil. Sie hat eine Hochfrequenzasymptote von -20 dB/Dekade und eine Endphasenverschiebung von 90 Grad.

Daher gewährleistet die Dominanz von $T_i(s)$ bei hohen Frequenzen die Stabilität von $T_1(s)$. Wenn die Bedingung $|T_i| \gg |T_v|$ bei hohen Frequenzen erfüllt ist, entsprechen die Durchtrittsfrequenz ω_{ci} und der Phasenabstand von $T_i(s)$ denen des gesamten Regelkreises $T_1(s)$.

4.3.2.2 Äußere Schleifenverstärkung $T_2(s)$

Die äußere Schleifenverstärkung, wie sie in Gleichung (14) definiert wurde, wird nun unter Verwendung der asymptotischen Methode analysiert.

$$T_2(s) = -\frac{\widehat{V}_y(s)}{\widehat{V}_x(s)} = \frac{T_v(s)}{1 + T_i(s)}$$

$$T_2(s) = \frac{T_v(s)}{1 + T_i(s)} = \begin{cases} \frac{T_v(s)}{T_i(s)} & \text{bei Frequenzen für die gilt: } |T_i| \gg 1 \\ T_v(s) & \text{bei Frequenzen für die gilt: } |T_i| \ll 1 \end{cases} \quad (73)$$

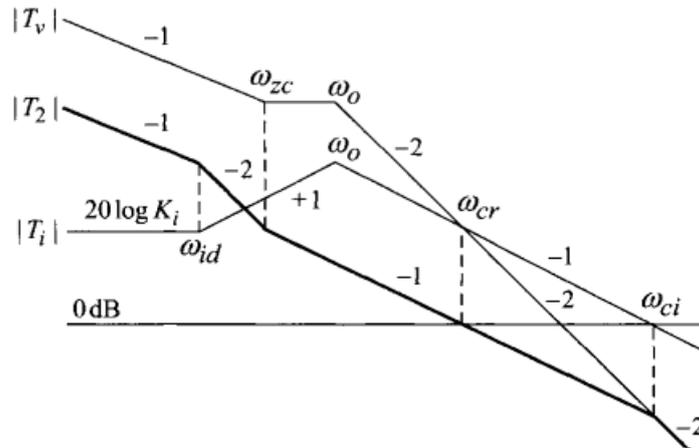


Abbildung 24: Äußere Schleifenverstärkung T_2 [24]

Abbildung 24 zeigt die asymptotischen Diagramme für $|T_i|$, $|T_v|$ und $|T_2|$. Das asymptotische Diagramm von $|T_2|$ basiert auf Gleichung (73). Bei Frequenzen oberhalb der Durchtrittsfrequenz ω_{ci} wird das Verhalten von $|T_v|$ durch $|T_2|$ imitiert. Für Frequenzen unter ω_{ci} wird $|T_2|$ durch die Linienabschnitte bestimmt, die sich aus den Regeln für das Zeichnen von Asymptoten ergeben.

$$|T_2| = |T_v| - |T_i|$$

Die äußere Schleifenverstärkung $|T_2|$ unterscheidet sich in Aufbau, Größe und die Durchtrittsfrequenz wesentlich von der Gesamtregelverstärkung $|T_1|$. Die Merkmale von $|T_2|$ sind nachstehend zusammengefasst.

- Die Dynamik zweiter Ordnung, die üblicherweise sowohl in $T_i(s)$ als auch in $T_v(s)$ auftritt, wird in $T_2(s) = \frac{T_v(s)}{T_i(s)}$ aufgehoben, und die Schleifenverstärkung zeigt für einen weiten Frequenzbereich eine Abfallrate von -20 dB/Dekade.
- Der Betrag von $|T_2|$ ist wesentlich kleiner als der Betrag von $|T_1|$. Das bedeutet:

$$|T_2| \approx \frac{T_v}{T_i} \ll |T_1| = |T_i + T_v|$$

- Die Durchtrittsfrequenz von $|T_2|$ ist deutlich niedriger als die von $|T_1|$. Tatsächlich tritt der Durchtrittsfrequenz von $|T_2|$ bei der Frequenz auf, bei der $|T_v| = |T_i|$ ist, nämlich bei der Bedingung $|T_2| = \frac{T_v}{T_i} = 1 = 0 \text{ dB}$. Diese Frequenz wurde zuvor als ω_{cr} bezeichnet.
- Die äußere Schleifenverstärkung hat einen Hochfrequenzpol bei der Durchtrittsfrequenz von $|T_i|$, die in Abbildung 24 als ω_{ci} bezeichnet wird. Um ausreichende Phasenmargen

zu erhalten, muss die $|T_2|$ -Durchtrittsfrequenz ω_{cr} deutlich vor dem Hochfrequenzpol liegen. D.h. muss $\omega_{cr} \ll \omega_{ci}$

4.3.3 Methodik des Reglerentwurfs für die Spitzenstromregelung

Basierend auf der vorhergehenden Analyse der Schleifenverstärkung werden schrittweise Entwurfsverfahren für die Spitzenstromregelung festgelegt. Die Entwurfsverfahren werden allgemein diskutiert, so dass die Ergebnisse auf alle grundlegenden PWM-Wandler angewendet werden können. Der erste Schritt besteht in der Auslegung der Stromschleife $T_i(s)$, um gute Hochfrequenzeigenschaften für die gesamte Schleifenverstärkung $T_1(s)$ zu erhalten. Im zweiten Schritt wird die Spannungsschleife $T_v(s)$ so ausgelegt, dass die gewünschten Eigenschaften für die äußere Schleifenverstärkung $T_2(s)$ erreicht werden.

4.3.3.1 Entwurf der Stromschleife $T_i(s)$

In den Gleichungen (9), (10) und (11) ist bereits der allgemeine Ausdruck für die Stromschleife $T_i(s)$ und die Verstärkung K_i gegeben.

$$T_i(s) = G_{id}(s) \cdot R_i \cdot F_m'$$

$$T_i(s) = K_i \frac{1 + \frac{s}{\omega_{id}}}{1 + \frac{s}{Q \cdot \omega_0} + \frac{s^2}{\omega_0^2}}$$

mit

$$k_i = K_{id} \cdot R_i \cdot F_m'$$

Die Stromschleife $T_i(s)$ sollte die gesamte Schleifenverstärkung $T_1(s)$ bei hohen Frequenzen bestimmen. Dieses Konstruktionsziel wird dadurch erreicht, dass die 0-dB-Durchtrittsfrequenz ω_{ci} von $T_i(s)$ zu höheren Frequenzen verschoben wird. Die Durchtrittsfrequenz von $T_i(s)$ kann bis zu Frequenzen erhöht werden, bei denen die Gültigkeit und Genauigkeit der Kleinsignalanalyse nicht wesentlich beeinträchtigt wird, typischerweise 15-30 % der Schaltfrequenz.

Sobald die $T_i(s)$ -Durchtrittsfrequenz, in Abbildung 23 als ω_{ci} bezeichnet, ausgewählt ist, wird der Stromschleifenentwurf auf der Grundlage des $T_i(s)$ -Ausdrucks in Gleichung (10) fortgesetzt.

1. Der Gleichstromverstärkungsfaktor der Stromschleife ist so zu wählen, dass die Durchtrittsfrequenz ω_{ci} von $T_i(s)$ bei der gewünschten Frequenz auftritt. Es wird empfohlen, die Übergangsfrequenz ω_{ci} auf 15-30 % der Schaltfrequenz einzustellen ω_s .

Die Schaltfrequenz ω_s lässt sich wie folgt berechnen:

$$\omega_s = 2 \cdot \Pi \cdot f_s \quad (74)$$

Die Durchtrittsfrequenz ω_{ci} wird bei 10 - 30 % der Schaltkreisfrequenz ω_s platziert:

$$\omega_{ci} = (0,1 - 0,3) \cdot \omega_s \quad (75)$$

Aus dem asymptotischen Verlauf von $|T_i|$ in Abbildung 23 lässt sich folgende Beziehung ableiten.

$$20 \log K_i + 20 \log \left(\frac{\omega_0}{\omega_{id}} \right) - 20 \log \left(\frac{\omega_{ci}}{\omega_0} \right) = 0 \text{ dB} \quad (76)$$

Dabei ist K_i der Gleichstromverstärkungsfaktor der Stromschleife und ω_{ci} die gewünschte Position für die Übergangsfrequenz von $T_i(s)$. Die vorstehende Gleichung wird in die Auslegungsgleichung umgewandelt, die zur Bestimmung des erforderlichen K_i für das zuvor ausgewählte ω_{ci} verwendet werden kann.

$$K_i \cdot \left(\frac{\omega_0}{\omega_{id}} \right) \cdot \left(\frac{\omega_0}{\omega_{ci}} \right) = 1$$

$$K_i = \frac{\omega_{id} \cdot \omega_{ci}}{\omega_0^2} \quad (77)$$

2. Der CSN-Verstärkungsfaktor R_i ist unter Berücksichtigung der Hardware-Beschränkungen zu bestimmen. Das Produkt aus dem Spitzeninduktionsstrom i_{Lpeak} und dem CSN-Verstärkungsfaktor R_i sollte innerhalb des zulässigen Spannungsbereichs des PWM-Blocks liegen:

$$i_{Lpeak} \cdot R_i < V_{max} \quad (78)$$

wobei V_{max} die maximal zulässige Eingangsspannung des PWM-Blocks ist.

Der Spitzenwert des Spulenstroms kann mit Hilfe der folgenden Gleichung berechnet werden:

$$I_{Lpeak} = \frac{U_{aus}}{R_{Last}} + \frac{1}{2} \cdot \frac{U_{ein} - U_{aus}}{L} \cdot D \cdot T_S \quad (79)$$

3. Die Modulatorverstärkung F'_m wird nachfolgender Beziehung bestimmt:

$$K_i = K_{id} \cdot R_i \cdot F'_m$$

$$F'_m = \frac{K_i}{K_{id} \cdot R_i} \quad (80)$$

wobei K_{id} in der Tabelle 1 angegeben ist.

Bei diesem Entwurfsverfahren wird die Durchtrittsfrequenz von $T_i(s)$ auf die gewünschte Frequenz eingestellt. Die Durchtrittsfrequenz von $T_i(s)$ ist gleich der Durchtrittsfrequenz der gesamten Schleifenverstärkung $T_1(s) = T_i(s) + T_v(s)$ aufgrund der Bedingung $|T_i| \gg |T_v|$ bei hohen Frequenzen.

4.3.3.2 Entwurf der Spannungsschleife $T_v(s)$

Der allgemeine Ausdruck für die Spannungsschleife ist bereits in der Gleichung (12) angegeben:

$$T_V(s) = G_{vd}(s) \cdot F_V(s) \cdot F'_m$$

$$T_v(s) = K_{vd} \cdot \frac{1 + \frac{s}{\omega_{esr}}}{1 + \frac{s}{Q \cdot \omega_0} + \frac{s^2}{\omega_0^2}} \cdot F_v(s) \cdot F'_m$$

Bei niedrigen Frequenzen sollte der Einfluss der Stromschleife überwiegen. Zu diesem Zweck wird die Übertragungsfunktion des PI-Regler (68) für die Spannungsrückführung verwendet.

Die Spannungsschleife $T_v(s)$ wird wie folgt umgerechnet:

$$T_v(s) = K_{vd} \cdot \frac{1 + \frac{s}{\omega_{esr}}}{1 + \frac{s}{Q \cdot \omega_0} + \frac{s^2}{\omega_0^2}} \cdot \frac{K_v}{s} \cdot \frac{\left(1 + \frac{s}{\omega_{zc}}\right)}{\left(1 + \frac{s}{\omega_{pc}}\right)} \cdot F'_m \quad (81)$$

1. Der Kompensationspol ω_{pc} wird auf die niedrigste Frequenz eingestellt, die gleich der Hälfte der Schaltfrequenz ω_s ist. Dieser Konstruktionsschritt ist notwendig, um die Dominanz der Stromschleife bei hohen Frequenzen sicherzustellen.

$$\omega_{pc} = 0,5 * \omega_s \quad (82)$$

2. Der Kompensationsnullstelle ω_{zc} ist vor dem Doppelpol ω_0 anzuordnen, um eine Phasenverschiebung von 90 Grad zu ermöglichen, ohne dass ein bedingt stabiles System entsteht. Für eine schnellere Reaktion sollte ω_{zc} auf höhere Frequenzen gelegt werden, ohne jedoch den Doppelpol ω_0 zu überschreiten.

$$\omega_{zc} = (0,6 - 0,8) \cdot \omega_0 \quad (84)$$

Aus der Induktivität L und der Kapazität C kann die Grenzkreisfrequenz ω_0 des LC-Gliedes wie folgt berechnet werden:

$$\omega_0 = \frac{1}{\sqrt{L \cdot C}} \quad (85)$$

3. Durch Änderung von K_v kann die äußere Schleifenverstärkung, $|T_2| = |T_v|/|1 + T_i|$, erhöht oder verringert werden und damit die Durchtrittsfrequenz ω_{cr} von $T_2(s)$ bestimmt. Für Konstruktionszwecke wird zuerst die Position von ω_{cr} gewählt und später die Integratorverstärkung K_v bestimmt. ω_{cr} kann bei hohen Frequenzen nahe ESR-Null positioniert werden.

$$\omega_{cr} = (0,3 - 1,0) \cdot \omega_{esr} \quad (86)$$

Die ESR-Kreisfrequenz ω_{ESR} kann dabei aus dem äquivalenten Serienwiderstand R_{ESR} des Kondensators und der Kapazität C des LC-Gliedes wie folgt berechnet werden:

$$\omega_{ESR} = \frac{1}{R_{ESR} \cdot C} \quad (83)$$

Nachdem die $T_2(s)$ -Durchtrittsfrequenz ω_{cr} ausgewählt wurde, wird die Integrator Verstärkung K_v aus der Designgleichung bestimmt.

$$K_v = \frac{K_{id} \cdot \omega_{cr} \cdot \omega_{zc} \cdot R_i}{\omega_{id} \cdot K_{vd}} \quad (87)$$

4. Der Phasenwinkel von $T_2(s)$ wird überprüft und die Integratorverstärkung K_v wird so eingestellt, dass ein Phasenwinkel von 45° bis 70° gewährleistet ist.

4.2.4 Bestimmung aller Komponenten des PI-Reglers

Alle Schaltungskomponenten in Abbildung 22 können nun bestimmt werden. Wenn der Wert von R_1 vorgegeben ist, können die anderen Werte mit Hilfe der Gleichungen (69) bis (71) berechnet werden.

Die Komponenten können nicht in einem einzigen Rechenschritt ermittelt werden. Daher wird zunächst die Summe aus C_2 und C_3 nach Gleichung (71) ermittelt:

$$C_2 + C_3 = \frac{1}{K_v \cdot R_1} \quad (88)$$

Die Verstärkung K_v kann durch den Ausdruck ersetzt werden, der sich aus der Gleichung (86) ergibt:

$$C_2 + C_3 = \frac{1}{\frac{K_{id} \cdot \omega_{cr} \cdot \omega_{zc} \cdot R_i}{\omega_{id} \cdot K_{vd}} \cdot R_1} \quad (89)$$

Aus Gleichung (69) wird für R_3 abgeleitet:

$$R_3 = \frac{1}{\omega_{zc} \cdot C_3} \quad (90)$$

Die Formel 70 wird umgewandelt in:

$$\frac{C_2 \cdot C_3}{C_2 + C_3} = \frac{1}{\omega_{pc} \cdot R_3}$$

$$C_2 + C_3 = C_2 \cdot C_3 \cdot \omega_{pc} \cdot R_3 \quad (91)$$

Die Gleichungen (88) und (90) werden in die Gleichung (91) eingesetzt, woraus sich ergibt:

$$C_2 \cdot \frac{\omega_{pc}}{\omega_{zc}} = \frac{1}{R_1 \cdot K_v}$$

$$C_2 = \frac{\omega_{zc}}{\omega_{pc} \cdot R_1 \cdot K_v} \quad (92)$$

Umstellen von Gleichung (89) nach C_3 :

$$C_3 = \frac{1}{K_v \cdot R_1} - C_2 \quad (93)$$

5. Parameterbestimmung des Abwärtswandlers

In diesem Abschnitt erfolgt eine umfassende Berechnung der Parameter sowohl des LC-Filters als auch des PI-Reglers im Kontext des Abwärtswandlers. Das Ziel des Abwärtswandlers besteht darin, eine Eingangsspannung von 3.3 V auf eine Ausgangsspannung von 1.2 V umzuwandeln, wobei die Ausgangsspannung eine möglichst geringe Welligkeit aufweisen soll, idealerweise unter 10 mV.

Zuerst wird der Kapazitätswert für den idealen Kondensator berechnet, der die geforderte Welligkeitsgrenze von 10 mV gewährleistet. Basierend auf diesem Wert erfolgt die Auswahl eines realen Kondensators mit einem niedrigen ESR, um sicherzustellen, dass die tatsächliche Spannungswelligkeit die Grenze von 10 mV nicht überschreitet. Zusätzlich wird die Schaltfrequenz des Abwärtswandlers mit 800 KHz festgelegt und der maximale Laststrom beträgt 600 mA. Die Stromwelligkeit an der Spule beträgt 180 mA, was 30 % des Laststroms entspricht.

Im nächsten Schritt werden sämtliche Pol- und Nullstellen des PI-Reglers berechnet. Basierend auf den Ergebnissen dieser Berechnungen können dann alle relevanten Parameter der Regler Komponenten präzise festgelegt werden.

Durch die Einhaltung der spezifizierten Anforderungen an die Ausgangsspannungswelligkeit und die Stabilität des PI-Regelkreises wird gewährleistet, dass der Abwärtswandler seinen vorgesehenen Zweck mit hoher Leistungsfähigkeit erfüllt.

5.1 Parameter des LC-Gliedes und Lastwiderstand

In einem ersten Schritt wird der Tastgrad nach Gleichung (27) berechnet.

$$D = \frac{U_{aus}}{U_{ein}} = \frac{1.2 V}{3.3 V} = 0.363$$

Der Lastwiderstand wird nach folgender Formel berechnet.

$$R_{Last} = \frac{U_{aus}}{I_{aus}} = \frac{1.2 V}{0.6 A} = 2 \Omega$$

Für die Stromdifferenz ΔI wurde ein Wert von 30 % des mittleren Laststroms angenommen.

$$\Delta I_L = 30\% I_{Last} = 0.3 \cdot 0.6 A = 0.18 A$$

Die Berechnung der Induktivität wird mit Hilfe der Gleichung (29) durchgeführt.

$$L = \frac{(U_{ein} - U_{aus})}{f \cdot \Delta I} \cdot D$$

$$L = \frac{(3.3 V - 1.2 V) \cdot 0.363}{800 * 10^3 Hz \cdot 0.18 A}$$

$$L = 5.29 \mu H$$

Die Auswahl einer geeigneten Spule erfolgt durch Auswahl einer realen Spule mit ähnlichen oder geringfügig größeren Parametern. Die nächstgrößere verfügbare Spule hat eine Induktivität von 5,3 μH und einen Gleichstromwiderstand (DCR) von 0,125 Ω . Diese Spule trägt die Bezeichnung "NPIS62L5R3MTRF".

Als nächstes wird die Kapazität nach Gleichung (43) berechnet.

$$C = \frac{\Delta I}{8 \cdot \Delta U_C \cdot f}$$

$$C = \frac{0.18 A}{8 * (0.1\% \cdot 1.2V) \cdot 800 \cdot 10^3 Hz}$$

$$C = 23,43 \mu F$$

Die Auswahl des Kondensators erfolgt mit dem Ziel, die Spannungswelligkeit am Ausgang des Abwärtswandlers unter Berücksichtigung des Serienwiderstands (ESR) auf maximal 10 mV zu begrenzen. Zu diesem Zweck wird ein realer Kondensator mit entweder ähnlichen Parametern oder einem etwas höheren Kapazitätswert und einem niedrigen ESR-Wert ausgewählt. Eine geeignete Option ist ein verfügbarer Kondensator mit einem Kapazitätswert von 4,7 μF und einem Serienwiderstand (ESR) von 40 m Ω . Dieser Kondensator hat die Bezeichnung "KEMET C4AQIBW5240M3Hj".

Durch die Auswahl eines Kondensators mit geeigneten Parametern wird sichergestellt, dass sowohl die Spannungswelligkeit aufgrund des ESR-Wertes als auch die Spannungswelligkeit aufgrund des gewählten Kapazitätswertes des Kondensators innerhalb akzeptabler Grenzen bleiben. Dies trägt zu einem stabilen und effizienten Betrieb des Abwärtswandlers bei.

Die Gleichung (35) wird nach ΔU_C umgestellt und wie folgt berechnet:

$$\Delta U_C = \frac{\Delta I}{8 \cdot C \cdot f}$$

$$\Delta U_C = \frac{0.18 A}{8 \cdot 4,7 \cdot 10^{-6} F \cdot 800 \cdot 10^3 Hz}$$

$$\Delta U_C = 5,984 mV$$

Die Berechnung von ΔU_{ESR} erfolgt nach Gleichung (36).

$$\Delta U_{ESR} = \Delta I \cdot R_{ESR}$$

$$\Delta U_{ESR} = 0.18 \text{ A} \cdot 40 \text{ m}\Omega$$

$$\Delta U_{ESR} = 7,2 \text{ mV}$$

Die beiden Spannungen U_C und U_{ESR} sind um 90 Grad gegeneinander phasenverschoben. Während die eine Spannung ihr Maximum erreicht, befindet sich die andere in ihrem Mittelwert. Daraus ergibt sich eine Spannungswelligkeit ΔU_{aus} am Ausgang, die etwa der Welligkeit ΔU_C am Kondensator entspricht.

5.2 Parameter des PI-Reglers

Zuerst müssen alle Frequenzen berechnet werden. Aus den ermittelten Werten können dann alle Widerstands- und Kapazitätswerte für die Komponenten des Reglers bestimmt werden.

5.2.1 Pol- und Nullstellen

In einem ersten Schritt wird ω_{ESR} nach Gleichung (82) berechnet.

$$\omega_{ESR} = \frac{1}{R_{ESR} \cdot C}$$

$$\omega_{ESR} = \frac{1}{40 \cdot 10^{-3} \Omega \cdot 4,7 \cdot 10^{-6} F}$$

$$\omega_{ESR} = 5,32 \cdot 10^6 \text{ rad/S}$$

$$f_{ESR} = \frac{\omega_{ESR}}{2\pi} = \frac{5,32}{2\pi} = 846,57 \text{ KHz}$$

Nach Gleichung (84) wird die Grenzfrequenz des LC-Gliedes ω_0 berechnet.

$$\omega_0 = \frac{1}{\sqrt{L \cdot C}}$$

$$\omega_0 = \frac{1}{\sqrt{5,3 \cdot 10^{-6} H \cdot 4,7 \cdot 10^{-6} F}}$$

$$\omega_0 = 200,36 \cdot 10^3 \text{ rad/s}$$

$$f_0 = \frac{\omega_0}{2\pi} = \frac{200,36}{2\pi} = 31,89 \text{ KHz}$$

aus der Tabelle 1 wird die Nullstelle ω_{id} der Stromschleife $T_i(s)$ ermittelt.

$$\omega_{id} = \frac{1}{R_{last} \cdot C}$$

$$\omega_{id} = \frac{1}{4,7 \cdot 10^{-6} F \cdot 2 \Omega}$$

$$\omega_{id} = 106,38 \cdot 10^3 \text{ rad/s}$$

$$f_{id} = \frac{\omega_{id}}{2\pi} = \frac{20,84 \cdot 10^3}{2\pi} = 16,93 \text{ kHz}$$

Die Verstärkung K_{id} wird ebenfalls aus Tabelle 1 ermittelt.

$$K_{id} = \frac{U_{ein}}{R_{last}}$$

$$K_{id} = \frac{3,3 V}{2 \Omega}$$

$$K_{id} = 1,65$$

Nach Gleichung (79) wird I_{Lpeak} berechnet:

$$I_{Lpeak} = \frac{U_{aus}}{R_{Last}} + \frac{1}{2} \cdot \frac{U_{ein} - U_{aus}}{L} \cdot D \cdot T_s$$

$$I_{Lpeak} = \frac{1,2 V}{2 \Omega} + \frac{1}{2} \cdot \frac{3,3 V - 1,2 V}{5,3 \cdot 10^{-6} H} \cdot 0,363 \cdot \frac{1}{800 * 10^3 Hz}$$

$$I_{Lpeak} = 0,69 A$$

- **Stromschleife $T_i(s)$**

Die Durchtrittsfrequenz ω_{ci} ist auf 10 - 30 % der Kreisfrequenz ω_s einzustellen. Hier wird 15 % gewählt. Aus Gleichung (75) folgt:

$$\omega_{ci} = 0,15 * \omega_s$$

$$\omega_{ci} = 0,15 * 5,026 MHz$$

$$\omega_{ci} = 753,98 * 10^3 rad/s$$

$$f_c = \frac{\omega_c}{2\pi} = \frac{753,98}{2\pi} = 120 kHz$$

Nach Gleichung (77) errechnet sich Gleichstromverstärkung K_i .

$$K_i = \frac{\omega_{id} \cdot \omega_{ci}}{\omega_0^2}$$

$$K_i = \frac{106,38 \cdot 10^3 \text{ rad/s} \cdot 753,98 \cdot 10^3 \text{ rad/s}}{(200,36 \cdot 10^3 \text{ rad/s})^2}$$

$$K_i = 2$$

Nach Gleichung (78) wird die CSN-Verstärkung R_i berechnet.

$$i_{Lpeak} \cdot R_i < V_{max}$$

$$R_i < \frac{U_{ein}}{I_{Lpeak}} = \frac{3,3 \text{ V}}{0,69 \text{ A}} = 4,78 \Omega$$

$$R_i = 1,883 \Omega$$

Nach Gleichung (80) wird die Modulatorverstärkung F'_m berechnet.

$$F'_m = \frac{K_i}{K_{id} * R_i}$$

$$F'_m = \frac{2}{1,65 * 1,883} = 0,65$$

- **Spannungsschleife $T_v(s)$**

ω_{pc} muss 50% der Schaltfrequenz betragen. Aus Gleichung (82) ergibt sich

$$\omega_{pc} = 0,5 \cdot \omega_s = 2,51 \cdot 10^6 \text{ rad/s}$$

$$f_{pc} = \frac{0,5 \cdot \omega_s}{2\pi} = \frac{2,51 \cdot 10^6 \text{ rad/s}}{2\pi} = 400 \cdot 10^3 \text{ Hz}$$

ω_{zC} sollte 60- 80 % der Grenzkreisfrequenz des LC-Gliedes betragen. Hier wird der Minimalwert von 60% gewählt. Aus Gleichung (75) ergibt sich:

$$\omega_{zC} = 0,6 \cdot \omega_0$$

$$\omega_{zC} = 0,8 \cdot 200,36 \cdot 10^3 \text{ rad/s}$$

$$\omega_{zC} = 120,22 \cdot 10^3 \text{ rad/s}$$

$$f_{zC} = \frac{\omega_{zC}}{2\pi} = \frac{120,22 \cdot 10^3 \text{ rad/s}}{2\pi} = 19,13 \cdot 10^3 \text{ Hz}$$

Die Durchtrittsfrequenz ω_{cr} ist auf 30 - 100 % der Kreisfrequenz ω_{ESR} einzustellen. Hier wird der Minimalwert von 30 % gewählt. Aus Gleichung (82) folgt:

$$\omega_{cr} = 0,3 \cdot \omega_{ESR} = 1,6 \cdot 10^6 \text{ rad/s}$$

$$f_{cr} = 0,3 \cdot f_{ESR} = \frac{0,3 \cdot \omega_{ESR}}{2\pi} = \frac{1,6 \cdot 10^6}{2\pi} = 253,97 \text{ KHz}$$

Nach Gleichung (87) errechnet sich Verstärkung K_v .

$$K_v = \frac{K_{id} \cdot \omega_{cr} \cdot \omega_{zC} \cdot R_i}{\omega_{id} \cdot K_{vd}}$$

$$K_v = \frac{1,65 \cdot 1,6 \cdot 10^6 \cdot 120,22 \cdot 10^3 \cdot 1,883}{106,38 \cdot 10^3 \cdot 3,3}$$

$$K_v = 1,68 \cdot 10^6$$

5.2.2 Widerstände und Kondensatoren

An dieser Stelle können die Parameter für die Widerstände und Kondensatoren des PI-Reglers konkret bestimmt werden. Aus den vier zur Verfügung stehenden Komponenten kann eine beliebige ausgewählt werden, während die anderen mit Hilfe der Gleichungen (88) bis (93) berechnet werden können. In der Praxis wird R_1 häufig auf 10 k Ω eingestellt.

Nach Gleichung (88) wird die Summe von C_2 und C_3 berechnet.

$$(C_2 + C_3) = \frac{1}{K_v \cdot R_1}$$
$$(C_2 + C_3) = \frac{1}{1,68 \cdot 10^6 \cdot 10 \cdot 10^3}$$

$$(C_2 + C_3) = 59,52 \text{ pF}$$

C_2 wird mit Hilfe der Gleichung (92) berechnet.

$$C_2 = \frac{\omega_{zc}}{\omega_{pc} \cdot R_1 \cdot K_v}$$
$$C_2 = \frac{120,22 \cdot 10^3}{2,51 \cdot 10^6 \cdot 10 \cdot 10^3 \cdot 1,68 \cdot 10^6}$$

$$C_2 = 2,85 \text{ pF}$$

C_3 wird durch Gleichung (93) bestimmt.

$$C_3 = \frac{1}{K_v \cdot R_1} - C_2$$

$$C_3 = \frac{1}{1,68 \cdot 10^6 \cdot 10 \cdot 10^3} - 2,85 * 10^{-12}$$

$$C_3 = 56,67 \text{ pF}$$

Nach Gleichung (90) wird als letzte Komponente R_3 berechnet.

$$R_3 = \frac{1}{\omega_{zc} \cdot C_3}$$

$$R_3 = \frac{1}{120,22 \cdot 10^3 \cdot 56,67 \cdot 10^{-12}}$$

$$R_3 = 146,78 \text{ K}\Omega$$

6. Simulationsergebnisse

Die Schaltung des gesamten Abwärtswandlers ist in Abbildung 25 dargestellt. Sie wurde mit der Anwendung "Cadence Virtuoso" unter der Verwendung abstrakter Verilog-A Modell und idealen Bauteilekomponenten aus der anlogLib erstellt. Nur der PMOS und der NMOS in der Schaltstufe sind Transistoren, welcher der UMC 180nm Technologie entnommen worden sind.

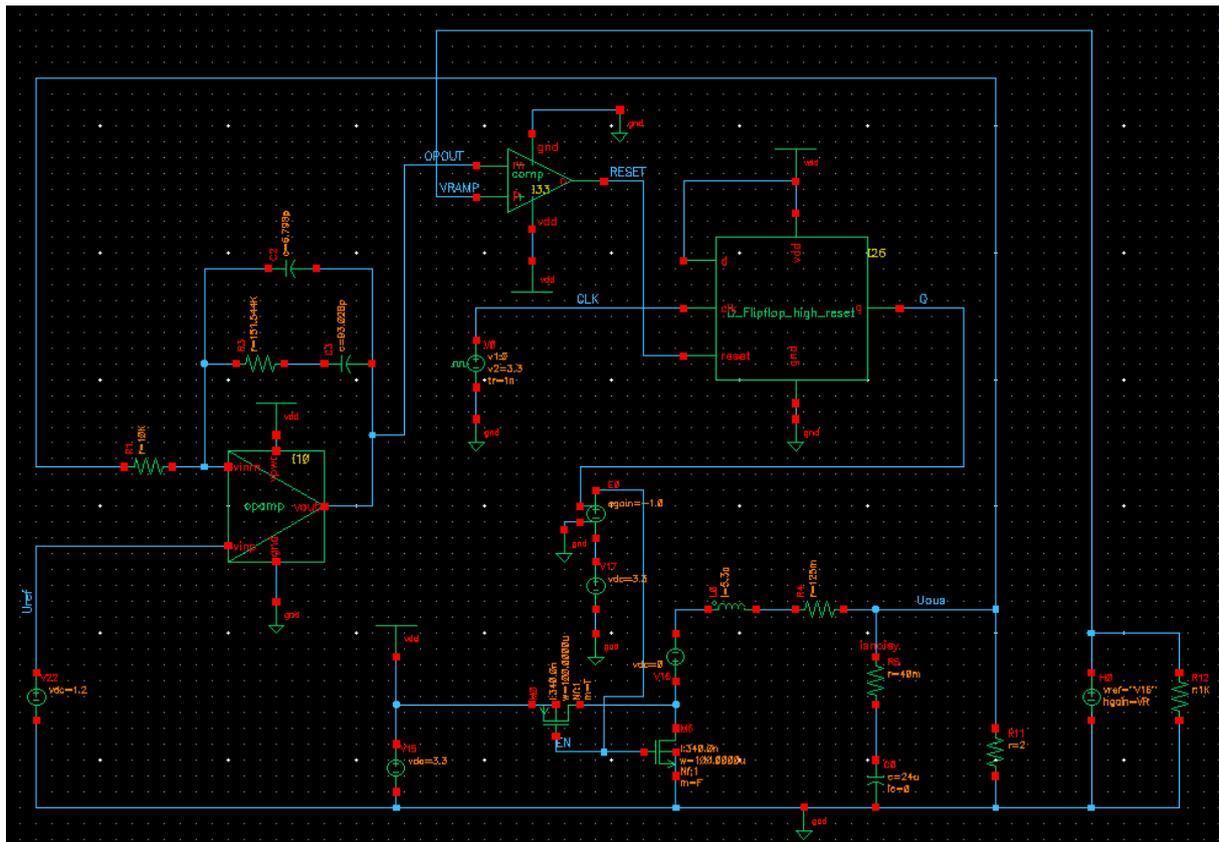


Abbildung 25: Abwärtswandler-Simulationsschaltung in "Cadence Virtuoso"

Die Eingangsspannungsquelle "Vin" versorgt den Abwärtswandler mit einer konstanten Gleichspannung von 3,3 V. Die reale Spule wird durch die ideale Spule "L" und den idealen Widerstand "DCR" dargestellt. Der reale Kondensator wird durch den idealen Kondensator "C" und den idealen Widerstand "ESR" dargestellt. Die angeschlossene Last wird durch einen Widerstand "R_{Last}" mit einem Wert von 2 Ohm symbolisiert. Die Referenzspannungsquelle "Vref" liefert eine konstante Gleichspannung von 1,2 V, die dem Regler zugeführt wird. Das erfasste Spannungssignal VRAMP wird mit dem Eingang des Komparators verbunden. Der Ausgang des Komparators (RESET) wird an den Reset-Eingang des D-Flip-Flops (RESET) angeschlossen. Die Spannungsquelle "VPULSE" erzeugt das Taktsignal für das D-Flip-Flop. Die VPULSE-Spannungsquelle hat eine Periodendauer von 250 ns, was der Schaltfrequenz "fs" von 800 KHz des Abwärtswandlers entspricht. Die Ausgangsspannung "Q" des D-Flip-Flops wird mit einem Inverter verbunden, welcher wiederum mit dem oberen Schalter "HSS_PMOS" und dem unteren Schalter "LSS_NMOS" verknüpft ist. Die Implementierung der Stromregelung erfordert die Platzierung einer Spannungsquelle vor der Spule. Diese dient der Kontrolle des durch die Spule fließenden Stroms. Der durch die Spule fließende Strom wird erfasst und durch eine stromgesteuerte Spannungsquelle (Current Controlled Voltage Source, CCVS) übertragen. Im Anschluss erfolgt die Umwandlung des erfassten Spulenstroms in ein Spannungssignal, das als VRAMP bezeichnet wird.

6.1 Strom- und Spannungsverläufe

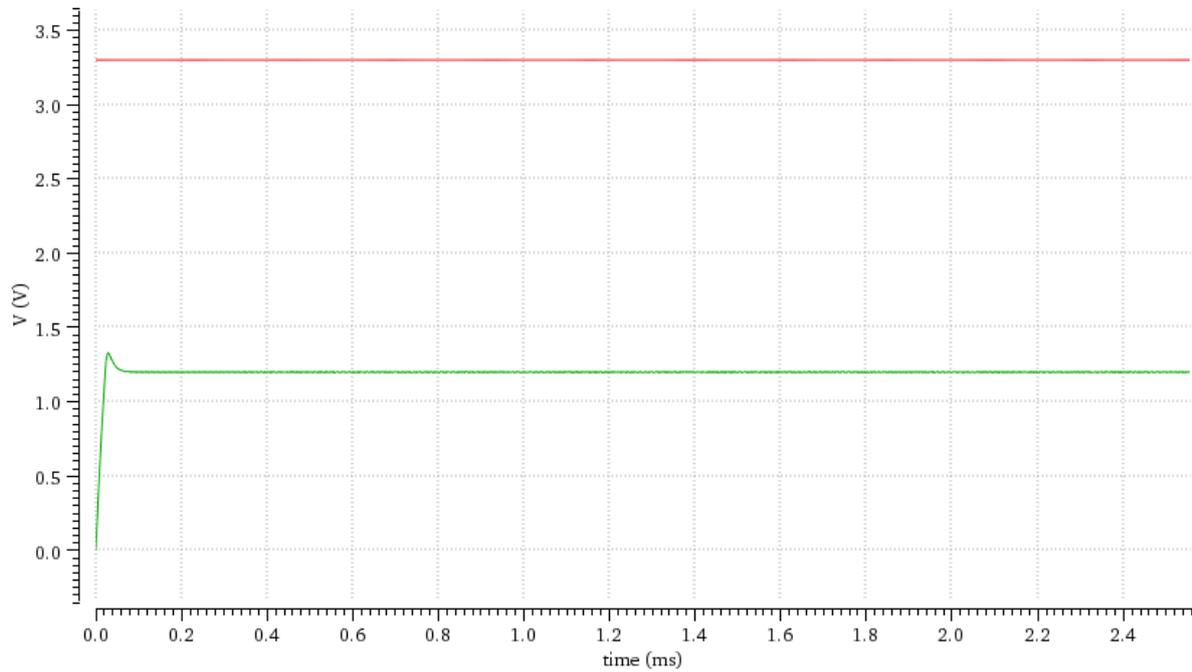


Abbildung 26: Spannungsverlauf am Eingang und am Ausgang

In Abbildung 26 ist der Verlauf der Ausgangsspannung in grün und die Eingangsgleichspannung in rot dargestellt. Zu Beginn der Messung steigt die Ausgangsspannung innerhalb von 0,03 ms von 0 V auf ca. 1,35 V ab und fällt dann innerhalb von ca. 0,06 ms auf 1,2 V an. Danach bleibt die Ausgangsspannung konstant bei 1,2 V.

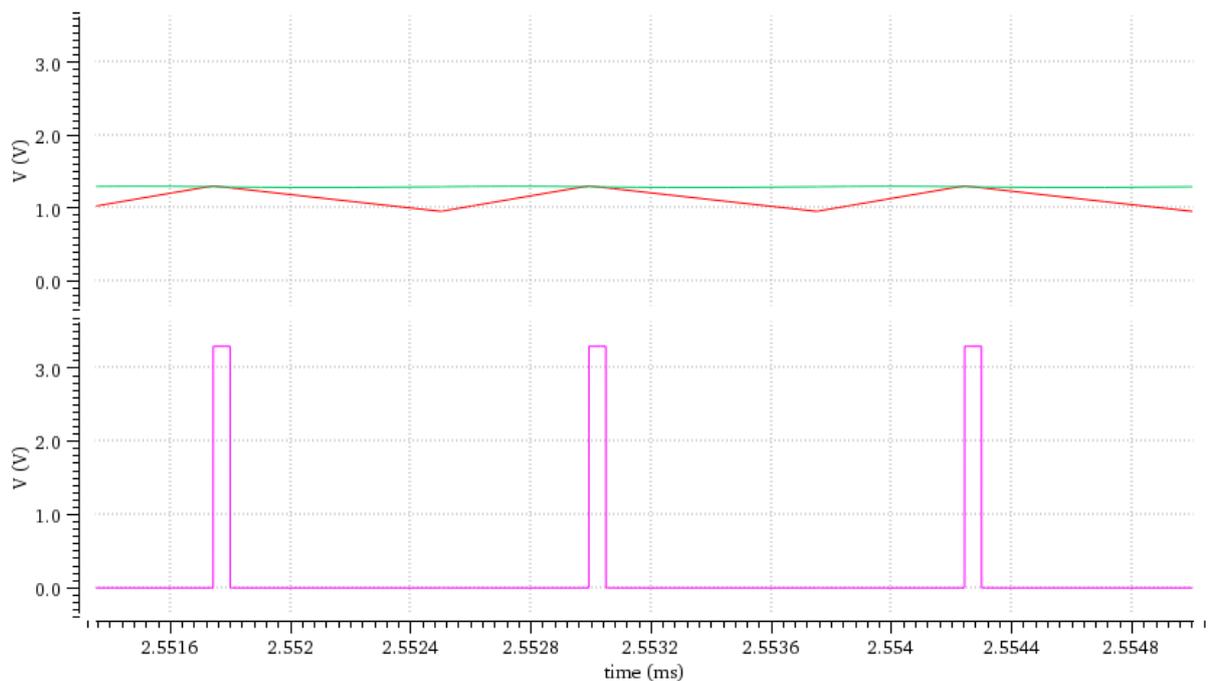


Abbildung 27: Spannungsverlauf am Komparator

Abbildung 27 zeigt die Signalverläufe am Komparator. In der Darstellung ist die Steuerspannung des Reglers OUPUT in grün, Das erfasste Spannungssignal VI (VRAMP) in rot und das am Ausgang des Komparators erzeugte PWM-Signal U_{RESET} in violett dargestellt. Sobald das erfasste Spannungssignal unterhalb der Steuerspannung liegt, erzeugt der Komparator ein logisches "0"-Signal. Wird das erfasste Spannungssignal jedoch gleich die Steuerspannung, wechselt das PWM-Signal von logisch "0" auf logisch "1". Dadurch wird ein Rechtecksignal mit variabler Pulsweite D erzeugt.

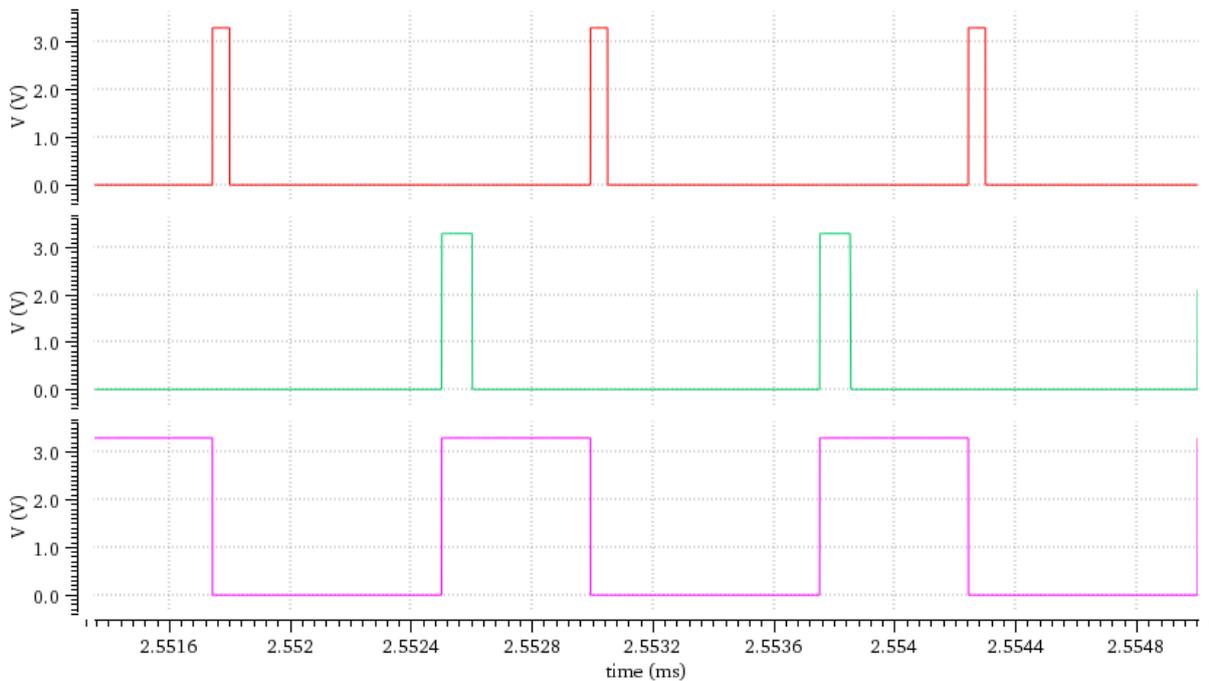


Abbildung 28: Spannungsverlauf am D-Flip-Flop

Abbildung 28 zeigt die Signalverläufe am D-Flip-Flop. In der Darstellung ist die Ausgangsspannung des Komparators U_{RESET} in rot, Das VPULSE-Signal V_{CLK} (CLK) in grün und das am Ausgang des D-Flip-Flops erzeugte Signal U_Q in violett dargestellt. Die VPULSE-Quelle erzeugt Impulse zwischen 0V und 3,3V, welche als Takt für das D-Flip-Flop dienen.

Der D-Eingang des D-Flip-Flops wird immer auf High-Pegel gehalten, da er mit vdd verbunden ist. Falls der Komparator ein High-Signal ausgibt, wird das D-Flip-Flop unabhängig vom Taktzustand zurückgesetzt und der Ausgangszustand Q auf 0V gesetzt.

Wenn das D-Flip-Flop nicht zurückgesetzt wird, überträgt der Taktimpuls das High-Signal von vdd am D-Eingang auf den Ausgang Q. Dadurch beträgt $Q = 3,3V$, da vdd die Versorgungsspannung ist.

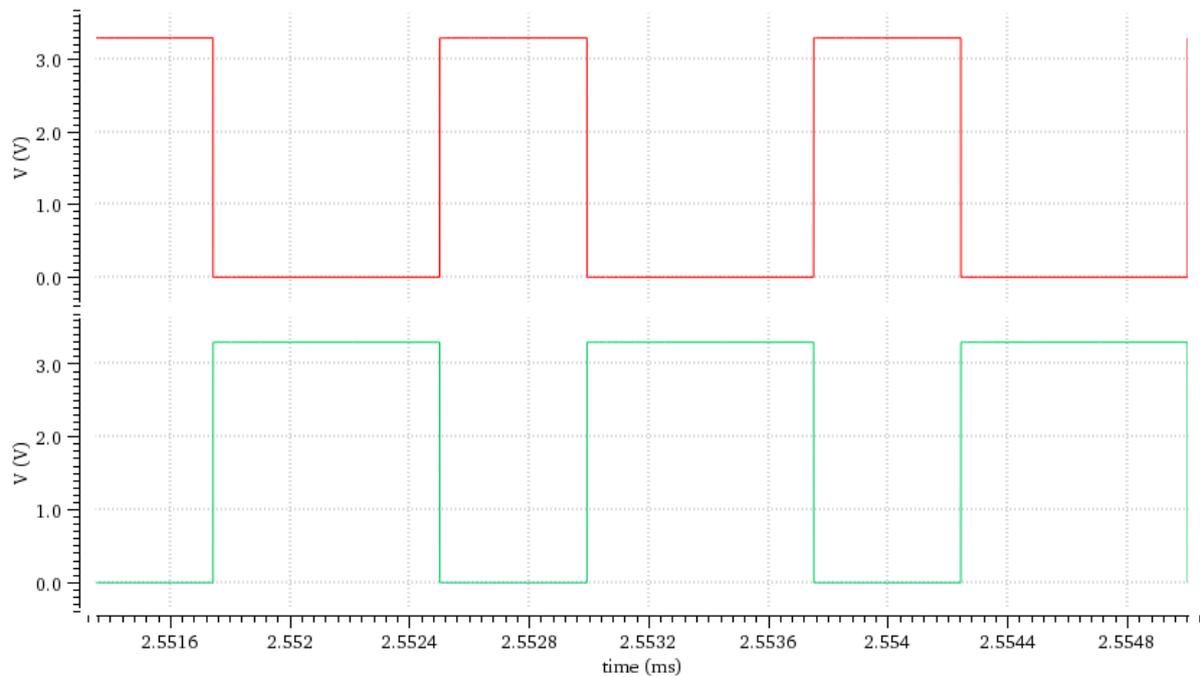


Abbildung 29: Spannungsverlauf am Inverter

In Abbildung 29 ist der Verlauf der Ausgangsspannung des Inverters (EN) in grün und die Eingangsspannung (Q) in rot dargestellt. Wenn das D-Flipflop eine logisches "0" ausgibt, wandelt der Inverter das Eingangssignal Q in sein Komplement um, d. h. das Ausgangssignal EN wird auf "1" gesetzt. Im logischen "0"-Zustand ist der PMOS-Transistor leitend, im logischen "1"-Zustand sperrt er.

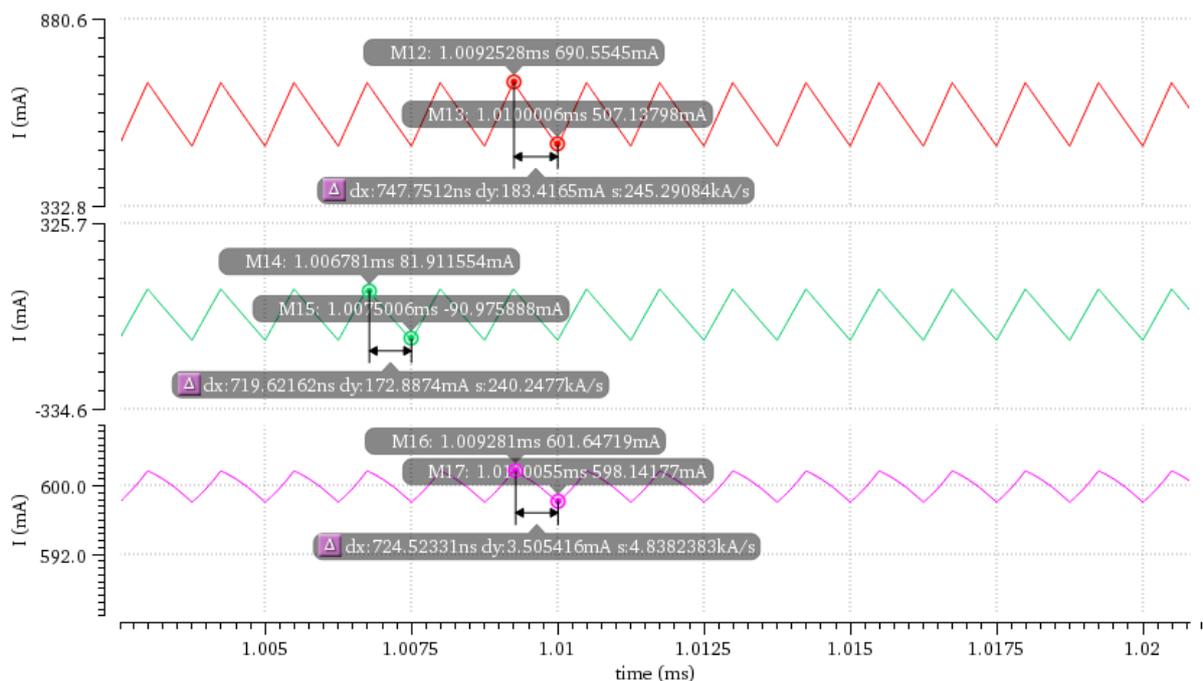


Abbildung 30: Welligkeit des Stroms über Spule, Kondensator und Lastwiderstand

Abbildung 30 zeigt die Stromverläufe durch die Spule (rot), den Kondensator (grün) und den Lastwiderstand (violett). Die Stromwelligkeit an der Spule beträgt 30% des mittleren Laststroms, genau 183,4 mA. In Situationen, in denen der Strom durch die Spule den durchschnittlichen Laststrom nicht überschreitet, wirkt der Kondensator als Energiequelle für die Last. In diesem Fall bleibt der Stromfluss durch den Kondensator negativ. Ist der Spulenstrom jedoch größer als der mittlere Laststrom, wird der Kondensator aufgeladen, was zu einem positiven Stromfluss durch den Kondensator führt. Die Stromwelligkeit am Lastwiderstand beträgt in der Simulation 3,5 mA.

6.2 Stabilitätsuntersuchung

Die Stabilität des Abwärtswandlers wird in „Cadence Virtuoso“ mit Hilfe der AC-Analyse untersucht. Die Schaltung, um die gesamte Schleifenverstärkung $T_1(s)$ zu simulieren, ist in Abb 31 dargestellt.

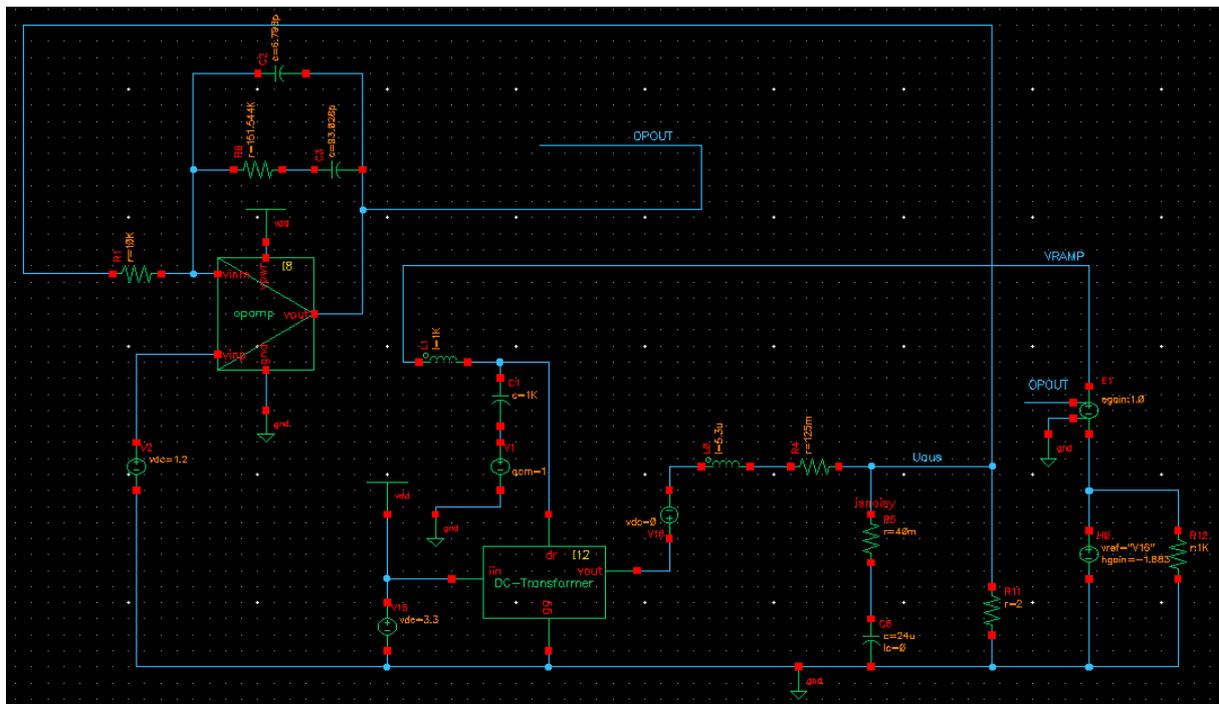


Abbildung 31: Abwärtswandlerschaltung für Wechselstromanalyse-Gesamter Schleifenverstärkung T_1

Für die Stabilitäts-Analyse ist es jedoch notwendig, den Kleinsignalbereich zu untersuchen. Dazu werden der Komparator und die Leistungsschalter durch einen Gleichstromtransformator ersetzt. Dieser Ansatz ermöglicht es, das System im geöffneten Zustand des Regelkreises zu betrachten. Der geöffnete Zustand des Regelkreises wird durch die Integration eines LC-Filters mit hoher Induktivität und Kapazität am Ausgang des Reglers erreicht. Mit Hilfe dieses Filters können die Gleichspannungsanteile ungehindert die Spule passieren und somit den DC-Arbeitspunkt stabilisieren. Diese Maßnahme schafft die Grundlage für eine erfolgreiche AC-Analyse des Systems.

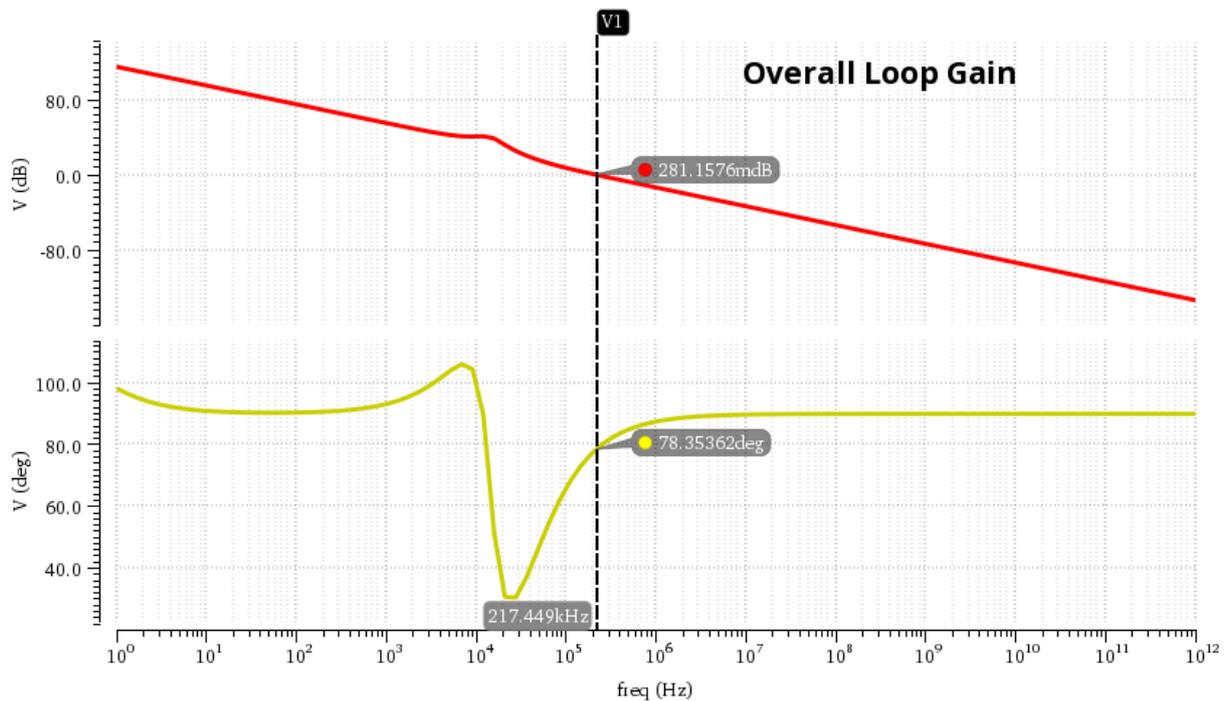


Abbildung 32: Gesamter Schleifenverstärkung T_1 im Bode-Diagramm

In Abbildung 32 sind die Amplituden- und Phasengänge der gesamter Schleifenverstärkung T_1 im Bode-Diagramm dargestellt. Die Durchtrittsfrequenz entspricht der Frequenz bei der, der Amplitudengang den Wert 0 dB erreicht. Bei dieser Frequenz stellt sich eine Phasendrehung von $78,3^\circ$ ein. Die erreichte Phasenreserve von $78,3^\circ$ liegt über dem Zielwert von 60° , was auf einen hohen Stabilitätsspielraum hinweist. Gleichzeitig weist die Amplitudenreserve einen beachtlichen Wert von ca. 13,36 dB auf, was auf eine robuste Leistungsfähigkeit des Regelkreises hinweist.

Die Schaltung, die verwendet wird, um die äußere Schleifenverstärkung $T_2(s)$ zu untersuchen, ist in Abbildung 33 dargestellt.

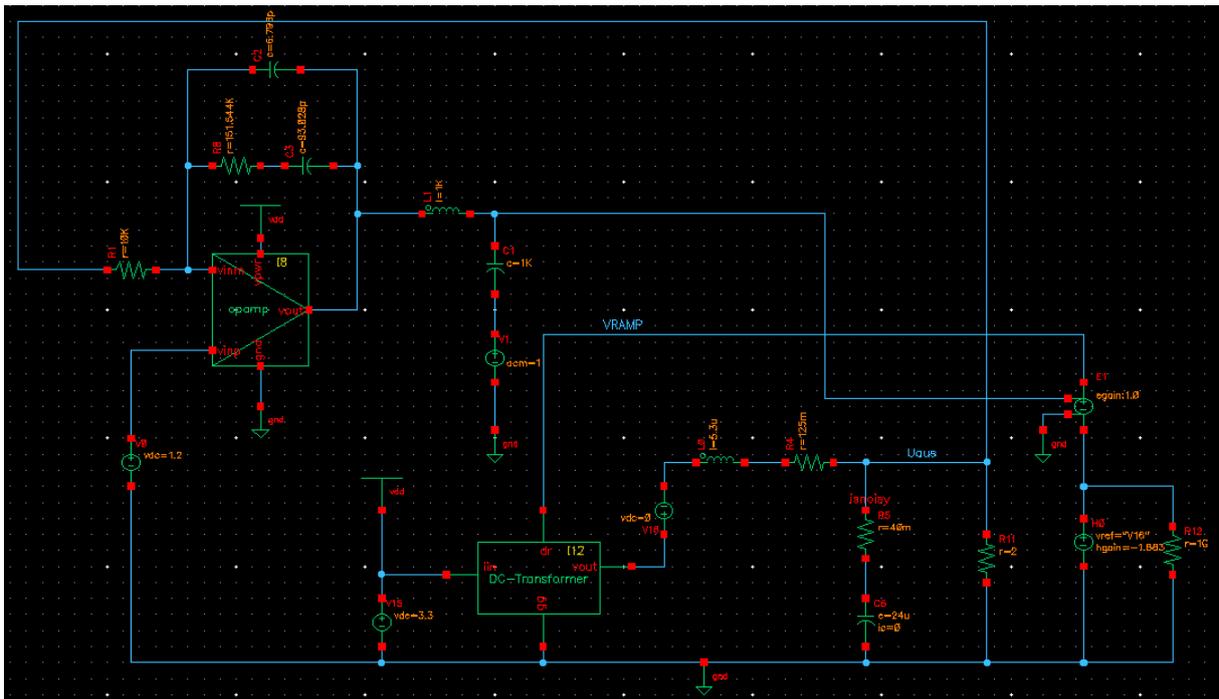


Abbildung 33: Abwärtswandlerschaltung für Wechselstromanalyse-Äußere Schleifenverstärkung T_2

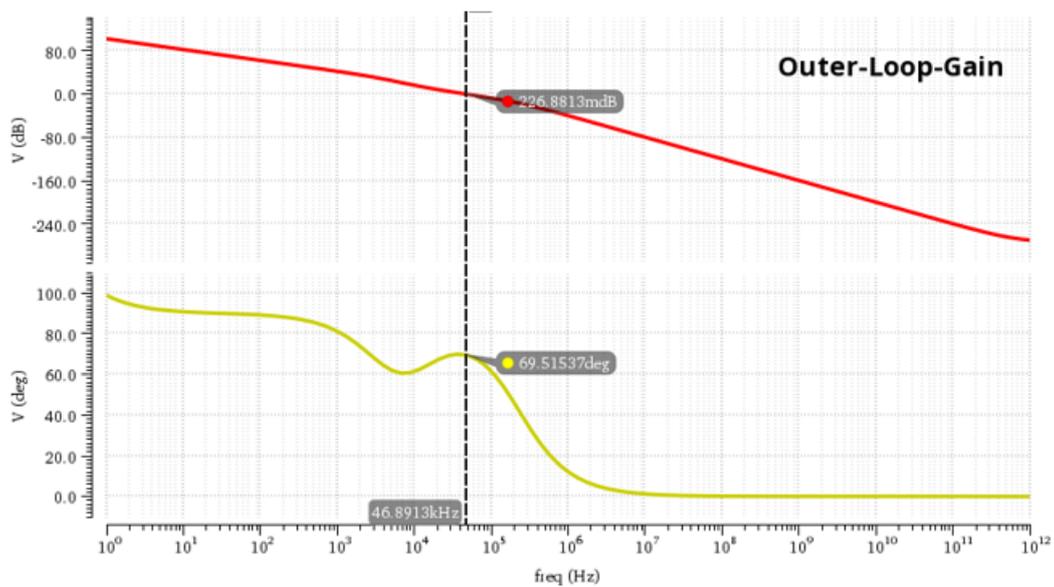


Abbildung 34: Äußere Schleifenverstärkung T_2 im Bode-Diagramm

In Abbildung 34 sind die Amplituden- und Phasengänge der äußere Schleifenverstärkung T_2 im Bode-Diagramm dargestellt. Die Durchtrittsfrequenz entspricht der Frequenz, bei welcher der Amplitudengang den Wert 0 dB erreicht. Bei dieser Frequenz stellt sich eine Phasendrehung

von $69,5^\circ$ ein. Die erreichte Phasenreserve von $69,5^\circ$ liegt über dem Zielwert von 60. Gleichzeitig weist die Amplitudenreserve einen beachtlichen Wert von ca. 8,42 dB auf, was auf eine robuste Leistungsfähigkeit des Regelkreises hinweist.

7. Fazit

Zusammenfassend kann gesagt werden, dass eine umfassende Untersuchung und Analyse eines Abwärtswandlers im Kontext eines Regelkreises wichtige Erkenntnisse über seine Leistungsfähigkeit, Stabilität und Zuverlässigkeit liefern kann. Die Auswahl der richtigen Komponenten wie Spulen, Kondensatoren und Widerstände sowie die optimale Einstellung der Regelparameter sind entscheidend, um die gewünschte Ausgangsspannung mit minimaler Welligkeit und hohem Wirkungsgrad zu erreichen.

Die Durchführung von AC-Analysen, insbesondere im Bode-Diagramm, ermöglicht eine genaue Abschätzung des Amplituden- und Phasenverhaltens des Regelkreises. Dabei ist die Phasenreserve ein entscheidender Faktor für die Stabilität des Systems. Eine ausreichende Phasenreserve stellt sicher, dass der Regelkreis auf Änderungen reagieren kann, ohne in instabile Zustände zu geraten. Ein stabiler Regelkreis ist für eine zuverlässige Leistung und eine effektive Regelung unerlässlich.

Insgesamt verdeutlicht die Analyse des Abwärtswandlers als Teil eines Regelkreises die komplexen Zusammenhänge zwischen den elektrischen Komponenten, den Regelparametern und der Systemstabilität. Durch eine sorgfältige Abstimmung und Optimierung dieser Parameter können robuste und zuverlässige Stromversorgungslösungen entwickelt werden, die den Anforderungen eines breiten Anwendungsspektrums gerecht werden.

Darüber hinaus bietet die stromgeführte Regelung im Vergleich zur spannungsgeführten Regelung mehrere Vorteile. Sie ermöglicht eine verbesserte Stabilität, eine bessere Dynamik und eine geringere Empfindlichkeit gegenüber Laständerungen. In einigen Anwendungen kann die stromgeführte Regelung auch einfacher zu implementieren sein.

8. Literaturverzeichnis

- [1] Byungcho Choi, "Pulsewidth Modulated DC-to-DC Power Conversion, Circuits, Dynamics, and Control Designs", John Wiley & Sons, Inc., 2013
- [2] Matthias Krause, Entwicklung eines spannungsgeführten synchronen Abwärtswandlers mit CMOS-Schaltern für eine Wandlung von 12 V auf 3,3 V bei einer Last von 0,5 A, Bachelorthesis, Hochschule Hamm-Lippstadt, 2016
- [3] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Fachhochschule Dortmund, 2022
- [4] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Seite: 2, Abb: 2.1, Fachhochschule Dortmund, 2022
- [5] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Seite: 4, Abb: 2.2, Fachhochschule Dortmund, 2022
- [6] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Seite: 5, Abb: 2.3, Fachhochschule Dortmund, 2022
- [7] Byungcho Choi, "Pulsewidth Modulated DC-to-DC Power Conversion, Circuits, Dynamics, and Control Designs", Seite: 467, Abb: 10.1 a, John Wiley & Sons, Inc., 2013
- [8] Byungcho Choi, "Pulsewidth Modulated DC-to-DC Power Conversion, Circuits, Dynamics, and Control Designs", Seite: 467, Abb: 10.1 b, John Wiley & Sons, Inc., 2013
- [9] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Seite: 7, Abb: 2.6, Fachhochschule Dortmund, 2022
- [10] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Seite: 8, Abb: 2.7, Fachhochschule Dortmund, 2022
- [11] Byungcho Choi, "Pulsewidth Modulated DC-to-DC Power Conversion, Circuits, Dynamics, and Control Designs", Seite: 481, Abb: 10.12, John Wiley & Sons, Inc., 2013
- [12] Byungcho Choi, "Pulsewidth Modulated DC-to-DC Power Conversion, Circuits, Dynamics, and Control Designs", Seite: 481, Abb: 10.13, John Wiley & Sons, Inc., 2013
- [13] Byungcho Choi, "Pulsewidth Modulated DC-to-DC Power Conversion, Circuits, Dynamics, and Control Designs", Seite: 484, Abb: 10.15, John Wiley & Sons, Inc., 2013
- [14] Byungcho Choi, "Pulsewidth Modulated DC-to-DC Power Conversion, Circuits, Dynamics, and Control Designs", Seite: 488, Abb: 10.17 a, John Wiley & Sons, Inc., 2013
- [15] Byungcho Choi, "Pulsewidth Modulated DC-to-DC Power Conversion, Circuits, Dynamics, and Control Designs", Seite: 488, Abb: 10.17 b, John Wiley & Sons, Inc., 2013

- [16] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Seite: 10, Abb: 3.1, Fachhochschule Dortmund, 2022
- [17] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Seite: 12, Abb: 3.2, Fachhochschule Dortmund, 2022
- [18] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Seite: 12, Abb: 3.3, Fachhochschule Dortmund, 2022
- [19] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Seite: 13, Abb: 3.4, Fachhochschule Dortmund, 2022
- [20] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Seite: 15, Abb: 3.5, Fachhochschule Dortmund, 2022
- [21] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Seite: 17, Abb: 3.6, Fachhochschule Dortmund, 2022
- [22] Stanislav Christiani, "Entwicklung eines synchronen DC/DC-Abwärtswandlers für eine Wandlung von 3 V auf 1 V bei einem Laststrom von 0,4 A", Masterstudienarbeit, Seite: 19, Abb: 3.9, Fachhochschule Dortmund, 2022
- [23] Byungcho Choi, "Pulsewidth Modulated DC-to-DC Power Conversion, Circuits, Dynamics, and Control Designs", Seite: 495, Abb: 10.21 a, John Wiley & Sons, Inc., 2013
- [24] Byungcho Choi, "Pulsewidth Modulated DC-to-DC Power Conversion, Circuits, Dynamics, and Control Designs", Seite: 495, Abb: 10.21 b, John Wiley & Sons, Inc., 2013