

Entwurf eines Testsystems zur Charakterisierung der Komponenten des Monitoring of Pixel System Chips im ATLAS Pixeldetektor am LHC

Bachelor-Thesis

Vorgelegt von:

Nurullah Yaman

Fachbereich 3 – Elektrotechnik

FH Dortmund

Erstprüfer: Prof. Dr. Michael Karagounis

Kurzzusammenfassung

Diese Bachelorarbeit beschreibt den Entwurf eines Testsystems zur Charakterisierung der Komponenten des MOPS-Chips, der im ATLAS Pixeldetektor am LHC eingesetzt werden soll. Der erste Schritt dazu war der Entwurf einer Leiterplatte mit Hilfe von Altium Designer. Mit Hilfe dieser Leiterplatte konnten dann die Komponenten des MOPS-Chips durch Messreihen auf ihre Funktionalität getestet und charakterisiert werden.

Abstract

This bachelor thesis describes the design of a test system to characterise the components of the MOPS chip to be used in the ATLAS pixel detector at the LHC. The first step was to design a PCB using Altium Designer. With the help of this circuit board, the components of the MOPS chip could then be tested and characterised for their functionality through series of measurements.

Inhaltsverzeichnis

1	Einführung.....	1
1.1	CERN.....	1
1.2	LHC – Large Hadron Collider.....	2
1.3	Atlas Experiment.....	2
1.4	Atlas Pixeldetektor und serielle Spannungsversorgung.....	2
1.4.1	Allgemeine Aufbau.....	2
1.4.2	Pixel Module.....	3
1.4.3	Serieller Versorgungsansatz.....	5
1.5	Atlas Kontrollsystem (DCS).....	7
2	MOPS Chip.....	8
2.1	Beschreibung der Komponenten.....	13
2.1.1	Spannungsregulatoren.....	13
2.1.2	Konventioneller 1,2V Spannungsregler.....	13
2.1.3	Experimentelle 5V Spannungsregler.....	14
2.1.4	CAN Physical Layer.....	15
2.1.5	1,2V CAN-Driver.....	15
2.1.6	1.2V CAN-Receiver.....	16
2.1.7	Experimentelle 3,6V CAN Physical Layer Schaltung.....	17
2.1.8	ADC.....	18
2.1.9	Power-on-Reset.....	18
2.1.10	Bandgapschaltung.....	19
2.1.11	Relaxationsoszillator.....	20
2.1.12	Automatische Frequenzregelung.....	21
3	Platinenentwurf.....	22
3.1	Bondplan.....	22
3.2	Drahtbonden.....	23
3.3	Altium Designer.....	24
3.3.1	Bauteile.....	25
3.3.2	Chip Symbol.....	27
3.3.3	Footprint.....	27
3.3.4	Schematics.....	28
3.3.5	Layout.....	31
3.3.6	Bauteilliste.....	33
4	Messergebnisse.....	35
4.1	Versuchsaufbau für die Messung der 1,2V Spannungsregler.....	35

4.1.1	Messung der 1,2V Spannungsregler.....	35
4.2	Messung der Trimmfunktionalität der Bandgap-Schaltung.....	35
4.3	Messung der Referenzspannung für die ADC-Kanäle.....	37
4.4	Oszillatorfrequenz in Abhängigkeit von F_TRIM.....	37
4.4.1	Einfluss der Bandgaptrimmung auf die Oszillatorfrequenz.....	39
4.5	Versuchsaufbau für die Messung der Power-on-Reset Schaltung.....	40
4.5.1	Messung der Power-on-Reset Schaltung.....	41
4.6	Versuchsaufbau für die Messung des 1,2V CAN-Treibers.....	42
4.6.1	Messung des 1,2V CAN-Treibers.....	43
4.7	Versuchsaufbau für die Messung des 1,2V CAN-Empfängers.....	46
4.7.1	Messung des 1,2V CAN-Empfängers.....	47
4.8	Versuchsaufbau für die Messung der 5V Regler.....	55
4.8.1	Messung der 5V-Regler.....	56
4.8.2	Line Regulation.....	56
4.8.3	Load Regulation.....	60
4.9	Versuchsaufbau für die Messung des 3,6V CAN-Treibers.....	65
4.9.1	Messung des 3,6V CAN-Treibers.....	65
4.10	Versuchsaufbau für die Messung des 3,6V CAN-Empfängers.....	70
4.10.1	Messung des 3,6V CAN-Empfängers.....	71
4.11	Versuchsaufbau für die Messung des 3,6V CAN-Treibers bei Einspeisung aller Versorgungsspannungen durch die 5V Regler.....	80
4.11.1	Messung des 3,6V CAN-Treibers bei Einspeisung aller Versorgungsspannungen durch die 5V Regler.....	80
4.12	Versuchsaufbau für die Messung des 3,6V CAN-Empfängers bei Einspeisung aller Versorgungsspannungen durch die 5V Regler.....	81
4.12.1	Messung des 3,6V CAN-Empfängers bei Einspeisung aller Versorgungsspannungen durch die 5V Regler.....	81
5	Zusammenfassung und Ausblick.....	82
6	Quellenverzeichnis.....	83

1 Einführung

Der Large Hadron Collider am CERN wird aktuell im Rahmen des Upgrades auf hohe Luminosität bzw. Leuchtkraft aufgerüstet. Der Begriff Luminosität beschreibt dabei die Anzahl der Teilchen pro Strahlpuls und deren Anordnung. Die höhere Luminosität hat auch eine höhere Trefferrate zur Folge, die den aktuellen Pixeldetektor überfordern würde. Aus diesem Grund ist auch geplant, die Pixel Detektoren zu verbessern, in dem die Pixelgröße reduziert und die Anzahl der Pixel erhöht wird. Dies wiederum führt zu einer Erhöhung der Stromaufnahme des Pixeldetektors, welche die Effizienz des aktuellen spannungsbasierten Versorgungsansatz signifikant reduziert. Aus diesem Grund wird ein neuer strombasierter Versorgungsansatz mit seriell verschalteten Pixelmodulen eingeführt. Der neue Versorgungsansatz macht die Entwicklung eines neuen Detector Control Systems (DCS) notwendig. Der Monitoring of Pixel System (MOPS) ist ein Bestandteil des überarbeiteten DCS Systems und dient der Überwachung von Spannungen und der Temperatur der Pixelmodule. Die Fachhochschule Dortmund hat in diesem Rahmen in Zusammenarbeit mit der Universität Wuppertal den MOPS Chip entworfen, der nun ausgiebig durch Messungen validiert werden soll. Hierfür wird unter anderem eine Leiterplatte benötigt, die den Chip aufnimmt, Stecker zum Anschluss von Messgeräten, Signalen und der Versorgungsspannungen bietet und variable Konfigurationen durch das Setzen von Jumpfern ermöglicht. Diese Platine ist im Rahmen dieses Projektes entworfen worden. Anschließend wurden erste Messungen am Chip zur Validierung der benötigten Funktionen durchgeführt.

1.1 CERN

Das Forschungszentrum CERN wurde 1954 gegründet. Der Standort befindet sich an der Grenze zwischen Frankreich und der Schweiz in Genf. Es handelt sich um eine große kooperative Institution, welche mittlerweile 23 Mitgliedsstaaten besitzt. Deutschland war eines der Gründungsmitglieder.

Am CERN wird physikalische Grundlagenforschung betrieben und insbesondere der Aufbau der Materie untersucht. [1]

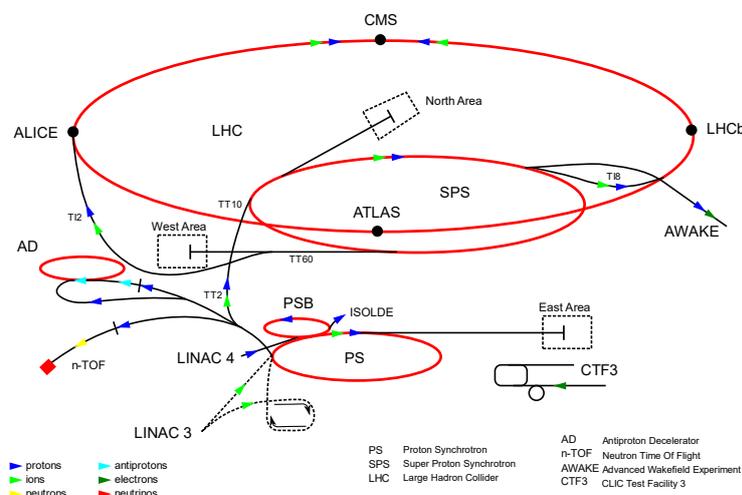


Abbildung 1: Beschleunigerkomplex am CERN [2]

1.2 LHC – Large Hadron Collider

Der Large Hadron Collider ist der größte und leistungsstärkste Teilchenbeschleuniger der Welt. Er wurde erstmals am 10. September 2008 in Betrieb genommen. Der LHC besteht aus einem Ring aus supraleitenden Magneten, die sich auf eine Länge von 27 Kilometern erstrecken. Beschleunigereinheiten, erhöhen die kinetische Energie der Teilchen auf 7 TeV, welche dadurch nahezu Lichtgeschwindigkeit erreichen. Die Teilchen bewegen sich in entgegengesetzte Richtung in Röhren, die unter Ultrahochvakuum gehalten werden. Schließlich werden die Teilchen zur Kollision geführt und der Zusammenstoß wird beobachtet und ausgewertet. Die Teilchen werden mit Hilfe eines starken magnetischen Feldes durch den Beschleunigungsring geführt. Die Elektromagneten bestehen aus Spulen, die mit speziellen elektrischen Kabeln hergestellt werden. Sie arbeiten im supraleitenden Zustand und weisen keinen elektrischen Widerstand und damit einhergehende Leistungsverluste auf. Hierfür müssen die Magnete allerdings auf eine Temperatur von -271.3°C runtergekühlt werden. Aus diesem Grund ist der Beschleuniger mit einem System verbunden, welches die Anlage mit flüssigem Helium versorgt, um unter anderem die Magnete zu kühlen. [3]

1.3 Atlas Experiment

Atlas ist eines der vier großen Experimente am Large Hadron Collider (LHC). Dabei handelt es sich um einen Teilchendetektor. Mit diesem Experiment wurde unter anderem das Higgs-Teilchen nachgewiesen. Es werden dort z.B. auch Quarks beobachtet und untersucht. Diese sind derzeit die kleinsten bekannten Bausteine der Materie. Das Experiment soll dem Zweck dienen, das Verständnis über die Materie zu erweitern und die Forschung der Teilchenphysik durch neue Entdeckungen voranzutreiben. [4]

1.4 Atlas Pixeldetektor und serielle Spannungsversorgung

Beim ATLAS Pixeldetektor handelt es sich um den innersten Teil des ATLAS Detektors, der sich in unmittelbarer Nähe am Teilchenstrahl befindet.

1.4.1 Allgemeine Aufbau

In seiner ursprünglichen Ausführung besteht der Pixel Detektor aus drei röhrenförmigen Schichten mit Radien von 50.5, 88.5 und 122.5mm, einer Länge von 1.4m und drei Scheiben auf jeder Seite für die Vorwärtsrichtung, in einem Abstand von 49.5, 58 und 65 cm von nominalen Interaktionspunkt. In Abbildung 2 wird dieser Aufbau veranschaulicht. Während des b-Layer insertion Upgrades wurde eine vierte Lage mit noch kleinerem Radius in den Detektor eingebracht.

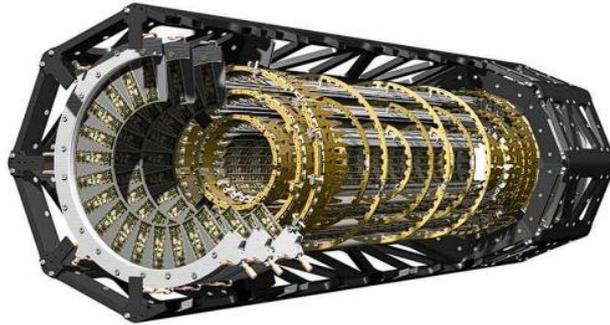


Abbildung 2: Technische Zeichnung des Pixeldetektors in seinem globalen Tragrahmen

Der Pixeldetektor ist aufgrund seines geringen Abstands zum Strahlrohr dem höchsten Teilchenfluss ausgesetzt, was zu den größten Strahlungsschäden und Trefferquoten bei ATLAS führt und beispiellose Anforderung an die Auslesegeschwindigkeit und Strahlungshärte stellt. Tabelle 1 fasst dies für die verschiedenen Pixelschichten zusammen.

layer	annual fluence (10^{13} cm^{-2})
inner barrel layer	≈ 25
middle barrel layer	≈ 10
outer barrel layer, disks	≈ 5

Tabelle 1: Teilchenfluss für jede Komponente des Pixeldetektors bei LHC-Design-Luminosität

Der Pixeldetektor besteht aus 1744 identischen Sensor-Chip-Hybrid-Modulen, die insgesamt ca. 8×10^7 Pixeln entsprechen. Die Scheiben enthalten 2×144 Pixelmodule, 286 auf der innersten, 494 auf der mittleren und 676 auf der äußeren Schicht. [5] [6]

1.4.2 Pixel Module

Ein Pixelmodul besteht in seiner ursprünglichen Ausführung aus einem einzelnen Siliziumsensor mit einer Fläche von etwa $2 \times 6 \text{ cm}^2$ und einer Dicke von $250 \mu\text{m}$. Der Sensor ist in 47.232 Pixel unterteilt, die durch einen Bump-Bonding Prozess mit den 16 Front-End-Chips (FE-Chips) verbunden sind. Die FE-Chips sind über Drahtbonds mit einem Kapton-Flex-Hybrid verbunden, der auf der Rückseite des Sensors aufgeklebt ist. Der Modul-Steuerungs-Chip (MCC) ist oben auf dem Flexhybrid montiert und kombiniert die einzelnen Ereignisse der FE-Chips und verteilt Trigger- und Befehlssignale. Der MCC kommuniziert über Optolinks mit der Off-Detektor-Elektronik, während die Chips über Kabel, die mit dem Flexhybrid verbunden sind, mit Strom versorgt werden. Eine Querschnittsansicht eines Pixelmoduls ist in Abbildung 3 dargestellt. Für die vergangenen und anstehenden Upgrades sind andere Modulkonfigurationen mit größeren FE-Chip und ohne MCC entworfen worden.

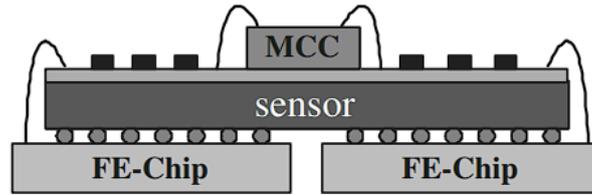


Abbildung 3: Querschnitt eines Pixelmoduls mit den einzelnen Komponenten

Wie bereits erwähnt besteht ein hybrider Pixeldetektor, wie der der im ATLAS Experiment verwendet wird, aus zwei Komponenten. Wie in Abbildung 4 dargestellt, handelt es sich dabei um einen pixelisierten Sensor, der über Bump-Bonds mit einem Auslesechip verbunden ist. [5]

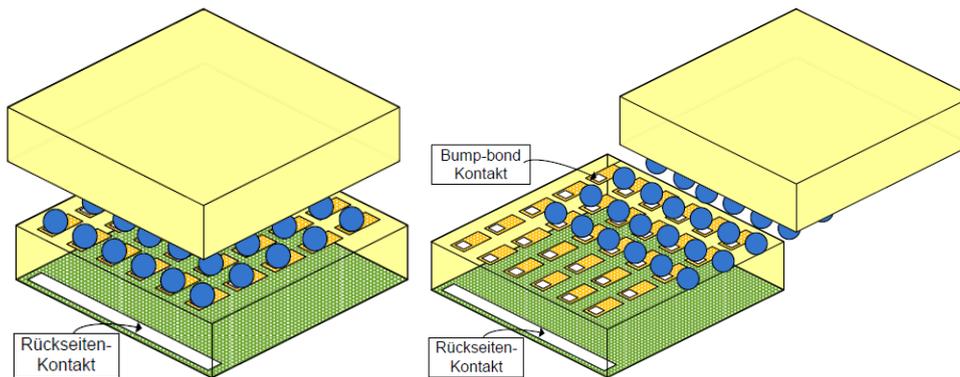


Abbildung 4: Aufbau eines Hybriden-Pixeldetektors

Prinzipiell besteht der Sensor aus einer zweidimensionalen Anordnung von PN-Dioden, die in Sperrichtung betrieben werden. Damit sich die Raumladungszone über die komplette Tiefe des Sensors von $300\mu\text{m}$ erstreckt, wird die Sperrspannung so weit wie möglich erhöht. Wenn dann ein Teilchen durch den Pixeldetektor fliegt, werden Elektron-Loch-Paare ionisiert. Die angelegte Sperrspannung erzeugt ein elektrisches Feld, welches die generierten Elektron-Lochpaare entsprechend ihrer Ladung trennt und in Richtung der Ausleseelektroden befördert. Der Strom wird im Rückkoppel Kondensator C_f durch einen ladungsempfindlichen Verstärker integriert und in eine Spannung gewandelt (Abbildung 5). Das Stromeingangssignal des ladungsempfindlichen Verstärkers ist plusförmig. Dies kann näherungsweise mathematisch mit einem DIRAC-Plus beschrieben werden. Das Ausgangssignal dieses Verstärkers ähnelt einer Sprungfunktion. Daraufhin durchläuft das Signal eine Reihenschaltung aus einem Hoch-Pass-Filter und einem Tief-Pass-Filter. Diese filtern spektrale Rauschteile bei sehr hohen und sehr tiefen Frequenzen. Als nächstes wird das Spannungssignal durch einen Komparator mit einer Schwelle verglichen. Wenn das Signal die Schwelle übersteigt, erzeugt der Komparator einen logischen Impuls. Dieser Logikpuls wird dann im Digitalteil des Pixels verwendet, um eine Zeitmarke zu generieren. Die gibt eine Auskunft darüber, zu welchem Zeitpunkt das entsprechende Teilchen auf den Pixel getroffen ist. Es sind allerdings nicht alle Treffer von physikalischer Bedeutung. Die wichtigen Ereignisse, die von Bedeutung sind, werden mit Hilfe von Trigger-Signalen innerhalb von wenigen μs bestimmt und gekennzeichnet. Treffer, die nicht von Bedeutung sind, werden automatisch gelöscht. Es treten allerdings nur selten interessante Ereignisse auf. Die Anzahl der Kollisionen sollen im Experiment erhöht werden, um mehr Messergebnisse für eine bessere statistische

Auswertung zu erhalten. Aufgrund hoher Totzeiten kommt der Chip bei hohen Trefferraten in Sättigung und kommt mit der Verarbeitung nicht mehr nach. Dieses Problem soll durch eine kleinere Pixelgröße gelöst werden, indem die Pixelanzahl hierbei bei einer gleichbleibenden Detektionsfläche erhöht werden. Die Treffer verteilen sich dann durch die größere Anzahl auf mehrere Pixel, sodass die Trefferraten pro Pixel trotz höherer Gesamttrefferzahl nicht zunehmen. Da die Stromaufnahme der Pixelelektronik nicht mit der Pixelgröße skaliert, hat eine höhere Pixelanzahl auch gleichzeitig eine höhere Stromaufnahme zur Folge.

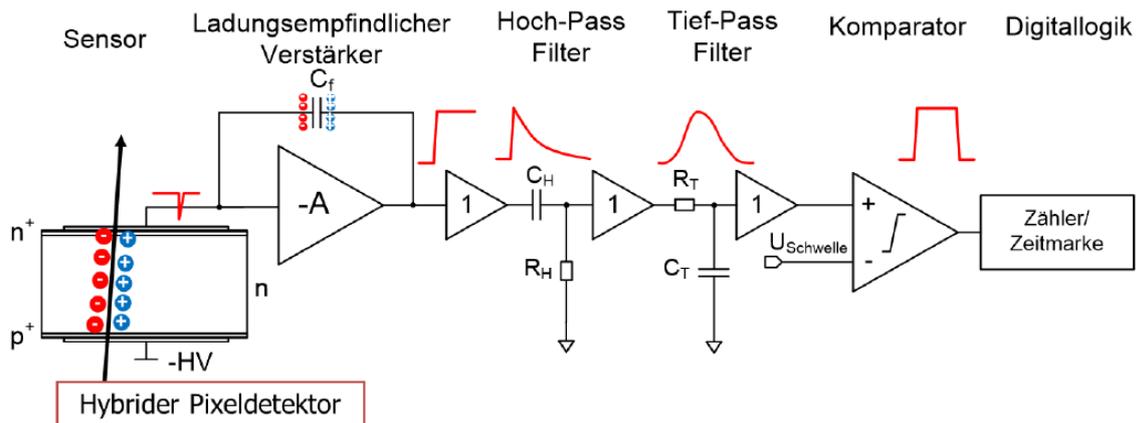


Abbildung 5: Hybrider Pixeldetektor

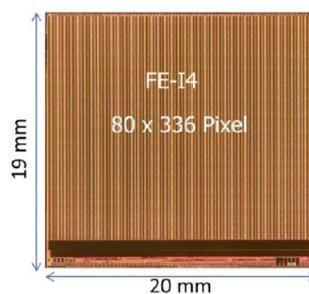


Abbildung 6: Pixel des Detektors

Der FE-14 Auslesechip der aktuell in der innersten Lage des Pixeldetektors verwendet wird ist in Abbildung 6 dargestellt. Der Chip besitzt 80 x 336 Pixel auf einer Fläche von 20 x 19 mm². [7]

1.4.3 Serieller Versorgungsansatz

Beim seriellen Versorgungsansatz werden die Module in Reihe verschaltet. Damit wird erreicht, dass durch jedes Modul in einer Kette der gleiche Versorgungsstrom fließt. Die Versorgung der Module erfolgt durch eine Konstantstromquelle anstatt einer Konstantspannungsquelle. Anders als bei der parallelen Versorgung ergibt sich bei diesem

Ansatz der maximale Versorgungsstrom aus dem höchsten zulässigen Laststrom eines einzigen Moduls.

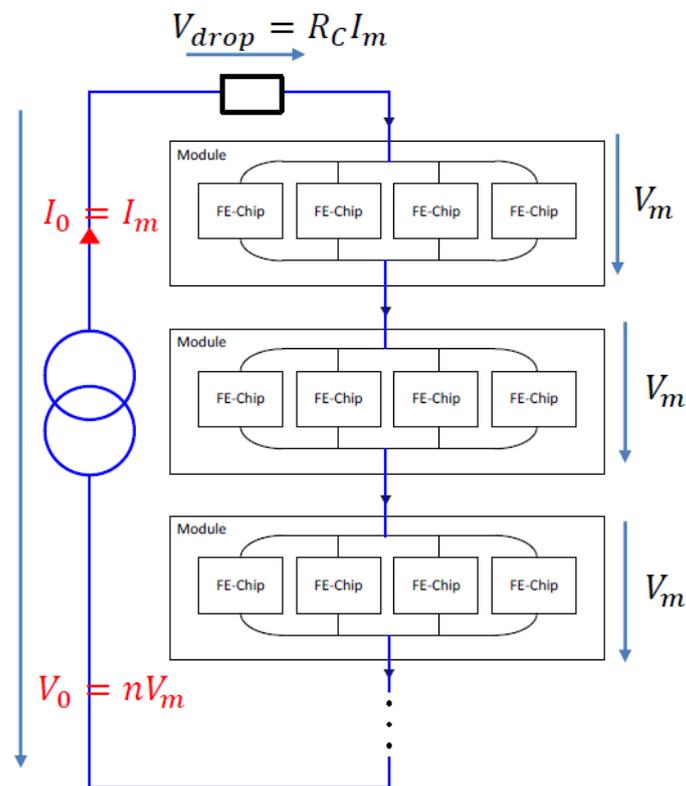


Abbildung 7: Versorgungsschema mit seriell verschalteten Modulen

In Abbildung 7 ist die serielle Anordnung der Pixelmodule dargestellt. Hier fließt durch jedes Modul der identische Versorgungsstrom ($I_0 = I_m$) und die Versorgungsspannung V_0 richtet sich nach der Anzahl versorgten n Modulen an.

$$V_0 = n \cdot V_m$$

Die Effizienz bei der seriellen Versorgung ergibt sich aus der nachfolgenden Formel:

$$\eta_{\text{serial}} = \frac{1}{1 + \frac{R_c \cdot I_m}{n \cdot V_m}}$$

Im Gegensatz zum parallelen Versorgungsschema ist der Versorgungsstrom unabhängig von der Anzahl n an versorgten Modulen. Dies ist ein erheblicher Vorteil dieses Schemas, da die Leitungsverluste damit reduziert werden können. Allerdings werden Spannungsregler benötigt, um den Versorgungsstrom in eine konstante Spannung zu wandeln. Die Anzahl der Leitungen werden ebenfalls reduziert, da für jede Kette nur ein stromzuführendes sowie - abführendes Kabel benötigt wird. Es ist außerdem von Vorteil, dass jedes Modul eine konstante Abwärme erzeugt. Dies ermöglicht es, auf eine aufwendige Regelung im Kühlsystem zu verzichten.

Der Nachteil bei dieser Anordnung ist, dass es sich hierbei um ein massefreies System handelt und somit ein Masseversatz von 2V zu jedem Modul besteht. Dieses Problem kann aber im Zusammenhang mit der Datenübertragung durch eine AC-Kopplung gelöst werden. Bei der AC-Kopplung erreicht ausschließlich der Wechselspannungsanteil des Signals das Modul und der Gleichspannungsanteil wird unterdrückt. Dies wird über die Einkopplung des Signals durch einen Kondensator realisiert.

Eine besondere Herausforderung stellt die Gewährleistung der Ausfallsicherheit dar. Wenn ein Regler ausfällt, besteht die Gefahr, dass die Kette an dieser Stelle unterbrochen wird. Folglich kann es dann bei einem Defekt eines einzigen Reglers dazu kommen, dass alle weiteren Module in der Kette ebenfalls ausfallen, und somit dieser Teil des Detektors insensitiv d.h. blind wird. Um dies zu verhindern, werden mehrere redundante Regler auf Modulebene parallelgeschaltet. Dies führt zu einer Vergrößerung der Ausfallsicherheit.

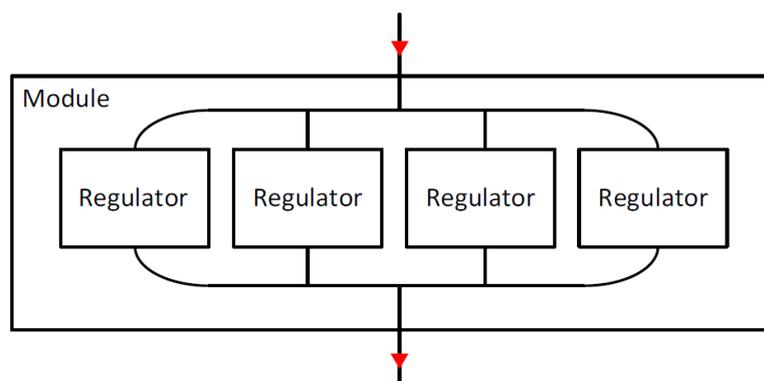


Abbildung 8: Modul mit vier parallelen Reglern

Ein Modul mit vier parallelen Reglern ist in Abbildung 8 dargestellt. Dies ermöglicht einen redundanten Betrieb. [7]

1.5 Atlas Kontrollsystem (DCS)

Das neue Versorgungsschema des ATLAS Pixeldetektors macht auch die Überarbeitung des Detektor Kontrollsystems (DCS) notwendig. Das Detektor Kontrollsystem (DCS) soll durch eine Überwachung der Vital-Daten der Pixelmodule Schäden durch Überspannung und Überhitzung verhindern. Die Frontend Chips des Pixeldetektors verfügen zwar über eigene Diagnosefunktionen, welche aber erst nach erfolgreicher Einschaltung und Etablierung der Kommunikation verwendet werden können. Das DCS System ist also insbesondere bei der Inbetriebnahme oder im ausgeschalteten Zustand der Pixelmodule hilfreich. Das DCS besteht aus 3 getrennten Pfaden: Diagnose, Kontrolle und Sicherheit. Der Diagnose-Pfad ist dafür da, die Überwachung der einzelnen Module des Pixeldetektors über ein User Interface, das im Kontrollraum des Experiments installiert ist, zu gewährleisten. Abbildung 9 zeigt den Aufbau des DCS Kontrollpfads. Alle Pixelmodule in einer seriellen Versorgungskette sind mit demselben Monitoring of Pixel System (MOPS) Chip verbunden. Der MOPS misst über

temperatursensitive Widerstände mit negativem Temperaturkoeffizienten (engl. Negative Temperature Coefficient, NTC) die Temperatur der Module. Außerdem werden über resistive Spannungsteiler die Modulspannungen an den MOPS Chip zur Messung angelegt. Ein MOPS Chip ist in der Lage die Spannung und Temperatur von bis zu 16 Pixelmodulen gleichzeitig in einer seriellen Stromkette zu erfassen. Diese Daten werden über einen Controller Area Network (CAN) Bus an den MOPS-HUB versendet. Dort werden die Daten von mehreren MOPS-Chips zusammengefasst und über einen optischen Link in den Kontrollraum übertragen. [8]

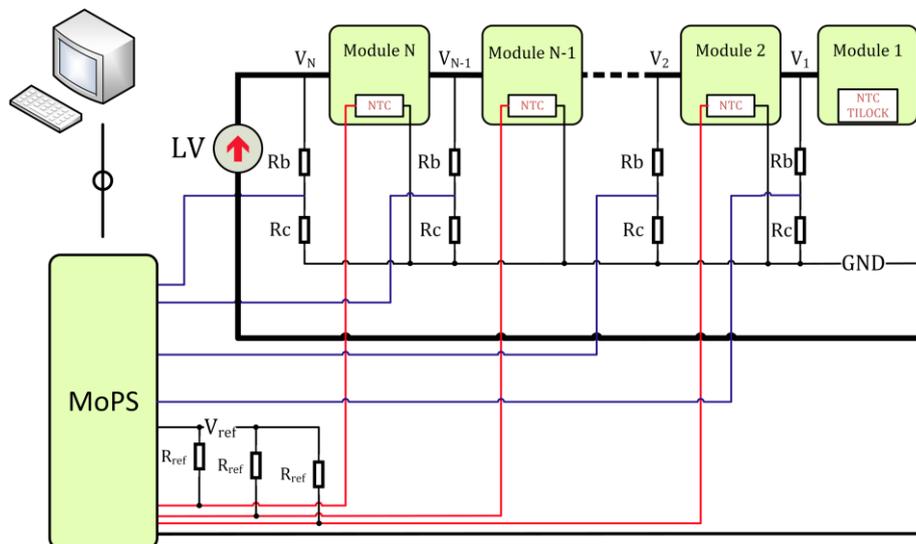


Abbildung 9: Detektor Kontrollsystem Kontrollpfad [16]

2 MOPS Chip

Der MOPS Chip ist eine anwendungsspezifische integrierte Schaltung (ASIC), die für das neue Detector Control System (DCS) des ATLAS Pixeldetektors am CERN entworfen worden ist. Der Chip hat die Aufgabe anliegende Spannungen für die Spannungs- und Temperaturüberwachung im DCS System zu digitalisieren und über eine CAN Schnittstelle zu versenden. Der Chip ist bewusst möglichst einfach gehalten worden. Er versendet Daten bzw. beginnt mit der Kommunikation nur dann, wenn das von der Kontrollstation angefragt wird. Die CAN Kommunikation erfolgt nach der in der Automatisierungstechnik weit verbreiteten CANOpen Spezifikation. Bei CANOpen sind Daten in sogenannten Objekten organisiert, die im „Object Dictionary“ abgelegt werden. Da sich die MOPS Chips genau wie die Pixelmodule in Strahlennähe befinden, müssen die Chips ebenfalls gegen Strahlung gehärtet sein und eine Total Ionizing Dose (TID) von bis zu 1 Grad verkraften.

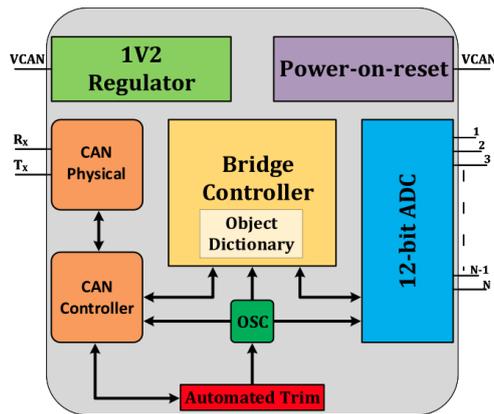


Abbildung 10: MOPS Blockschaltbild [16]

Abbildung 10 zeigt das Blockschaltbild des MOPS Chips. Hier sind die Funktionsblöcke des Chips und ihre Verknüpfung visualisiert.

Der analoge Teil des MOPS Chips besteht aus einem linearen Low-Drop Out (LDO) Spannungsregler, einer CAN Physical Layer Implementation, welche differentielle Signale mit im Vergleich zum Standard reduziertem Pegel auf dem CAN BUS treiben bzw. empfangene differentielle Signale in massebezogene CMOS Signale wandeln kann. Außerdem besitzt der MOPS Chip eine Power-on-Reset Schaltung, die den Digitalteil während des Einschaltvorgangs in einen definierten Zustand bringt. Darüber hinaus besitzt der MOPS Chip einen Oszillator, der für die Taktung des Digitalteils und des Analog/Digital Wandlers (engl. Analog to Digital Converter, ADC) verwendet wird. Der digitale Teil beinhaltet den CAN Controller, der auch „Canakari“ genannt wird, und den Bridge-Controller, der zum Einen die Abläufe im Chip steuert und beispielsweise einen ADC Kanal selektiert und die A/D Wandlung anstößt und zum Anderen einen bestimmten Teils des CANOpen Standards implementiert. Außerdem sind im Chip als experimentelle Teststrukturen mehrere Spannungsregler aus kaskodierten Dünngate-Transistoren integriert, die aus einer 5V Eingangsspannung Ausgangsspannungen von 1,2V 2,4V und 3,6V erzeugen können. Diese 5V Spannungsregulatoren und ein CAN Physical Layer für 3,3V Spannungspegel sind vorhanden, um die Funktionalität, die Robustheit und die Auswirkung der Strahlung, auf kaskodierte Schaltungen, welche mit überhöhter Versorgungsspannung betrieben werden, zu testen. Der im Chip integrierte ADC wird auch in den Front-End Chips des Pixeldetektors verwendet und ist dementsprechend bereits erprobt. [8]

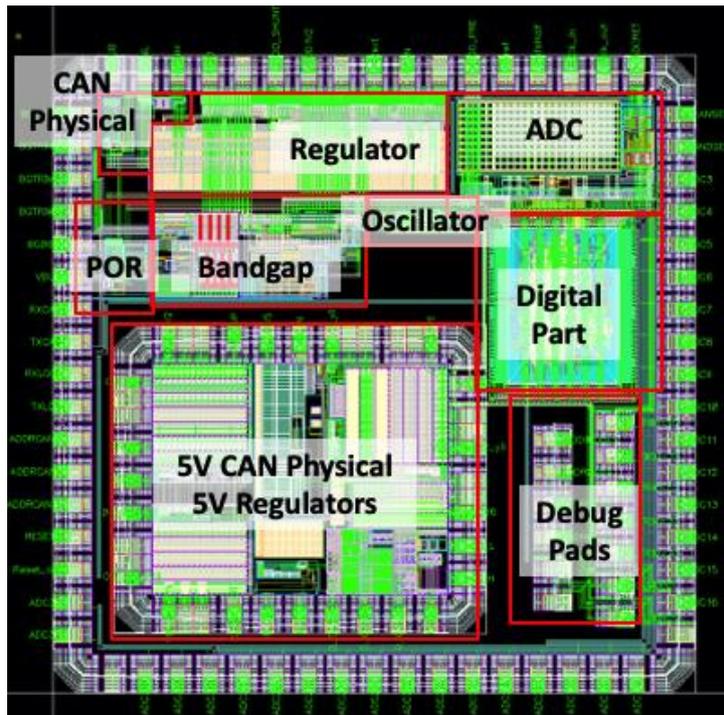


Abbildung 11: Layoutdarstellung des MOPS Chips [15]

In Abbildung 11 ist das Layout des MOPS Chips dargestellt. Dieser Chip wird zu Testzwecken auf eine Platine integriert, die im Rahmen dieser Arbeit entworfen und gefertigt worden ist.

Die Pads auf der Außenseite des Chips sind die Ein- und Ausgänge der auf dem Chip integrierten Komponenten. Die folgende Tabelle listet diese Ein-/Ausgänge auf und beschreibt ihre Funktion.

Anschluss	Funktion
VSUB	GND
CANL	CAN BUS low Signal
CANH	CAN BUS high Signal
GND	GND
GND	GND
VDD_SHUNT	Ein-/Ausschalten des Shunt Betriebs im Spannungsregler
VDD1V2	Output des 1,2V Spannungsreglers
VDD1V2	Output des 1,2V SLDO Spannungsreglers
Rext	Widerstand der die Eingangsimpedanz des SLDO bestimmt
VCAN	Eingangsspannung des SLDO
VCAN	Eingangsspannung des SLDO
VDD_PRE	Ausgangsspannung des Vorreglers
Vref	Referenzspannung des Reglers und des ADC

VofsHalf	Referenzspannung für den Shunt-Betrieb des SLDO
Clk_in	Takteingang des Digitalteils
Clk_out	Taktausgang des internen Oszillators
ADCRET	Rückleitung für den ADC
VCANSEN	Sense Leitung der SLDO Eingangsspannung
VGNDSEN	Sense Leitung der Chip-Masse
ADC3	ADC Kanal
ADC4	ADC Kanal
ADC5	ADC Kanal
ADC6	ADC Kanal
ADC7	ADC Kanal
ADC8	ADC Kanal
ADC9	ADC Kanal
ADC10	ADC Kanal
ADC11	ADC Kanal
ADC12	ADC Kanal
ADC13	ADC Kanal
ADC14	ADC Kanal
ADC15	ADC Kanal
ADC16	ADC Kanal
ADC17	ADC Kanal
ADC18	ADC Kanal
ADC19	ADC Kanal
ADC20	ADC Kanal
ADC21	ADC Kanal
ADC22	ADC Kanal
ADC23	ADC Kanal
ADC24	ADC Kanal
ADC25	ADC Kanal
ADC26	ADC Kanal
ADC27	ADC Kanal
ADC28	ADC Kanal
ADC29	ADC Kanal
ADC30	ADC Kanal
ADC31	ADC Kanal
ADC32	ADC Kanal
ADC33	ADC Kanal
ADC34	ADC Kanal
VSUB	GND
VSUB	GND
Reset_out	Ausgang der POR-Schaltung
RESETD	Externer Reset um den digitalen Teil zurückzusetzen
OSC_TRIM_EN	Einschalten der automatischen Frequenztrimmung

ADDRCAN0	CAN Knoten Adresse
ADDRCAN1	CAN Knoten Adresse
ADDRCAN2	CAN Knoten Adresse
ADDRCAN3	CAN Knoten Adresse
ADDRCAN4	CAN Knoten Adresse
ADDRCAN5	CAN Knoten Adresse
ADDRCAN6	CAN Knoten Adresse
TXLOG	Bit das die CAN Protokolleinheit versenden möchte
RXLOG	Bit das die CAN Protokolleinheit empfangen soll
TXCAN	Bit das über den CAN Physical Layer versendet werden soll
RXCAN	Bit welches vom CAN Physical Layer empfangen worden ist
VBUS	CAN BUS Spannung im rezessiven Zustand
BGIREF	Referenzwert der Bandgap
BGTRIM0	Trimmbit der Bandgapspannung
BGTRIM1	Trimmbit der Bandgapspannung
BGTRIM2	Trimmbit der Bandgapspannung
BGTRIM3	Trimmbit der Bandgapspannung
VDD_reg1V2	5V Eingangsspannung des 1V2 Reglers (1. Version)
VDD_SUP	I/O Spannung Innerer Ring
D_CAN_VBUS	BUS Spannung des CAN Treibers
D_CAN_IN	Digitaleingang des 3,3V CAN-Treibers
OUT_reg1V2_yil	1,2V Ausgangsspannung des 1V2 Reglers (2. Version)
OUT_reg3V6	Ausgangsspannung des 3V6 Reglers
VSS_SUP	GND
VDD_reg1V2_yil	5V Eingangsspannung des 1V2 Reglers (2. Version)
VDD_reg3V6	5V Eingangsspannung des 3V6 Reglers
D_CAN_L	CAN-Treiber low
D_CAN_H	CAN-Treiber high
CAN_GND	GND
D_CAN_VDD3V6	3,6V Versorgungsspannung CAN-Treiber
D_CAN_VDD2V4	2,4V Versorgungsspannung CAN-Treiber
D_CAN_VDD1V2	1,2V Versorgungsspannung des CAN-Treibers und Empfängers
R_CAN_L	CAN-Empfänger low
R_CAN_H	CAN-Empfänger high
R_CAN_OUT	CMOS Ausgangssignal des CAN Empfängers
VDD_reg2V4	5V Eingangsspannung des 2V4 Reglers
READYOSC	Gibt Fertigstellung des automatischen Oszillatortrimmings an
F_TRIM<5>	Trimmbit bei manueller Frequenztrimmung
F_TRIM<4>	Trimmbit bei manueller Frequenztrimmung
F_TRIM<3>	Trimmbit bei manueller Frequenztrimmung
F_TRIM<2>	Trimmbit bei manueller Frequenztrimmung
F_TRIM<1>	Trimmbit bei manueller Frequenztrimmung
F_TRIM<0>	Trimmbit bei manueller Frequenztrimmung

ADC_VREF	Referenzspannung der ADCs
INreg1v2	1,2V Versorgung der 2,4V und 3,6V Regler

Tabelle 2: Ein-/Ausgänge des MOPS Chips und deren Funktion

2.1 Beschreibung der Komponenten

2.1.1 Spannungsregulatoren

Der MOPS Chip verfügt über einen konventionellen 1,2V Spannungsregler der eine Eingangsspannung bis zu 2V toleriert und experimentelle Spannungsregler, die eine Versorgungsspannung von 5V verarbeiten können. [10]

2.1.2 Konventioneller 1,2V Spannungsregler

Der Spannungsregler des MOPS Chips ist eine angepasste Version des Shunt-LDO Reglers, wie er im Front-End (FE) Chip des ATLAS ITk Pixel Detektors Auslesechips verwendet wird. Bei der in Abbildung 12 gezeigten Schaltung handelt es sich um einen linearen Low-Drop-Out Spannungsregler. Dieser hat die Aufgabe eine erhöhte Eingangsspannung auf eine feste Zielspannung abzubilden, die unabhängig von der Eingangsspannung und von der Last sein muss. [9]

In diesem Projekt liegt die gewünschte Versorgungsspannung bei 1,2V. Diese Schaltung ist erforderlich, da sich die Eingangsspannung von 1,4V bis 2V verändern kann. Die Schaltung besteht im Grunde aus 3 wichtigen Bestandteilen. Dies wäre der PMOS-Transistor (M1) als Pass-Device, der in dieser Schaltung wie ein geregelter Widerstand verwendet wird. Bei einem PMOS-Transistor wird der Stromfluss durch den Transistor durch die Source-Gate Spannung gesteuert.

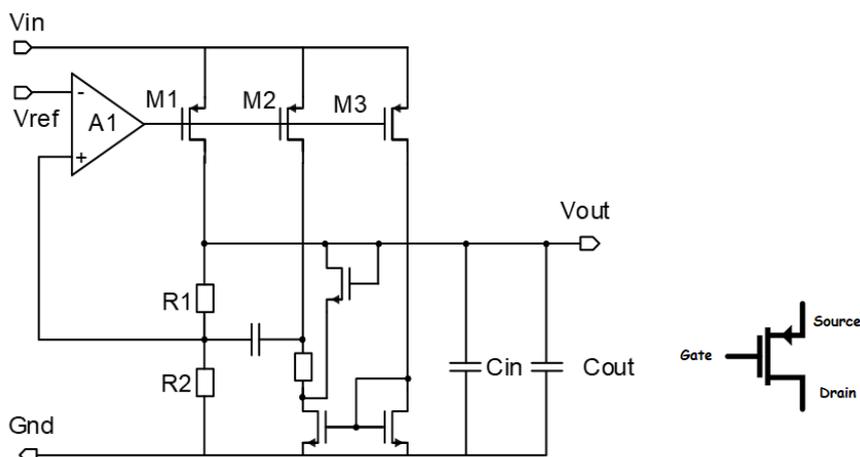


Abbildung 12: 1,2V Spannungsregulator [15] Abbildung 13: PMOS-Transistor

Je größer die Source-Gate Spannung ist, d.h. je weiter das Gate Potential sinkt, umso mehr Strom fließt durch den Transistor. Am Ausgang des Reglers befindet sich ein resistiver Spannungsteiler, der die Aufgabe hat, die Ausgangsspannung zu halbieren. Dies wird durch die zwei gleichgroßen Widerstände R1 und R2 realisiert. Als letztes verfügt der Regler noch über einen Operationsverstärker (A1), der die zurückgeführte, halbierte Spannung mit einer Referenzspannung von 0,6V vergleicht, die von einer Bandgap Spannungsreferenzschaltung geliefert wird. Hierbei steht das „+“ Symbol für den nicht invertierenden Eingang und das „-“ Symbol für den invertierenden Eingang des sogenannten Error-Amplifiers.

Wenn nun zum Beispiel die Eingangsspannung 1,4V beträgt, halbiert sich diese an dem Spannungsteiler und es werden 0,7V durch die Rückführung an den Operationsverstärker geführt. Hier werden beide Eingänge miteinander verglichen. Da in diesem Fall am invertierenden Eingang eine Spannung anliegt, die höher als die Referenzspannung von 0,6V ist, steigt die Ausgangsspannung des Verstärkers. Das führt dazu, dass das Gate Potential des Transistors M1 auch erhöht wird, wodurch die Source-Gate Spannung kleiner wird und weniger Strom durch den Transistor fließen kann. Durch den geringen Stromfluss entlädt sich der Reglerausgang und es kann sich die gewünschte Ausgangsspannung von 1,2V einregeln. Die restlichen Kapazitäten, Widerstände, PMOS und NMOS-Transistoren werden für die Stabilisierung des Reglers verwendet. Da der Regler zwei Pole hat, die sich zum Einen am Ausgang des Verstärkers und zum Anderen Pol am Ausgang des Reglers befinden und diese jeweils eine Phasendrehung von 90° erzeugen, ist das System mit 180° instabil. Durch diese Kompensationsschaltung wird eine Nullstelle in die Übertragungsfunktion eingefügt, die eine Phasendrehung von 90° in positive Richtung bewirkt. Somit kommt man insgesamt auf eine Phasendrehung von 90°, wodurch das System wieder stabil wird. [9]

2.1.3 Experimentelle 5V Spannungsregler

Die in Abbildung 14 dargestellte experimentelle 5V Spannungsreglerschaltung besitzt im Prinzip die gleiche Aufgabe und die gleiche Funktion wie der im letzten Abschnitt vorgestellte 1,2V Regler. Die Reglerschaltung soll aus einer 5V-Spannung abgesenkte Spannungen erzeugen, die bei 1,2V, 2,4V und 3,6V liegen. Hierfür werden beim Verstärker dieser Schaltung sogenannte Stromspielgel verwendet. Dabei werden 2 Transistoren über ihren Gate Anschluss verbunden. Wenn diese die gleichen Dimensionen haben, fließt bei beiden der gleiche Strom. Die in Rot umkreisten Kaskode Transistoren sind zur Handhabung der Überspannung vorgesehen. Jeder dieser Transistoren kann bis zu 1,32V vertragen. Wenn man also von einer Spannung von 5V auf die gewünschte 1,2V runter regeln will, liegt zwischen Ein- und Ausgang des Reglers eine Spannungsdifferenz von 3,8V an. Diese Spannung kann ein einziger Core-Transistor nicht vertragen. Durch die Reihenschaltung der PMOS-Transistoren teilt sich die hohe Spannung über die Transistoren auf, sodass der Spannungsabfall über einen einzelnen Transistor nicht den maximal zulässigen Spannungswert übersteigt. Es muss allerdings beachtet werden, dass sich die Potenziale an den Transistoren mit der Temperatur und auf Grund von Prozessschwankung verändern können. Um bei allen Temperaturen und bei allen Prozessbedingungen den Spannungsabfall nicht größer als 1,32V werden zu lassen, wurde die dargestellte Anzahl an Transistoren verwendet. Die 1,2V Ausgangsspannung, die der linke

Regler erzeugt, werden vom mittleren und rechten Regler abgegriffen, da diese Regler eine Versorgungsspannung von 1,2V für ihren jeweiligen Differenzverstärker benötigen. [9]

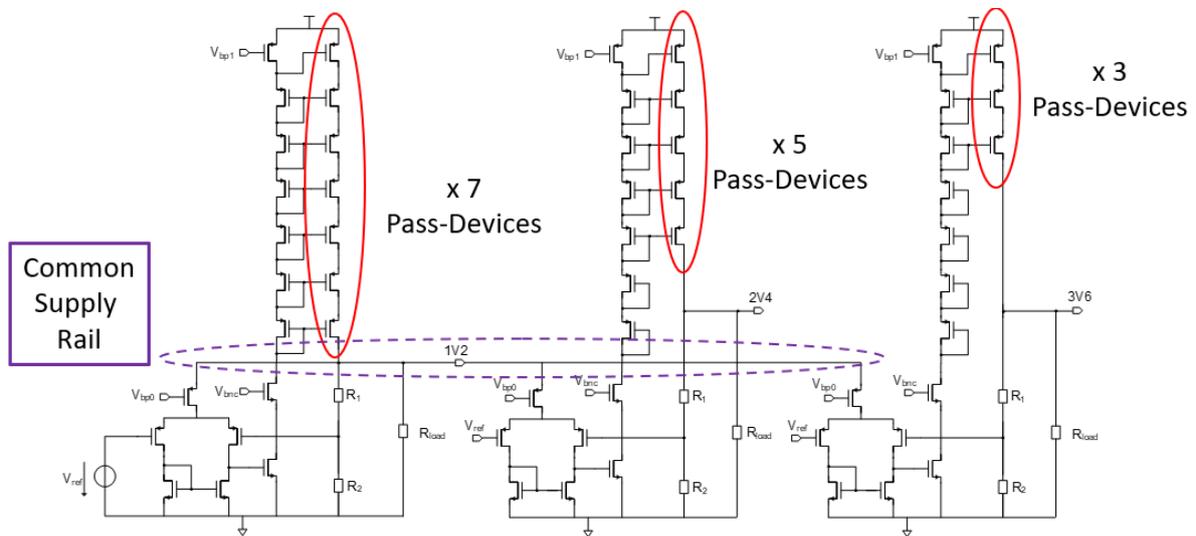


Abbildung 14: Experimentelle 5V Spannungsreglerschaltungen für Ausgangsspannungen von 1,2V(links), 2,4V(Mitte) und 3,6V(rechts) [15]

2.1.4 CAN Physical Layer

Die Verwendung von den im CAN-Standard definierten 5V Pegeln, setzt die Verwendung von Transistoren mit dickem Oxid voraus, welche leider nicht im benötigten Ausmaß strahlenhart sind. Im MOPS Chip wird deswegen ein Physical Layer verwendet, der mit 1,2V Spannungspegeln arbeitet aber auf Grund dessen dem CAN Standard nicht folgt. Darüber hinaus wurde eine experimentelle Schaltung aus kaskodierten Core Transistoren entworfen, welche mit 3,6V Spannungspegeln betrieben werden kann. [10]

2.1.5 1,2V CAN-Driver

Der 1,2V CAN-Treiber muss, wie der Name schon sagt, mit 1,2V betrieben werden. Es handelt sich um eine Low-Voltage CAN-Treiber Schaltung, die zwar vom CAN-Standard abweicht, dafür aber den Vorteil besitzt strahlenhart zu sein. Die Schaltung besitzt die zwei Ausgänge, CAN_H und CAN_L. Es gibt zwei Zustände auf dem BUS nämlich dominant und rezessiv. Im Falle das zwei oder mehr Sender gleichzeitig senden, setzt sich der dominante Pegel durch. Wie in Abbildung 15 dargestellt, besteht der CAN-Treiber aus einem PMOS- und einem NMOS-Transistor, die entweder beide geschlossen oder beide geöffnet sind. Wenn diese geschlossen sind, wird CAN_H zur positiven Versorgungsspannung hochgezogen und CAN_L wird nach Masse runtergezogen. Sind die beiden Transistoren geöffnet, dann erreichen die beiden CAN Signale das gleiche Potenzial, welches über die beiden hochohmigen Widerstände r_{high} und r_{low} angelegt werden kann. Diese Spannung liegt üblicherweise in der Mitte zwischen der maximalen CAN_H und der maximalen CAN_L Spannung. Dies entspricht dem rezessiven Buszustand, welcher einer logischen Eins zugeordnet wird. Die beiden Widerstände R2 und R3

besitzen zusammen einen Wert von 60 Ohm und entsprechen dem Abschlusswiderstand des CAN Bus. [9]

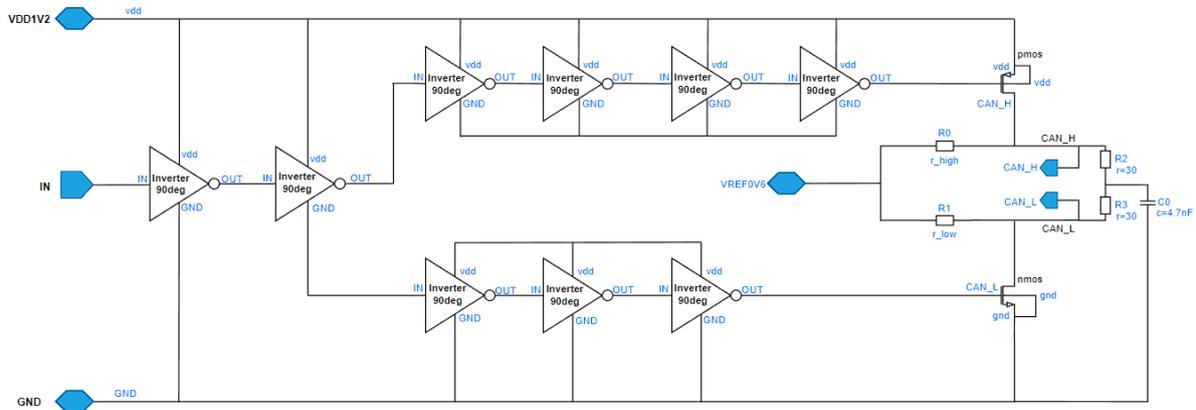


Abbildung 15: 1,2V CAN-Treiber

2.1.6 1.2V CAN-Receiver

Die CAN Receiver Schaltung in Abbildung 16 besteht aus zwei Komparatoren mit komplementär aufgebauten differentiellen Transistoreingangspärchen, um einen möglichst großen Gleichtaktsignalbereich abdecken zu können. Das NMOS Eingangspärchen ist dabei besonders für die Verarbeitung von CAN-Pegeln mit hohen Gleichtaktsignalspannungen geeignet, während das PMOS-Eingangspärchen die Komparator Funktion bei niedrigen Gleichtaktsignalspannungen garantiert. An den Eingängen ist eine relativ hochohmige Widerstandstruktur vorhanden, die gewährleistet, dass keine unerwünschten Schwingungen beim rezessiven Buszustand auftreten, oder wenn der Receiver nicht an einem CAN-Bus angeschlossen ist bzw. nicht aktiv getrieben wird. Die jeweils erste Stufe, der in Abbildung 16 dargestellten Schaltung enthält ein Entscheidungsnetzwerk mit positiver Rückkopplung welche Spannung an den Gate-Drain verbundenen Transistoren zwischen 200 mV und 600 mV erzeugt. Diese Signale müssen noch zu Signalen mit CMOS-Pegeln gewandelt werden. Dafür sind Stromspiegelstrukturen in der zweiten Schaltungsstufe verantwortlich. [9]

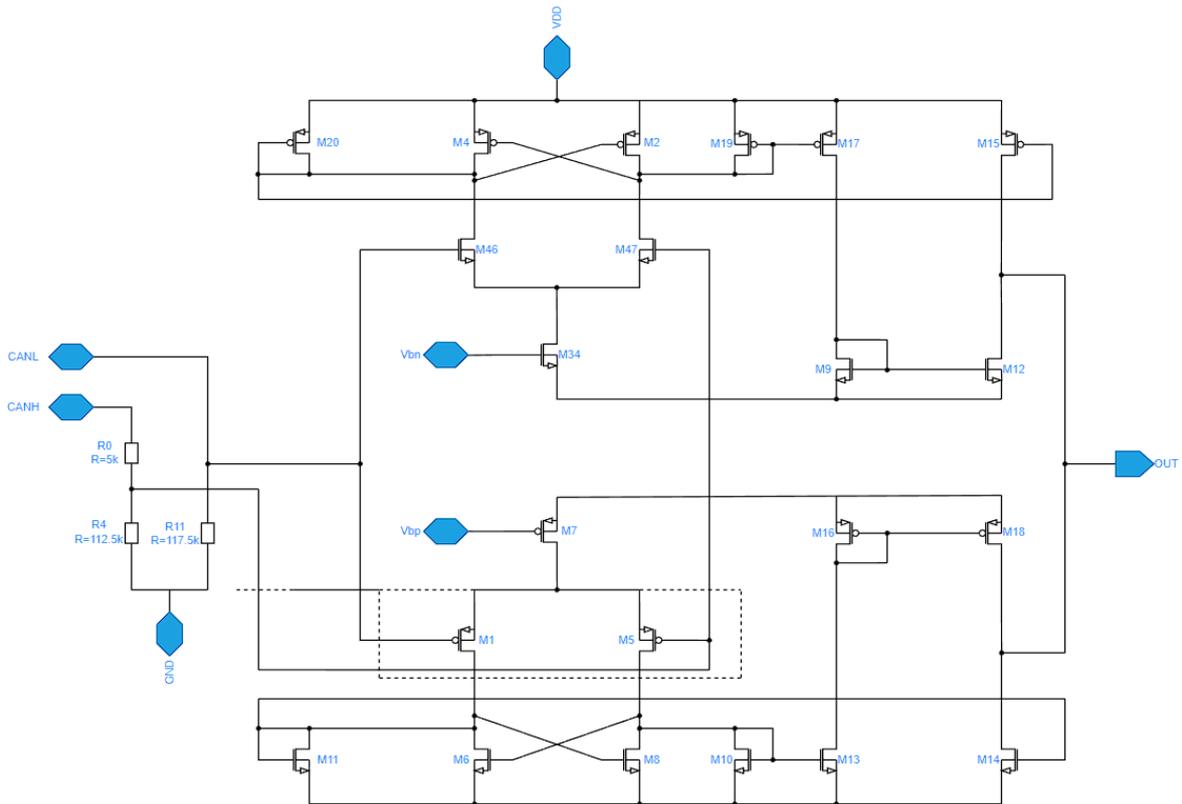


Abbildung 16: 1,2V CAN-Empfänger

2.1.7 Experimentelle 3,6V CAN Physical Layer Schaltung

Abbildung 17 zeigt die experimentelle 3,6V CAN Physical Layer Schaltung. Hierbei sollen mit 1,2V Transistoren 3,6V Pegel geschaltet werden. Dafür sind jeweils drei PMOS und drei NMOS-Transistoren in Reihe geschaltet, die für die CAN_H und CAN_L Signale vorgesehen sind. Das Problem bei diesem Aufbau ist, dass die Transistoren jeweils an ihren Eingängen einzeln angesteuert werden müssen. Dafür sind zusätzliche Schaltungselemente nötig, um die kaskadierten Transistoren auch zum richtigen Zeitpunkt ein- und auszuschalten. Außerdem benötigt man einen Levelshifter, der die Signale mit CMOS Pegel, welche auf diesem Chip zwischen 0 und 1,2V liegen, auf Signale mit 2,4V und 3,6V Pegel erhöht. Auf der linken Seite der Abbildung 17 kann man diese Levelshifter Schaltung sehen, welche die Signalerhöhung erreicht. [9]

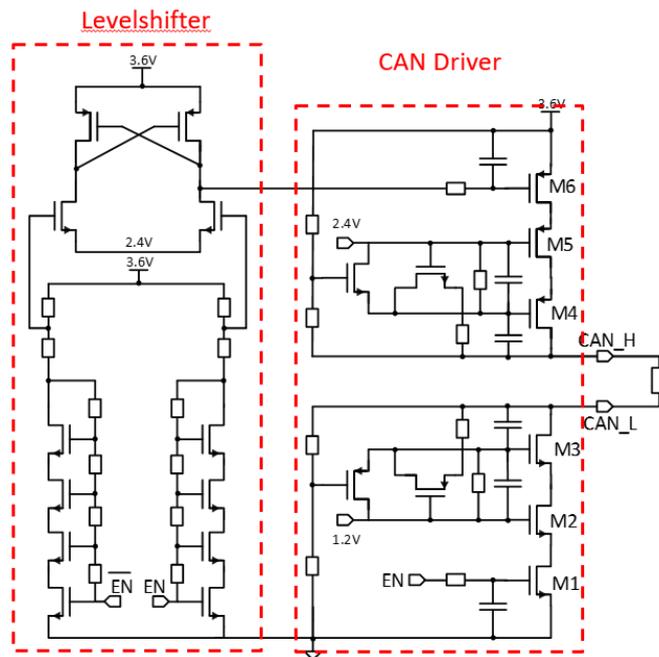


Abbildung 17: experimentelle 3,6V CAN Physical Layer Schaltung [15]

2.1.8 ADC

Der ADC ist derselbe wie in den Front End Chips. Dieser ADC hat eine Auflösung von 12-bits und eine Anzahl von 40 Kanälen, welche über einen analogen Multiplexer realisiert werden und nacheinander selektiert werden können. Beim MOPS Chip werden allerdings nur 35 der 40 Kanäle verwendet. Davon werden 32 für das Auslesen externer analoger Signale eingesetzt. Zwei von ihnen sind dafür da, um die Versorgungsspannung des Chips abzutasten. Der verbleibende Kanal ist intern mit dem Ausgang der Bandgap-Schaltkreis verbunden. [10]

2.1.9 Power-on-Reset

Die Power-on-Reset Schaltung generiert das Reset Signal für den digitalen Teil und startet außerdem den Oszillator. Wenn der Chip mit Spannung versorgt wird, gibt die PoR Schaltung ein Reset Signal aus, bis ein bestimmter Schwellenwert der Versorgungsspannung erreicht wird. Diese Schaltung ist an die Funktionsweise einer klassischen Bandgapspannungsreferenzschaltung mit MOS-Transistoren in schwacher Inversion angelehnt. Der Schwellenwert für die Rücknahme des Reset-Signals wird auf den Wert der Bandgapspannungsreferenz von ca. 1V gelegt. Da die Bandgapspannungsreferenz von der Temperatur unabhängig ist, ist auch der Schwellenwert der PoR Schaltung temperaturunabhängig. Das Erreichen der Schwelle wird durch den nachgeschalteten Komparator detektiert. [10]

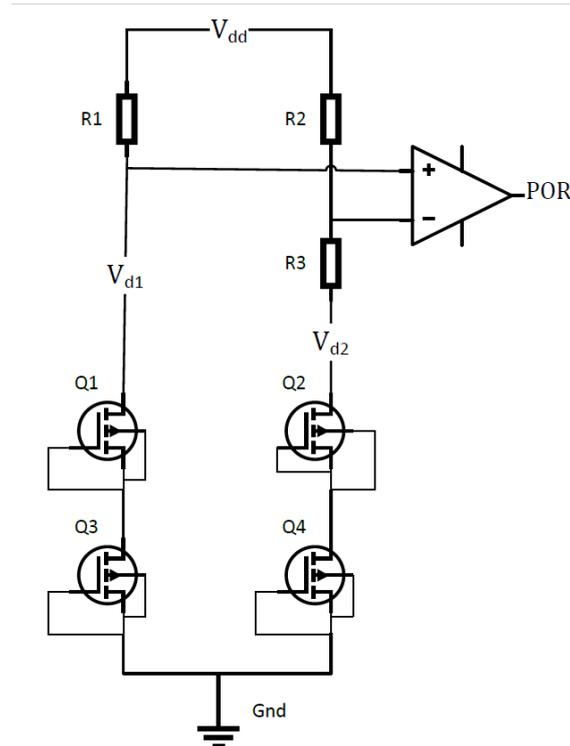


Abbildung 18: Power-on-Reset Schaltung [14]

2.1.10 Bandgapschaltung

Eine Bandgap Spannungsreferenzschaltung hat prinzipiell die Aufgabe eine Referenzspannung zu liefern, die nahezu unabhängig von der Temperatur und der Versorgungsspannung ist. Deswegen muss man bei der Erzeugung dieser Referenzspannung besonderen Aufwand leisten, da die Funktion und die Leitfähigkeit von Halbleitern üblicherweise im großen Maße von der Temperatur abhängen. Das besondere an der Bandgap Spannungsreferenzschaltung des MOPS Chips ist, dass diese aus zwei Bandgap Schaltungen und einem zusätzlichen Vorregler besteht. Die erste Bandgapschaltung ist direkt an die Versorgungsspannung des Chips angeschlossen und generiert die Spannungsreferenz für den Vorregler. Der Vorregler erzeugt eine Ausgangsspannung von ca. 1,2V, die wiederum die Versorgungsspannung der Bandgapschaltung des Hauptreglers darstellt, der den kompletten Chip versorgt. Der Hintergrund dieser Architektur besteht darin, dass es nicht möglich ist, eine Bandgap Schaltung zu realisieren, die eine Versorgungsspannung von bis zu 2V tolerieren kann, und zusätzlich noch über Logiksignale trimbar ist, um eine hohe Referenzgenauigkeit durch den Ausgleich von Fertigungsschwankungen zu erreichen. Aus diesem Grund ist die erste Bandgapschaltung, welche direkt mit der Versorgungsspannung verbunden ist, nicht trimbar. Dementsprechend kann der Re-referenzwert der Bandgapschaltung bis zu 50mV und in Folge die Ausgangsspannung des Vorreglers bis zu 100mV vom nominellen Wert von 1,2V abweichen. Die zweite Bandgapschaltung wird durch den Vorregler mit einer geringen Spannung versorgt und ist trimmbar und damit sehr genau. Außerdem besitzt die zweite Bandgapschaltung einen sehr geringen Versorgungsspannungsdurchgriff und kann trotz der zu erwartenden Variation der Vorreglerspannung eine präzise Referenzspannung generieren. [9]

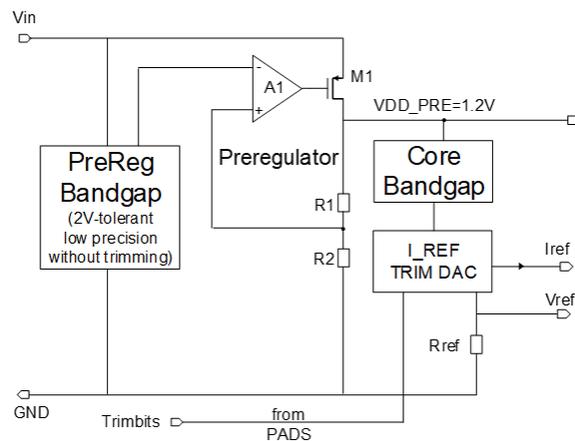


Abbildung 19: Bandgapschaltung [15]

2.1.11 Relaxationsoszillator

Abbildung 20 zeigt die Schaltung eines Relaxationsoszillators. Dieser wird benötigt, da im CAN-Protokoll kein Taktsignal vorgesehen ist, d.h. es werden nur die Daten ohne Taktsignal übertragen, welches kenntlich macht, wann ein neues Bit beginnt. Das hat zur Folge, dass ein Chip, der an den CAN-Bus angeschlossen wird, sein eigenes Taktsignal erzeugen muss.

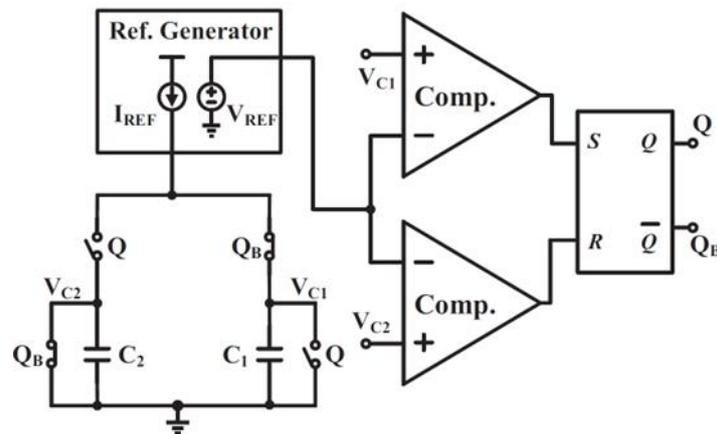


Abbildung 20: Schaltung eines Relaxation Oszillators [14]

Der Relaxationsoszillator besteht aus zwei Komparatoren und vier Schaltern, wobei immer nur zwei Schalter gleichzeitig geschlossen werden. Die Schalter, die jeweils zusammengeschlossen werden, haben die gleiche Bezeichnung Q bzw. Q_b . Zusätzlich befindet sich in dieser Schaltung auch eine Konstantstromquelle, die je nach Schalterstellung entweder den Kondensator C_1 oder C_2 auflädt. Die Spannung am aktiven Kondensator steigt dann durch den konstanten Ladestrom linear an. Der jeweils andere Kondensator wird vom parallel geschalteten Schalter

kurzgeschlossen und somit auch entladen. Dieses Verhalten ist in Abbildung 21 noch einmal grafisch dargestellt.

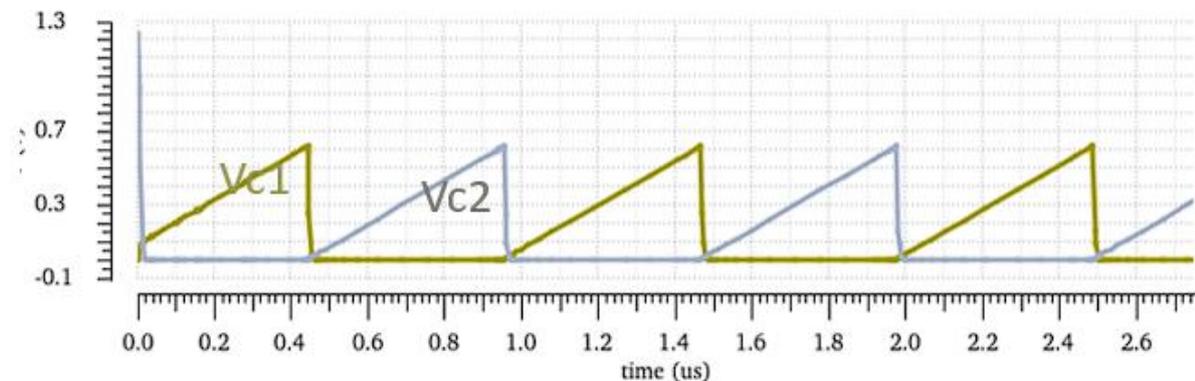


Abbildung 21: Ladung der Kondensatoren [15]

Die am Kondensator anliegende Spannung wird von einem Komparator mit einer Referenzspannung verglichen. Da diese Referenzspannung auch temperaturunabhängig sein muss, wird sie ebenfalls von der Bandgap Schaltung geliefert. Solange die Spannung an den Kondensatoren kleiner als die Referenzspannung von 0,6V ist, generiert der Ausgang des jeweiligen Komparators eine logische 0. Wenn diese Kondensatorspannung die Referenzspannung übersteigt, gibt der Komparator eine logische 1 aus. Mit diesem Signal wird ein SR-Flip-Flop (Set-Reset) gesetzt bzw. zurückgesetzt. Das SR-Flip-Flop sorgt dann dementsprechend dafür, dass die Schalter, die geschlossen waren, geöffnet und die anderen beiden Schalter geschlossen werden. Dieser periodische Ablauf erfolgt mit einer Frequenz, die vom Strom der Konstantstromquelle abhängt und die umgekehrt proportional zur Kapazität des Kondensators, sowie zur Referenzspannung ist. Da zwei Kondensatoren abwechselnd geladen werden, ergibt sich eine Gesamtperiode des Schwingvorgangs aus der doppelten Ladezeit eines Kondensators, was zur Division durch 2 im folgenden Frequenzausdruck führt. [9]

$$f = \frac{I_{REF}}{2CV_{ref}}$$

2.1.12 Automatische Frequenzregelung

Aufgrund von Prozessvariationen kann die Frequenz des Oszillators vom nominellen Wert abweichen. Diese Effekte können kompensiert werden, indem weitere Kondensatoren parallel zu den bereits vorhandenen Kapazitäten platziert werden, wobei durch Schalter festgelegt werden kann, ob diese zusätzlichen Kondensatoren benutzt werden oder nicht. Das Zuschalten dieser Kapazitäten wird durch Trimbits aktiviert. Wenn die Transistoren geschlossen sind, wird jeweils der Kondensator, der in Reihe zum Transistor liegt nach Masse geschlossen und so mit den anderen Kondensatoren parallelgeschaltet. Dieser Trimvorgang

kann auf der gefertigten Platine manuell durchgeführt werden, da die Trimbits per Jumper gesetzt werden können. Je höher die Kapazität gewählt wird, umso stärker wird dabei die Frequenz des Oszillators reduziert. Im Rahmen einer Masterarbeit wurde eine Schaltung entworfen, die aus dem CAN-Datenstrom automatisch erkennen kann, ob der Sender CAN-Nachrichten mit einer Frequenz versendet, die der Frequenz des lokalen Oszillators des CAN-Empfängers entspricht. Wenn die Frequenz nicht dieselbe sein sollte, werden die Trimbits des Oszillators automatisch so gesetzt, dass sich die Frequenz des lokalen Oszillators im Empfänger an die Frequenz des Senders angleicht. Dies wird über einen digitalen PID-Regelalgorithmus, in Kombination mit der CAN Protocol Einheit realisiert. Hierbei wird der standartmäßig vorgesehene Synchronisationsmechanismus der CAN-Protokolleinheit ausgenutzt. [9] [11]

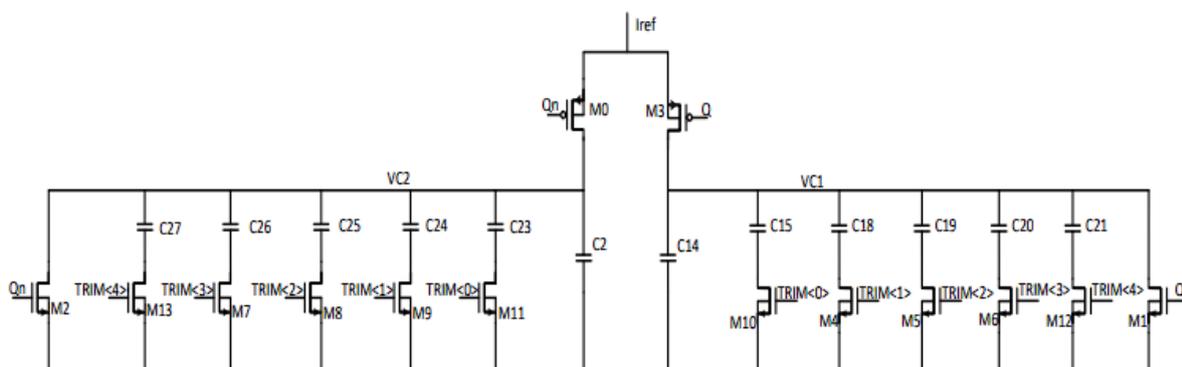


Abbildung 22: Relaxationsoszillator mit einstellbarer Frequenz durch steuerbare parallelgeschaltete Kondensatoren

3 Platinenentwurf

3.1 Bondplan

Ein wesentlicher Vorgang bei der Bestückung der Platine ist die Platzierung des MOPS Chips und die Verbindung mit dem vorgesehenen Anschlüssen über einen Wire-Bond Prozessschritt. Um Fehler bei der Ausführung des Verfahrens ausschließen, muss zuvor der sogenannte Bondplan erstellt werden. Dieser Plan zeigt dem Bonding-Ingenieur, wie die Pins des Chips mit den Pads auf der Platine zugeordnet sind.

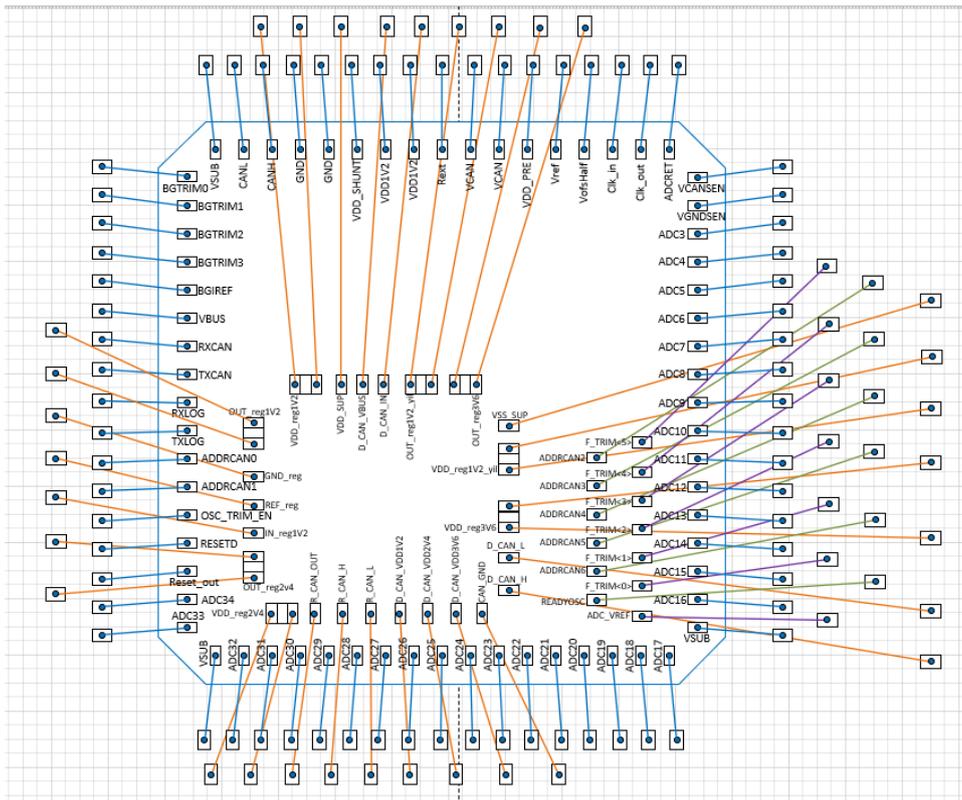


Abbildung 23: Bondplan

In Abbildung 23 ist der Bondplan zu sehen, der im Rahmen dieser Arbeit angefertigt wurde. Im inneren Teil sieht man die Belegung der Pads des MOPS Chip und deren Beschriftungen. Mithilfe der nach außen geführten orange-, blau-, und lilafarbenen Linien kann man erkennen, wie die Pads verbunden werden sollen.

3.2 Drahtbonden

Das Drahtbonden (eng. wire bonding) stellt ein Standardverfahren zur elektrischen Kontaktierung dar. Dieses Verfahren wird in der Halbleitermontage vielfach eingesetzt. Dabei wird die elektrische Verbindung über Drähte hergestellt. Diese Drähte, die in der Regel aus Aluminium, Gold, Kupfer oder Silber bestehen, werden dann beispielsweise von den Pins des Chips zu den dazugehörigen Pads des Chipgehäuses geführt und fest verbunden. Dies geschieht durch die Einwirkung von Druck, Temperatur und/oder Ultraschall.

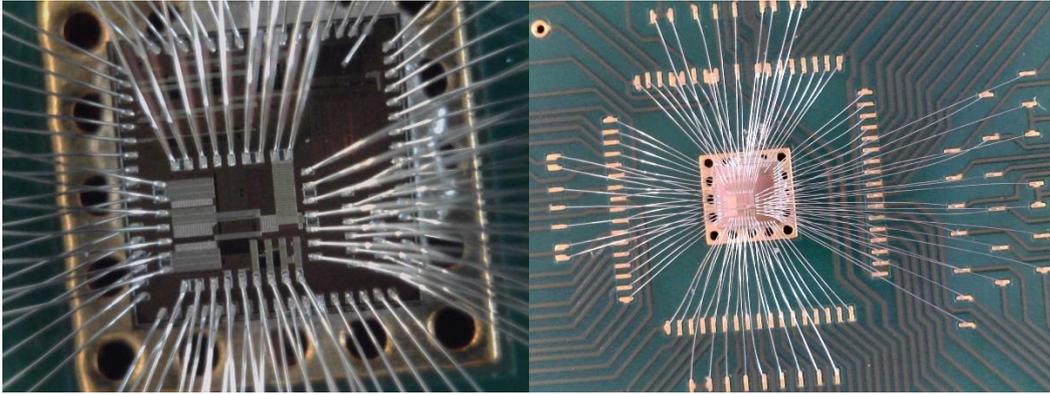


Abbildung 24: gebondeter MOPS Chip (links), und Ansicht mit äußeren verbundenen Pads (rechts)

Abbildung 24 zeigt den MOPS Chip, der sich ohne Gehäuse direkt auf der gefertigten Platine befindet. Der Chip wurde mit einem leitfähigen Kleber auf eine für den Chip vorgesehene Massefläche aufgebracht, und per Drahtbondverfahren mit vergoldeten Pins, die auf der Platine angeordnet worden sind, verbunden.

3.3 Altium Designer

Zur Entwicklung der Platine wurde die PCB Software Altium Designer verwendet. Mit dieser Software wurden die Schematics sowie das Layout des PCBs erstellt. Altium Designer (lief bis 2005 unter dem Namen Protel) ist ein EDA-Programm der Firma Altium Limited zur Entwicklung von Leiterplatten in der Elektrotechnik.

Eines der Hauptziele von Altium ist es, eine integrierte Lösung zur Elektronikentwicklung anzubieten. Flex-PCBs können gefaltet, die Platzierung visualisiert und regelbasiert räumlich in Echtzeit auf Abstand überprüft werden. Der Austausch mit MCAD-Programmen ist über den Import und Export von STEP Dateien möglich. Es existiert eine Schnittstelle zu SOLIDWORKS sowie eine Direktintegration zu 3DEXPERIENCE. Seit der Altium Designer Version 18 arbeitet das Programm auch auf 64-Bit Betriebssystemen und unterstützt Multicore-Prozessoren, was die Performance deutlich zu den Vorgänger-Modellen, die 32-Bit-Programme waren, gesteigert hat.

Konkret bietet die Software zurzeit Module für folgende Aufgaben:

- Schaltplan-Erfassung
- Leiterplatten-Layout
- Schaltungssimulation
- CAM (Computer Aided Manufacturing)
- Technische Zeichnungen erstellen

Neben dem MOPS Chip an sich werden noch weitere Bauteile benötigt, um alle Schaltungen realisieren zu können, die in Altium entworfen worden sind. Diese Bauteile sollen im Folgenden vorgestellt werden. [12]

3.3.1 Bauteile

Surface Mount Devices (SMD) haben im Gegensatz zu Bauelementen der Durchsteckmontage keine Drahtanschlüsse. Sie werden mittels lötfähiger Anschlussflächen direkt auf die Leiterplatte gelötet. Bei der Entwicklung der Leiterplatte des MOPS Chips wurden SMD-Widerstände und -Kondensatoren unterschiedlicher Größen verwendet. Diese SMD-Bauteile haben bestimmte Baugrößen, die metrische Codes, wie z.B. die Gehäusegröße 0603 identifiziert werden. Mit diesem Code kann man die Baugröße eines Bauteils leichter bestimmen. In diesem Fall hat das Bauteil eine Größe von 0.6x0.3mm. Dies zu wissen ist wichtig, da je nach Baugröße auch unterschiedliche Footprints im PCB Design verwendet werden. Je nachdem werden die Pads, auf dem die Bauteile später aufgelötet werden, größer oder kleiner gewählt.



Abbildung 25: SMD-Bauteile

Um Signale und Versorgungsspannungen ein- bzw. für Messungen auszukoppeln, benötigt man Anschlüsse. Auf der Platine befindet sich z.B. ein koaxialer SubMiniature Version A (SMA) Steckverbinder, wie er in Abbildung 26 dargestellt ist. Mit Hilfe dieses Steckers wird ein Logiksignal eingespeist, der von einem Pulser erzeugt wird, um die CAN-Treiber zu testen. Prinzipiell kann so ein Stecker auch verwendet werden, um ein Oszilloskop anzuschließen und transiente Spannungsverläufe aufzunehmen.



Abbildung 26: SMA Steckverbinder

Die Versorgungsspannung und niederfrequente Signale werden über Molex-Stecker verbunden. Diese gibt es in verschiedenen Ausführungen, d.h. mit unterschiedlich vielen Polen. Die Anzahl der Pole wird je nach Anwendung individuell festgelegt. Im Rahmen dieser Arbeit wurden 2-, 4- und 8-Polige Molex-Stecker verwendet.



Abbildung 27: Molex-Steckverbinder mit 2-,4- und 8-Polen

Für den Anschluss von CAN-Knoten an einen CAN Bus hat sich der D-Sub Steckverbinder etabliert, der in Abbildung 28 dargestellt ist. Um einen einfachen Anschluss des MOPS Chips an einen CAN Bus zu gewährleisten, wurde ein entsprechender Steckverbinder auf der entworfenen Platine vorgesehen.



Abbildung 28: D-Sub Steckverbinder

Auf der Leiterplatte befinden sich auch viele Steckleisten. Diese Steckleisten, werden entweder als Messpunkte oder Jumper verwendet. Mit Jumpers kann man nach Bedarf Verbindungen konfigurieren, um Schaltungsteile der Platine zu verwenden oder von der Verwendung auszuschließen, über eine entsprechende Steckleiste kann zum Beispiel konfiguriert werden, welcher ADC Kanal mit einer Testspannung versorgt werden soll. Über Jumper können auch die Trimbits der Bandgapschaltung und des Oszillators manuell gesetzt werden. Abbildung 29 zeigt eine exemplarische Steckleiste. Die Leisten sind in unterschiedlichen Längen erhältlich, können bei Bedarf aber auch zugeschnitten werden, um die benötigte Anzahl an Stiften zu erhalten. Bei einem Jumper mit 3 Pins in Reihe hätte man dann die Möglichkeit, einen Jumper an zwei Positionen zu setzen.

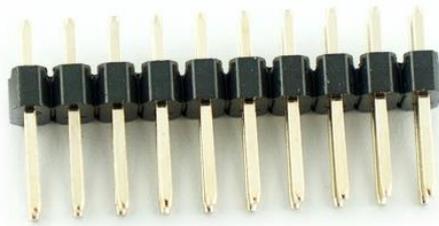


Abbildung 29: Jumper Steckleiste

Für die Einstellung des rezessiven Pegels des CAN-Busses ist unter anderem ein Potentiometer vorgesehen. Potentiometer sind Widerstandselemente mit drei Anschlüssen, deren Mittenabgriff in der Regel mechanisch, z.B. durch Drehen eines Rädchens veränderbar ist.

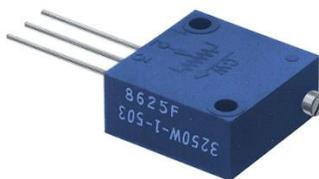


Abbildung 30: Potentiometer

3.3.2 Chip Symbol

Als erste Aufgabe in Altium Designer wird ein Symbol des MOPS Chips erstellt. Dieses Symbol wird benötigt, um die Anschlüsse des MOPS Chips im Schaltplan darstellen zu können. Dieses Symbol wird dann dafür verwendet, um in den Schematics die Testschaltungen an den entsprechenden Pins des Chips zu verbinden. Abbildung 31 zeigt das fertiggestellte Symbol des MOPS Chips.

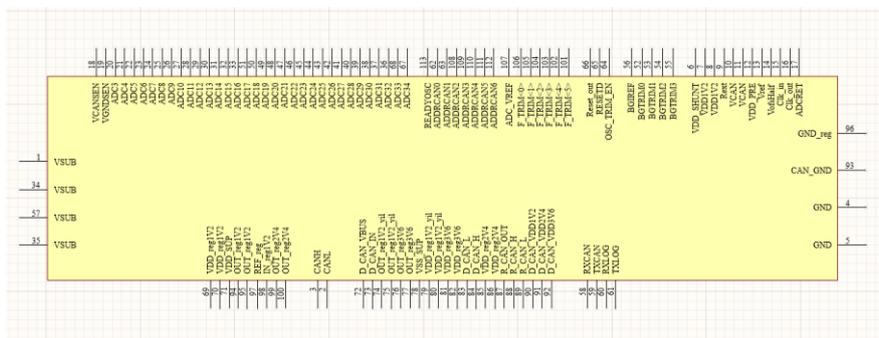


Abbildung 31: Symbol des MOPS Chips

3.3.3 Footprint

Für die Montage des Chips auf der Platine ohne Gehäuse wird ein spezielles Footprint benötigt, welches ebenfalls mit Altium Designer erstellt werden kann. Dieses Footprint verfügt über eine Massefläche, auf die der Chip mit einem leitfähigen Kleber aufgebracht wird. Außerdem sind im Footprint Pins vorgesehen, mit denen die Pads des MOPS Chips durch den

Bonding-Prozess verbunden werden. In Abbildung 32 ist das Footprint abgebildet. Für die Anfertigung des Footprints ist es hilfreich zunächst den in Kapitel 3.1 erwähnten Bondplan zu erstellen. Im Rahmen der Bondplanerstellung kann bereits eine grobe Planung der Pinposition erfolgen und man erhält so einen guten Überblick über die Belegung. Die roten Flächen in Abbildung 32 stellen die Metallflächen dar, auf die später der Chip platziert bzw. die Füße der Bonddrähte angebracht werden. Die violetten Flächen kennzeichnen die Lötstoppmasken, die als Isolierung dienen. Die große Fläche in der Mitte, die eine Größe von 3mmx3mm besitzt, ist für den MOPS Chip vorgesehen. Die Pins außerhalb haben eine Fläche von 500µm x 150µm. Der kleinste Abstand zwischen den Pins darf 150µm nicht unterschreiten. Bei der Erstellung des Footprints muss darauf geachtet werden, dass der Winkel der Fluchtlinie der Verbindung zwischen dem Pad auf dem Chip und dem Pin auf der Platine nicht zu spitz wird, da sonst die Bonddrähte mechanisch instabil werden. Die Pins im äußeren Ring wurden bewusst versetzt positioniert, damit diese sich nicht mit den Drähten der inneren Pins überschneiden und so Kurzschlüsse entstehen. Bei der Positionierung der Pins des Footprints muss auch auf ausreichend Platz für das anschließende Routing geachtet werden. Hier kann es zum Beispiel dazu kommen, dass durch eine zu enge Positionierung der Pins die Leitungen aufgrund von Platzmangel nicht mehr angeschlossen werden können. Das fertiggestellte Footprint kann dann dem zuvor erstellten Symbol des MOPS Chips zugeordnet werden, sodass es bei der Generierung des PCB Layouts automatisch eingefügt wird.

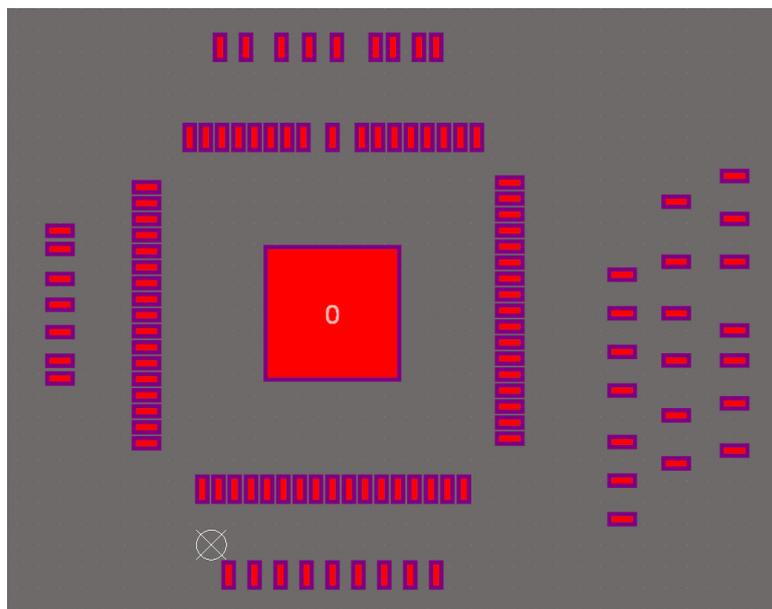


Abbildung 32: Footprint des MOPS Chips

3.3.4 Schematics

Im nächsten Schritt werden die Schematics erstellt. Mit ihnen definiert man die Schaltungen, die für das PCB benötigt werden. Im Rahmen dieser Arbeit wurde eine hierarchische Schaltplan Struktur angefertigt. Das heißt, dass erstellte Schematics als Komponenten in einem übergeordneten Schematic verwendet werden können. In Abbildung 33 sieht man das

Schematics zu empfehlen. Dies gewährleistet eine gute Übersichtlichkeit der Schaltungen. Außerdem werden diese Beschriftungen auch später bei der Erstellung des Layouts automatisch übernommen, sodass man direkt erkennen kann, um welches Bauteil es sich handelt und welche Funktion es besitzt. Die Netzleitungen werden auf diese Weise ebenfalls automatisch erzeugt und man kann die Verbindung zwischen den Bauteilen direkt erkennen. Es ist zu beachten, dass in den Schematics allen Bauteilsymbolen auch ein Footprint zugeordnet wurde, ansonsten werden diese Footprints im nächsten Schritt bei der Erstellung des Layouts nicht berücksichtigt und dementsprechend nicht angezeigt.

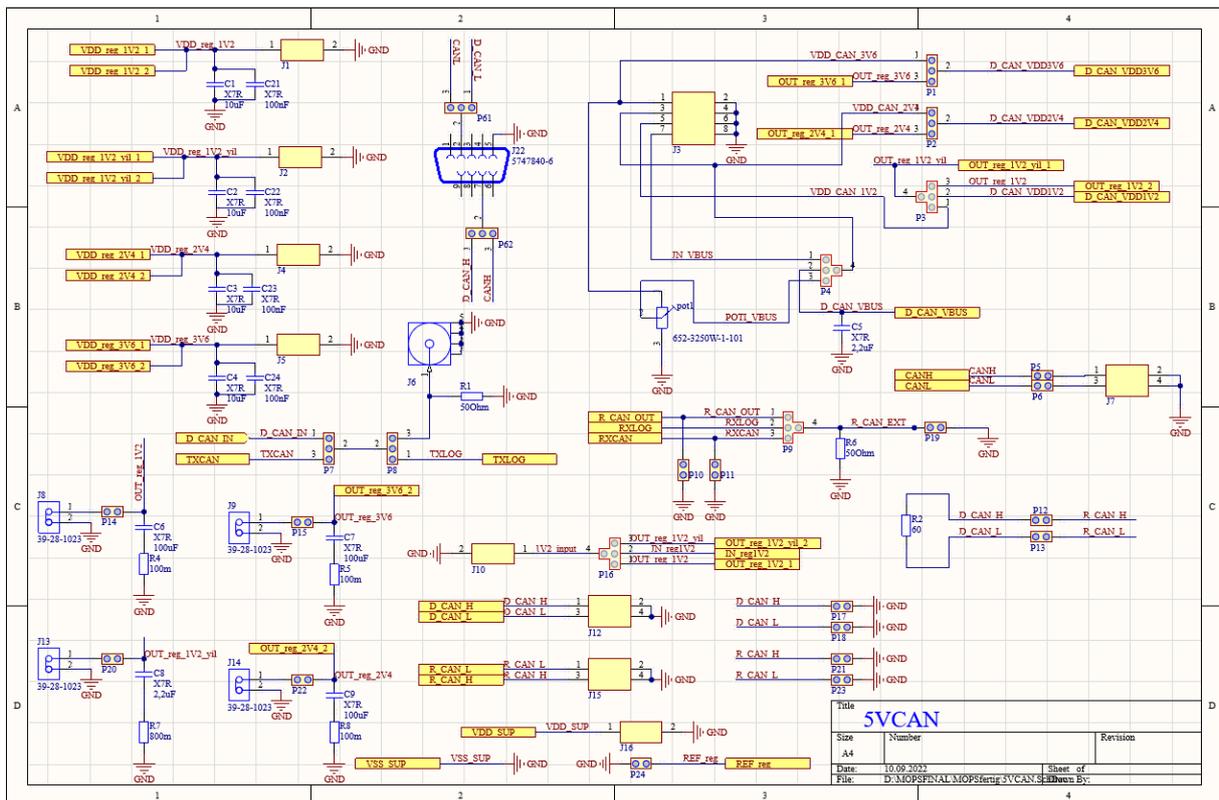


Abbildung 34: 5VCAN Schematic mit Schaltungsteilen für den Test der 5V Schaltungen des MOPS Chips

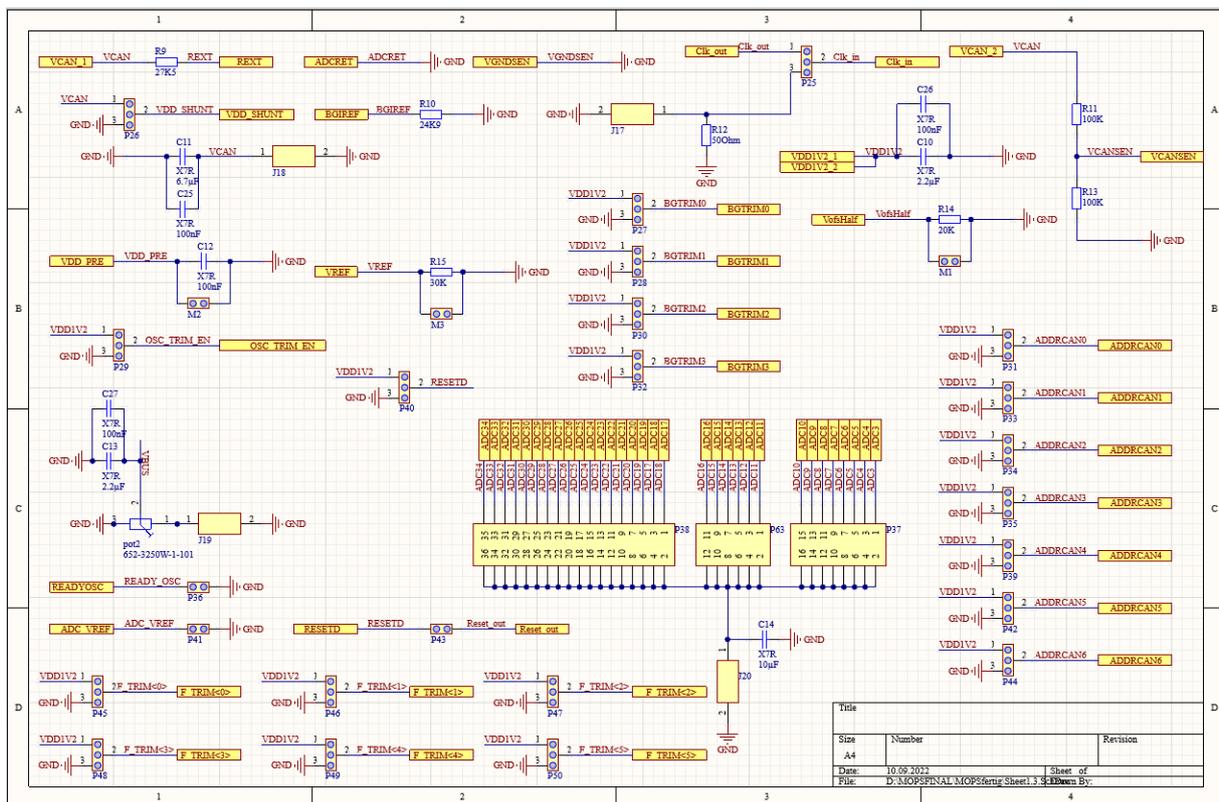


Abbildung 35: 1.2V Schematic mit Schaltungsteilen für den Test der 1.2V Schaltungen des MOPS Chips

Die Schematics beinhalten Schaltungen, welche zur Verbindung und zum Test der in Kapitel 2 beschriebenen Komponenten des MOPS Chips verwendet werden. Mit Hilfe dieser Schaltungen können die Funktionen des MOPS Chips unabhängig zum Einsatz kommen. Die Stecker, die mit dem Buchstaben „J“ gekennzeichnet sind, ermöglichen den Anschluss von Versorgungsspannungen, Messungen von statischen Signalen oder Übertragung von Kommunikationssignalen. Es wurden für den Großteil dieser Schaltungen während des Entwurfs auch Steckleisten vorgesehen, die den Buchstaben „P“ besitzen. Die Steckleisten werden entweder als Messpunkte, die zur Prüfung der Funktionalität der Schaltungen dienen, oder auch als Jumper verwendet. Mit Hilfe dieser Jumper können Trimbits gesetzt werden. Ein Beispiel für die manuelle Konfigurationsmöglichkeit sind die Trimbits für die Bandgapschaltung und des Oszillators.

3.3.5 Layout

Nachdem alle Schaltpläne fertiggestellt worden sind, wird das eigentliche PCB-Dokument erstellt. In diesem Projekt wurde eine Platinen Fläche von 200mmx100mm gewählt, auf der alle Bauteile Platz finden sollen. Die Platine besitzt zwei Metallagen, den Top Layer und den Bottom Layer. Auf dem Top Layer werden die Bauteile angeordnet. Der Bottom Layer ist für diese Platine als Massefläche vorgesehen. Die Information aus den angefertigten Schematics wird entweder automatisch oder nach Änderungen im Schematic auf Aufforderung in das Layout importiert. Nach dem Import stehen alle Bauteile aus den Schaltplänen in Form der Footprints zur Verfügung und werden im Layout angezeigt. Zuerst wurde das Footprint des

MOPS Chips mittig auf die Platinenfläche positioniert. Der MOPS Chip ist das Herzstück der Platine und alle Schaltungen müssen mit ihm verbunden werden. Nachdem alle Bauteile auf dem PCB platziert worden sind, werden die Leiterbahnen, die in Abbildung 36 in Rot gezeichnet sind, erstellt, um die Verbindung zwischen den Bauteilen zu etablieren. Dieser Vorgang wird als Routing bezeichnet. Hierbei ist es nicht nötig Verbindungen zum Massepotential auf der Oberseite zu führen, da wie schon erwähnt die Rückseite der Platine als Massefläche dient. Stattdessen wird durch das Setzen eines Vias eine Verbindung zur Masse erstellt. An einigen wenigen Stellen musste bei der Erstellung des Routings auf die Rückseite des PCB ausgewichen werden, da auf Grund der Komplexität des Projekts Leiterbahnkreuzungen nicht umgangen werden konnten. Die Leiterbahnen auf der Rückseite wurden aber so kurz wie möglich gehalten, um eine möglichst große zusammenhängende Massefläche auf der Rückseite zu gewährleisten. Beim Platinenlayout muss man auf bestimmte Entwurfsregeln achten, welche als Design Rules bezeichnet werden. Die Einhaltung der Regeln ist wichtig, da die Leiterplatten andernfalls nicht fehlerfrei durch die Hersteller gefertigt werden können. In diesem Fall wurde die Platine vom Hersteller *Eurocircuts* produziert. Die Firma bietet Design Rules auch zum Download an, wodurch die Regeln in das Projekt importiert und während der Layouterstellung verwendet werden können. Dadurch ist es quasi unmöglich diese Regeln zu überschreiten, da z.B. der Mindestabstand von 2 Leiterbahnen zueinander immer eingefordert wird. Wenn die Bauteile platziert und alle Leiterbahnen gelegt sind, muss nur noch die Massefläche auf der Rückseite der Platine generiert werden. Dieses Verfahren wird als Polygon Pour bezeichnet. Mit Hilfe des sogenannten Via Stitchings werden die GND-Anschlüsse der Bauteile an den entsprechenden Stellen mit dieser Fläche verbunden. Zusätzlich ist es auch möglich Beschriftungen auf der Oberseite der Platine zu erstellen, welche die Verwendung der Platine deutlich vereinfachen, da man genau sehen kann, wofür der jeweilige Anschluss verwendet werden soll. Wenn die Platine fertiggestellt worden ist, kann ein DRC (Design Rule Check) durchlaufen werden. Dieser prüft nochmal alle importierten Regeln des Herstellers. Wenn bei diesem Check keine Fehler angezeigt werden, ist die Platine bereit zur Produktion. Hierfür werden sogenannte Gerber Dateien des fertigen PCBs erstellt, die der Hersteller während der Produktion einsetzt. Mit diesen Dateien ist es dann möglich, eine Bestellung bei *Eurocircuts* auszulösen.

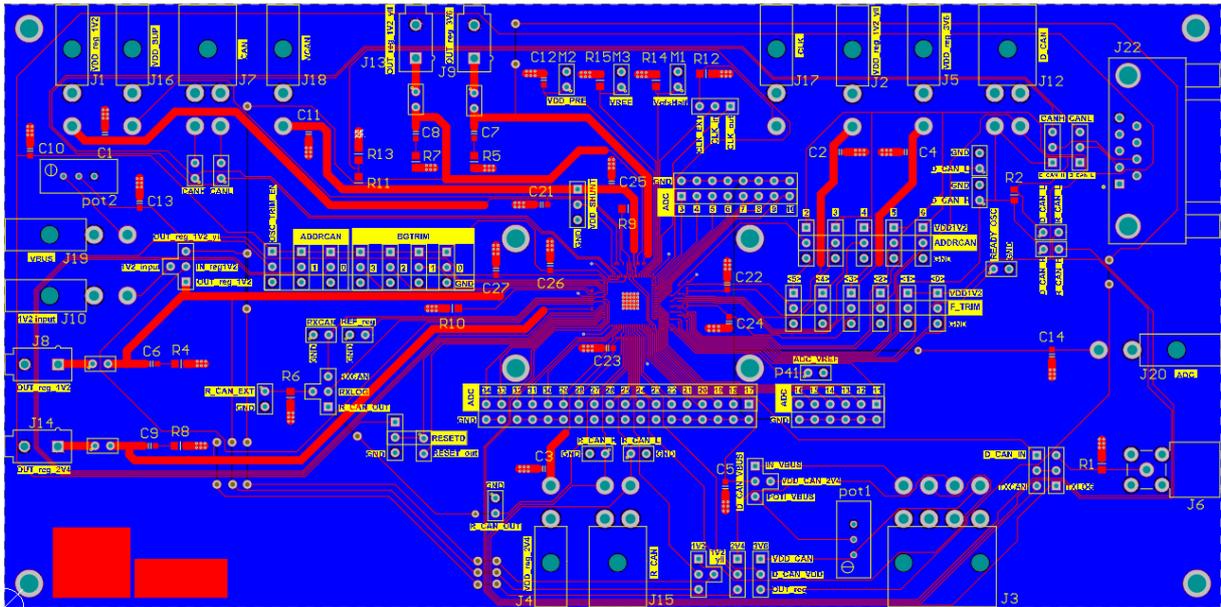


Abbildung 36: Layout der Platine

3.3.6 Bauteilliste

In Altium Designer ist es möglich, automatisch eine Bauteilliste (eng. Bill of Materials) zu generieren. Diese Liste enthält jedes Bauteil, das in diesem Projekt verwendet wurde. Da diese Liste nach unterschiedlichen Bauteileigenschaften sortiert werden kann, gibt sie eine gute Übersicht auf die verwendeten Bauteile. Sie gibt auch die Anzahl identischer Bauteile an bzw. Bauteile mit gleichen elektrischen Eigenschaften und Größen, wodurch die Bestellung der benötigten Bauteile vereinfacht wird. Die Bauteilliste der MOPS Platine ist in Abbildung 37 dargestellt.

Designator	Value	Footprint	Comment	LibRef	Quantity
C1, C2, C3, C4, C10, C11, C12, C13	100nF	MOPS	Component_2_3	Component_2_3	1
C5, C8	2,2uF	C0603_imp_M	X7R	C	8
C6, C7, C9	100uF	C0603_imp_M	X7R	C	3
C14	10µF	C0603_imp_M	X7R	C	1
C21, C22, C23, C24	10uF	C0603_imp_M	X7R	C	4
C25	6.7µF	C0603_imp_M	X7R	C	1
C26, C27	2.2µF	C0603_imp_M	X7R	C	2
J1, J2, J4, J5, J10, J16, J17, J18, J19, J20	-	MOLEX SD-5569 -02A2	-	MOLEX SD-5569-02	10
J3	-	MOLEX SD-5569 -08A2	-	MOLEX SD-5569	1
J6	-	SMALIEGENDKLEIN	-	SMA	1
J7, J12, J15	-	MOLEX SD-5569 -04A2	-	MOLEX SD-5569-04	3
J8, J9, J13, J14	-	MOLX-39-28-1023-2_V	39-28-1023	CMP-2000-05244-1	4
J22	-	TE_5747840-6	5747840-6	5747840-6	1
M1, M2, M3, P5, P6, P10, P11, P12, P13, P14, P15, P-	-	CON 1x2 std	-	JUMPER 1X2S	22
P1, P2, P7, P8, P25, P26, P27, P28, P29, P30, P31, P3-	-	HDR 1x3	-	JUMPER 1X3S	27
P3, P4, P9, P16	-	HDR 1x4 Star	-	JUMPER 1x4 star	4
P37	-	HDR2X8	Header 8X2	Header 8X2	1
P38	-	HDR2X18	Header 18X2	Header 18X2	1
P63	-	HDR2X6	Header 6X2	Header 6X2	1
pot1, pot2	-	652-3250W-1-101	652-3250W-1-101	652-3250W-1-101	2
R1, R6, R12	500hm	R0805_imp_M	R	R	3
R2	600hm	R0805_imp_N	R	R	1
R4, R5, R8	100m	R0805_imp_M	R	R	3
R7	800m	R0805_imp_M	R	R	1
R9	27K5	R0805_imp_M	R	R	1
R10	24K9	R0805_imp_M	R	R	1
R11, R13	100K	R0805_imp_M	R	R	2
R14	20K	R0805_imp_M	R	R	1
R15	30K	R0805_imp_M	R	R	1

Abbildung 37: Bauteilliste

Diese Bauteilliste ist auch während der Bestückung der Platine eine große Hilfe, da man dort direkt ablesen kann, welchen Wert die einzelnen Bauteile wie z.B. der Kondensator C1 besitzt. Sobald alle Bauteile auf die Platine gelötet worden sind und der MOPS Chip vom Bonding-Ingenieur auf die Platine aufgebracht und gebondet worden ist, kann die Platine verwendet werden. Abbildung 38 zeigt die fertige Platine.

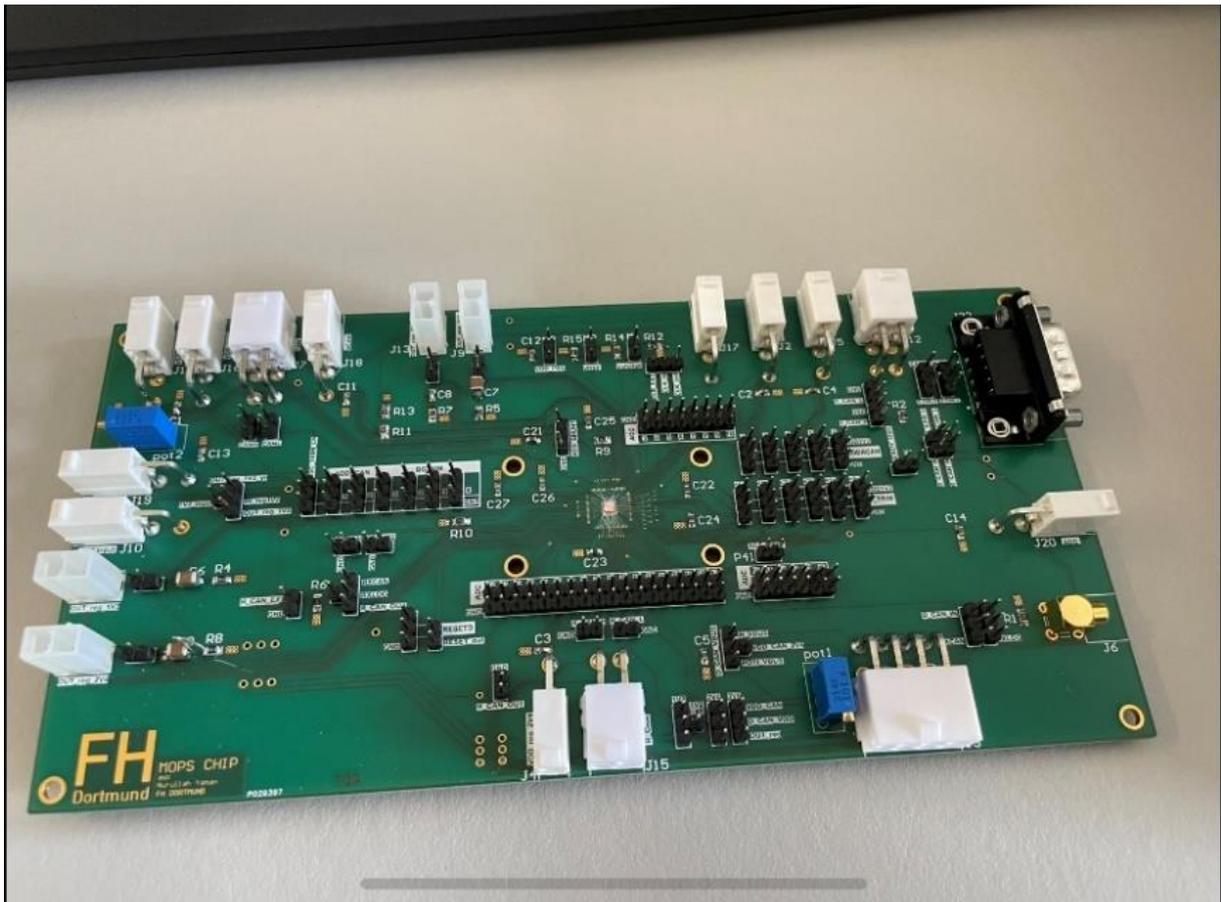


Abbildung 38: Bestückte Platine zum Test des MOPS Chips

4 Messergebnisse

4.1 Versuchsaufbau für die Messung der 1,2V Spannungsregler

Um die benötigten Spannungen überprüfen zu können, wird der VCAN mit einer Eingangsspannung von 1,4V versorgt und die resultierenden Spannungen, die der Chip erzeugt, können über die Stiftleisten an den entsprechenden Stellen auf der Platine mit einem Multimeter gemessen werden.

4.1.1 Messung der 1,2V Spannungsregler

Für die initiale Inbetriebnahme des 1,2V-Teils des MOPS-Chips wurde zunächst eine Überprüfung der durch den Spannungsregler und der Bandgap-Schaltung erzeugten Spannungen durchgeführt. Zu diesem Zweck wurde der Chip mit einer Eingangsspannung von 1,4V gespeist und anschließend überprüft, ob die anliegenden Spannungen mit den Sollwerten übereinstimmen. Die folgende Tabelle ist eine Auflistung dieser Spannungen mit ihren Sollwerten und den gemessenen Istwerten.

Name	Soll	Ist
VCAN	1,4V	1,4V
BGIREF	0,4-0,5V	0,45V
VDD_PRE	1,2V	1,17V
VREF	0,6V	0,59V
VofsHalf	0,4V	0,4V
VDD1V2	1,2V	1,197V

Tabelle 3: Spannungen der Bandgapreferenz und des 1,2V Reglers

Wie in der Tabelle 3 zu sehen ist, stimmen die Messwerte nahezu mit den vorgesehenen Spannungen überein, so dass davon auszugehen ist, dass die Regler für den 1,2-V-Teil des Chips korrekt funktionieren.

4.2 Messung der Trimmfunktionalität der Bandgap-Schaltung

Ziel dieser Messung ist die Untersuchung der Trimmfunktion der Bandgap-Schaltung durch Setzen der Logiksignale. Diese können durch die auf der Platine befindlichen Stiftleisten über Jumper gesetzt und somit die Referenzspannung beeinflusst werden. Tabelle 4 zeigt die Einstellmöglichkeiten dieser Bandgap-Schaltung und die sich daraus ergebende Referenzspannung und Ausgangsspannung.

BGTRIM						
NR	<3>	<2>	<1>	<0>	Vref/V	VDD1V2/V
0	0	0	0	0	0,467	0,94

1	0	0	0	1	0,475	0,96
2	0	0	1	0	0,483	0,977
3	0	0	1	1	0,492	0,994
4	0	1	0	0	0,5	1,01
5	0	1	0	1	0,508	1,027
6	0	1	1	0	0,517	1,044
7	0	1	1	1	0,525	1,058
8	1	0	0	0	0,533	1,076
9	1	0	0	1	0,542	1,093
10	1	0	1	0	0,55	1,11
11	1	0	1	1	0,558	1,127
12	1	1	0	0	0,567	1,143
13	1	1	0	1	0,575	1,159
14	1	1	1	0	0,583	1,176
15	1	1	1	1	0,592	1,193

Tabelle 4: Bandgaptrimmung

Diese Werte wurden in einem Diagramm dargestellt, um das Verhältnis zu veranschaulichen.

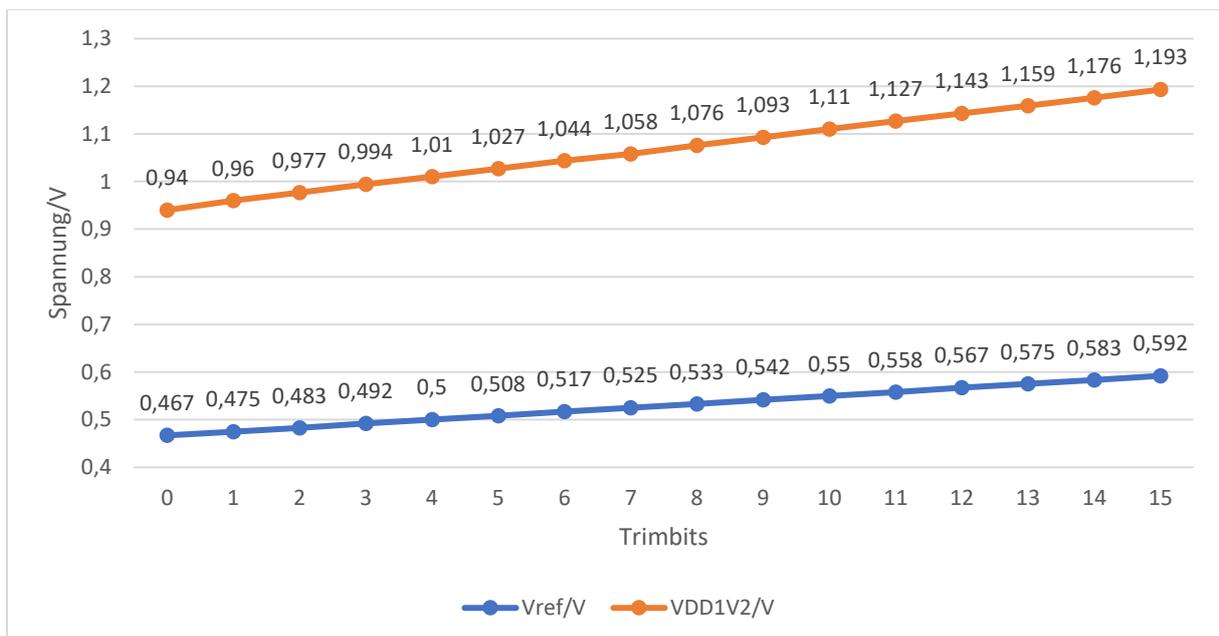


Abbildung 39: Einfluss der Trimm-Bits auf die Bandgap- und Reglerausgangsspannung

Abbildung 39 zeigt die Abhängigkeit der beiden Spannungen von der Bandgap-Trimmung. Die Trimmbits werden mit Masse verbunden, indem die Jumper gesetzt werden. Wenn alle 4 Jumper gesetzt sind, ergibt sich für beide Spannungen der kleinstmögliche Wert von 0,467V für VREF und 0,94V für VDD1V2. Die Trimmbits werden durch sogenannte Pull-Up-Widerstände auf den Wert 1 gesetzt, wenn keine Jumper gesetzt sind. Es ist auch zu erkennen, dass das Verhältnis von VREF zu VDD1V2 ungefähr dem Faktor 0,5 entspricht.

4.3 Messung der Referenzspannung für die ADC-Kanäle

Eine Referenzspannung ist auch für die ADC-Kanäle erforderlich und wird hier als ADC_VREF bezeichnet. Diese hängt auch von der VREF-Referenzspannung im Chip ab und wird daher auch von den Bandgap-Trimmbits beeinflusst. Bei dieser Messung wurden die Bandgaptrimmbits erneut in binärer Reihenfolge gesetzt, um das Verhältnis zwischen den beiden Referenzspannungen VREF und ADC_VREF darstellen zu können. Auf diese Weise konnte festgestellt werden, dass der Wert von ADC_VREF etwa 1,5-mal so groß ist wie der Wert von VREF. Dies ist in der folgenden Abbildung noch einmal grafisch dargestellt.

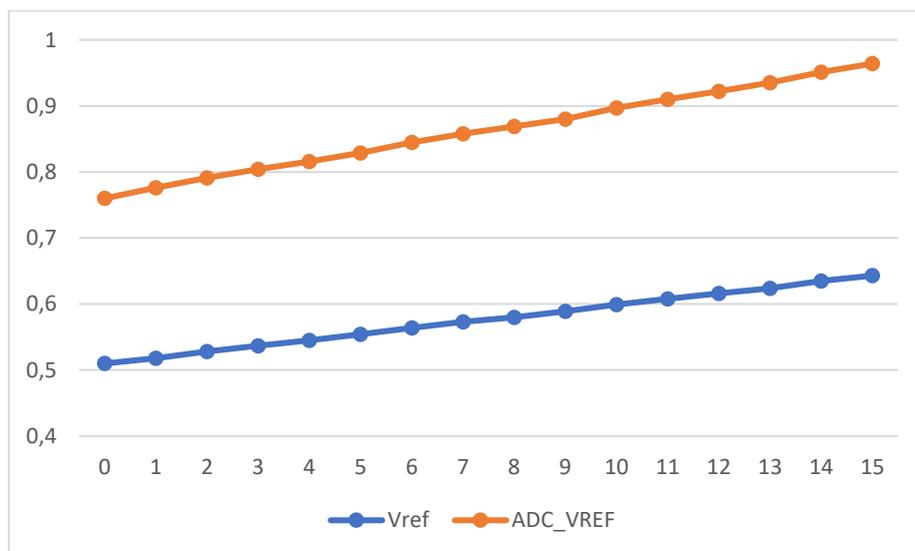


Abbildung 40: VREF und ADC_VREF als Funktion des Trimbit-Settings

4.4 Oszillatorfrequenz in Abhängigkeit von F_TRIM

Im folgenden Abschnitt ist die Messreihe für die Oszillatorfrequenz wiedergegeben. Die Trimmbits F_TRIM werden in binärer Folge gesetzt, um die Abhängigkeit der Frequenz von den Trimmbits zu definieren. Mit Hilfe dieser Trimmbits ist eine Einstellung der Frequenz im Bereich von 7,5 MHz bis 10,91 MHz möglich.

NR	<5>	<4>	<3>	<2>	<1>	<0>	f/MHz
0	0	0	0	0	0	0	10,91
1	0	0	0	0	0	1	10,84
2	0	0	0	0	1	0	10,75
3	0	0	0	0	1	1	10,7
4	0	0	0	1	0	0	10,54
5	0	0	0	1	0	1	10,5
6	0	0	0	1	1	0	10,41
7	0	0	1	1	1	1	10,37
8	0	0	1	0	0	0	10,3

9	0	0	1	0	0	1	10,26
10	0	0	1	0	1	0	10,16
11	0	0	1	0	1	1	10,1
12	0	0	1	1	0	0	10
13	0	0	1	1	0	1	9,96
14	0	0	1	1	1	0	9,88
15	0	1	0	1	1	1	9,82
16	0	1	0	0	0	0	9,72
17	0	1	0	0	0	1	9,67
18	0	1	0	0	1	0	9,61
19	0	1	0	0	1	1	9,56
20	0	1	0	1	0	0	9,48
21	0	1	0	1	0	1	9,45
22	0	1	0	1	1	0	9,41
23	0	1	1	1	1	1	9,36
24	0	1	1	0	0	0	9,24
25	0	1	1	0	0	1	9,2
26	0	1	1	0	1	0	9,15
27	0	1	1	0	1	1	9,1
28	0	1	1	1	0	0	9,04
29	0	1	1	1	0	1	9
30	0	1	1	1	1	0	8,96
31	1	0	0	1	1	1	8,91
32	1	0	0	0	0	0	8,86
33	1	0	0	0	0	1	8,83
34	1	0	0	0	1	0	8,74
35	1	0	0	0	1	1	8,71
36	1	0	0	1	0	0	8,62
37	1	0	0	1	0	1	8,59
38	1	0	0	1	1	0	8,56
39	1	0	1	1	1	1	8,5
40	1	0	1	0	0	0	8,47
41	1	0	1	0	0	1	8,44
42	1	0	1	0	1	0	8,38
43	1	0	1	0	1	1	8,33
44	1	0	1	1	0	0	8,25
45	1	0	1	1	0	1	8,22
46	1	0	1	1	1	0	8,17
47	1	1	0	1	1	1	8,14
48	1	1	0	0	0	0	8,06
49	1	1	0	0	0	1	8,03
50	1	1	0	0	1	0	8,01
51	1	1	0	0	1	1	7,98

52	1	1	0	1	0	0	7,91
53	1	1	0	1	0	1	7,88
54	1	1	0	1	1	0	7,83
55	1	1	1	1	1	1	7,81
56	1	1	1	0	0	0	7,74
57	1	1	1	0	0	1	7,71
58	1	1	1	0	1	0	7,66
59	1	1	1	0	1	1	7,64
60	1	1	1	1	0	0	7,57
61	1	1	1	1	0	1	7,55
62	1	1	1	1	1	0	7,53
63	1	1	1	1	1	1	7,5

Tabelle 5: Messung der Oszillatorfrequenz

In der folgenden Abbildung sind die erfassten Werte zur besseren Veranschaulichung in einem Diagramm dargestellt.

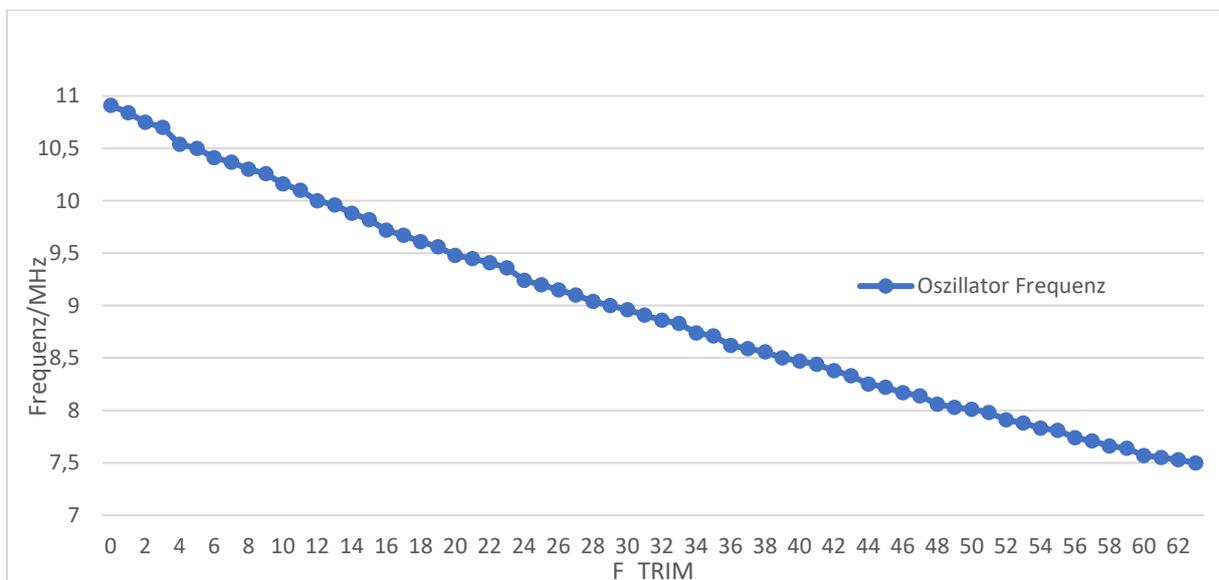


Abbildung 41: Oszillatorfrequenz in Abhängigkeit zu F_TRIM

4.4.1 Einfluss der Bandgaptrimmung auf die Oszillatorfrequenz

Auch das Setzen der Bandgap-Trimmbits hat einen Einfluss auf die Oszillatorfrequenz. Um ein besseres Verständnis für diesen Einfluss zu erlangen, wurde die Oszillatorfrequenz zunächst mit Hilfe der F_TRIM Bits auf 10MHz eingestellt. Anschließend werden die Bandgap Trimmbits gesetzt, mit deren Hilfe die Frequenz von 9,84 MHz bis 10,1 MHz eingestellt werden kann.

NR	<3>	<2>	<1>	<0>	f/MHz
0	0	0	0	0	9,84
1	0	0	0	1	9,88
2	0	0	1	0	9,9

3	0	0	1	1	9,94
4	0	1	0	0	9,96
5	0	1	0	1	9,98
6	0	1	1	0	10
7	0	1	1	1	9,98
8	1	0	0	0	10,02
9	1	0	0	1	10,02
10	1	0	1	0	10,02
11	1	0	1	1	10,04
12	1	1	0	0	10,06
13	1	1	0	1	10,08
14	1	1	1	0	10,1
15	1	1	1	1	10,1

Tabelle 6: Oszillatorfrequenz in Abhängigkeit vom BGTRIM

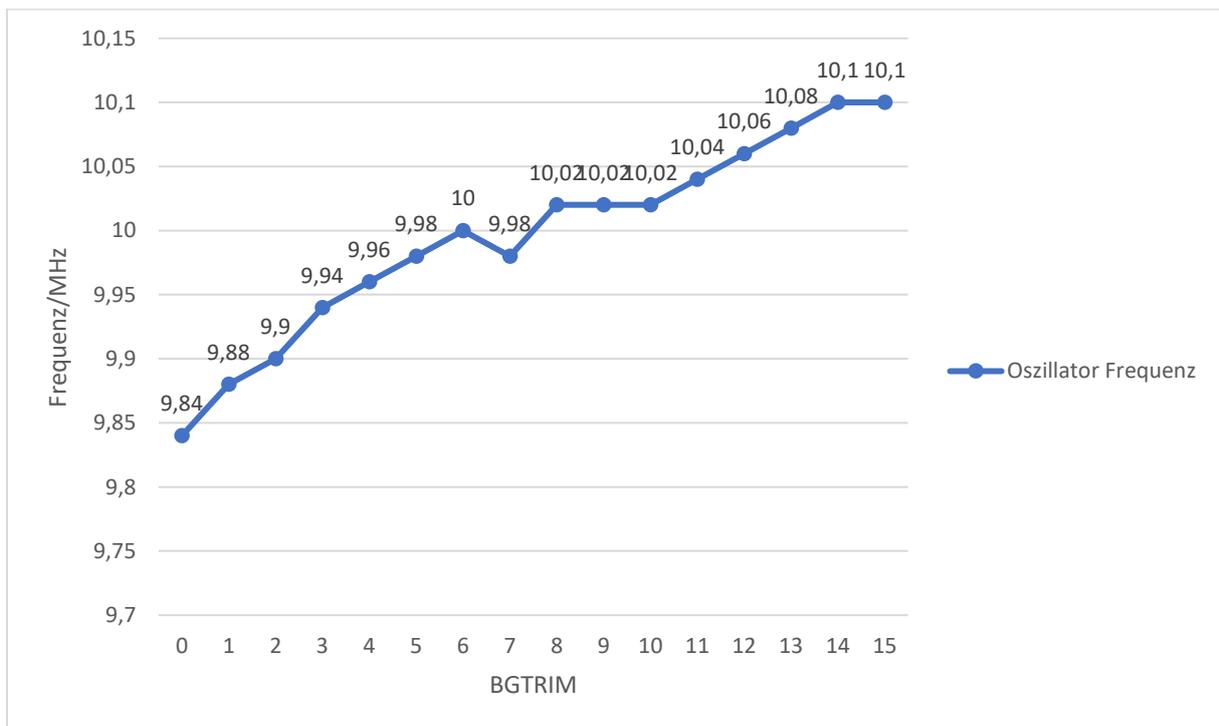


Abbildung 42: Oszillatorfrequenz in Abhängigkeit der BGTRIM Bits

4.5 Versuchsaufbau für die Messung der Power-on-Reset Schaltung

Der POR-Schaltkreis wurde mit Hilfe eines automatischen Messaufbaus charakterisiert. Die Spannung wurde stufenweise um 0,01V erhöht. Die Spannung VDD1V2 und die Ausgangsspannung Reset-out können während dieser Messung an den entsprechenden Stiftleisten auf der Platine abgegriffen und von der Software ermittelt werden.

4.5.1 Messung der Power-on-Reset Schaltung

Bei der Power-on-Reset-Schaltung wurde geprüft, ob sich diese Schaltung wie gewünscht verhält und die Resetfunktion bei dem gewünschten Wert der Versorgungsspannung deaktiviert wird. Zu diesem Zweck wurde die Eingangsspannung VCAN in Schritten von 0,01 V gleichmäßig erhöht. Wenn diese Spannung erhöht wird, erhöht sich auch die Spannung VDD1V2 proportional zu VCAN, bis diese ihren Maximalwert von 1,2V erreicht. Sobald VDD1V2 ca. 1V beträgt, wird das Reset-Signal durch diese Schaltung aufgehoben und die Spannung an Reset_out erhält die gleiche Spannung wie VDD1V2.

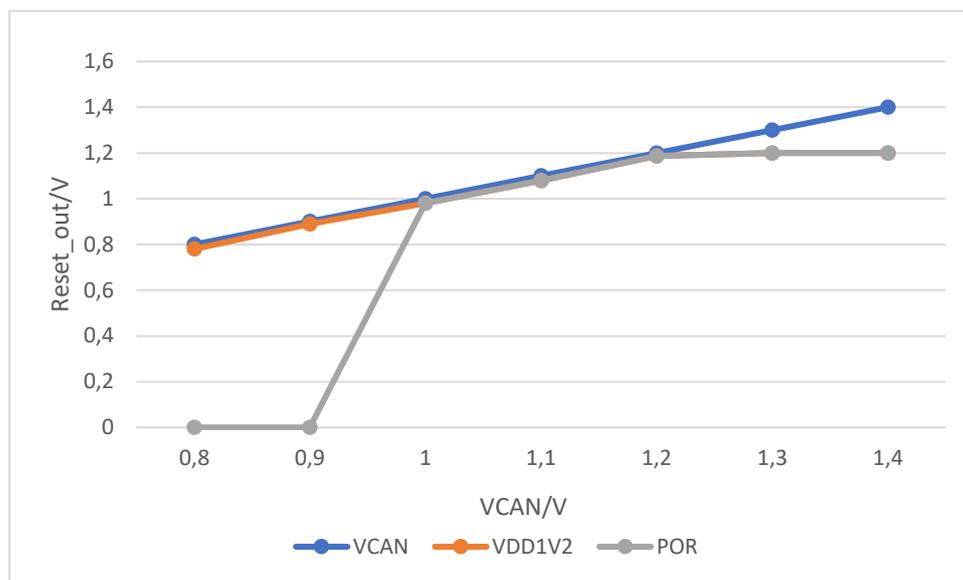


Abbildung 43: POR-Schaltungsverhalten manuelle Messung

In Abbildung 43 wurde die Eingangsspannung manuell erhöht und die Ausgangsspannungen aufgezeichnet, um quantitativ zu überprüfen, ob die Power-on-Reset-Schaltung ordnungsgemäß funktioniert. Die qualitative Charakterisierung des Einschaltverhaltens dieser Schaltung wurde dann mit Hilfe einer automatischen Messung mit hoher Granularität durchgeführt.

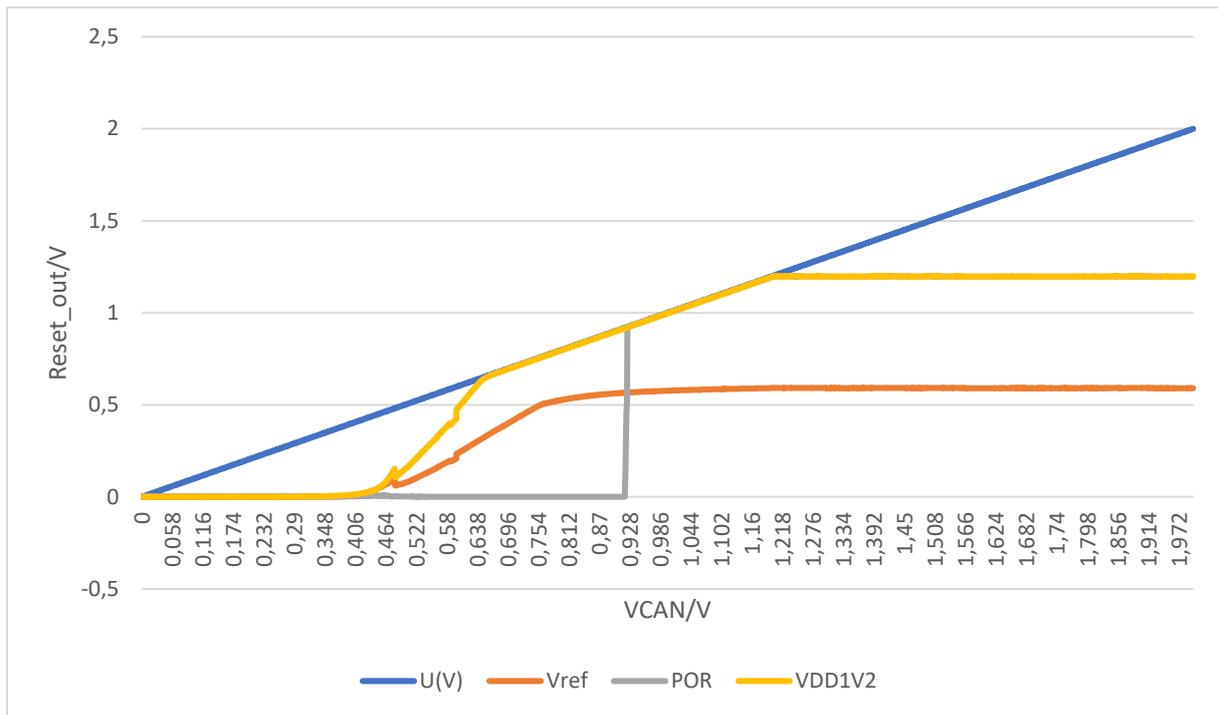


Abbildung 44: Sweep der Eingangsspannung zur Detektion der POR-Schaltswelle

Abbildung 44 zeigt die aufgezeichneten Ausgangs- und Eingangsspannungen des POR-Schaltkreises. Die Eingangsspannung ist blau und die Ausgangsspannung grau dargestellt. Da die Spannung des PORs von der Spannung VDD1V2 abhängig ist, wurde diese ebenfalls aufgezeichnet. Mit steigender Eingangsspannung VCAN steigt auch die Spannung VDD1V2 langsam an. Am Ausgang des POR sollte zunächst 0V gemessen werden. Sobald VDD1V2 einen Wert von ca. 1V erreicht, schaltet sich die Schaltung ein und gibt auch eine Spannung aus. Diese Spannung sollte dann identisch mit VDD1V2 sein und trotz einer Eingangsspannung von bis zu 2V nicht über 1,2V ansteigen.

4.6 Versuchsaufbau für die Messung des 1,2V CAN-Treibers

Für die Inbetriebnahme dieser Messung müssen folgende Spannungen angelegt werden:

Bezeichnung	Wert
VCAN	1,4V
VBUS	1V
R	600hm

Bei dieser Version der Platine fehlt zwischen CAN_H und CAN_L der 60 Ohm Widerstand. Dieser muss extern zwischen die beiden Signale angeschlossen werden.

Am Frequenzgenerator sind folgende Werte einzustellen und über den SMA-Stecker auf der Platine mit dem TXCAN zu verbinden:

Frequenz	62,5KHz
Amplitude	1,2V
Offset	0,6V
Abschlusswiderstand	500hm

Damit wird die Schaltung mit den notwendigen Spannungen und Signalen versorgt und die Signale CAN_H und CAN_L können über die vorgesehenen Jumper P5 und P6 auf der Platine abgegriffen und vom Oszillator dargestellt werden.

4.6.1 Messung des 1,2V CAN-Treibers

Bei der Messung des 1,2V CAN-Treibers wurden die Ausgangssignale, der in Abbildung 15 dargestellten Schaltung, CAN_H und CAN_L auf einem Oszillator abgebildet und untersucht. Bei dieser Messung stellte sich heraus, dass das gewünschte Verhalten dieser Signale mit der vorgesehenen VBUS-Spannung von 0,6V nicht erreicht werden konnte, da die mittlere Spannung der beiden Signale in der Mitte der beiden Signale liegen und 0,6V betragen sollte. Abbildung 45 zeigt jedoch, dass dies nicht der Fall ist.

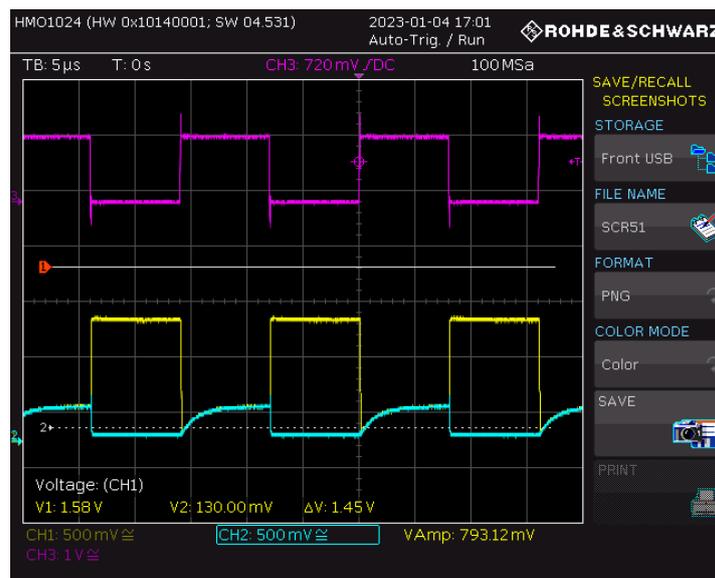


Abbildung 45: 1,2V CAN-Treiber mit 0,6V VBUS Spannung bei einer Frequenz $f=62,5\text{KHz}$. CAN_H ist in gelb, CAN_L in türkis und das TXCAN Eingangssignal in lila dargestellt.

Nach einigen Versuchen konnte festgestellt werden, dass dieses Problem auf die VBUS-Spannung zurückzuführen ist und durch Erhöhung der VBUS-Spannung das Ausgangssignal korrigiert werden kann. Die VBUS-Spannung muss in diesem Fall auf 1V eingestellt werden. Der Grund dafür ist, dass die Ausgänge CAN_H und CAN_L des Treibers mit dem Eingang des CAN-Empfängers verbunden sind. In diesem Teil befinden sich Widerstände, die zu einem Spannungsteiler führen. Der Spannungsteiler hat etwa den Faktor 0,5. In diesem Zusammenhang ist eine Erhöhung der VBUS-Spannung zur Kompensation dieses

Spannungsteilers erforderlich. Anschließend ist das richtige Ausgangssignal auf dem Oszilloskop sichtbar (Abbildung 46).

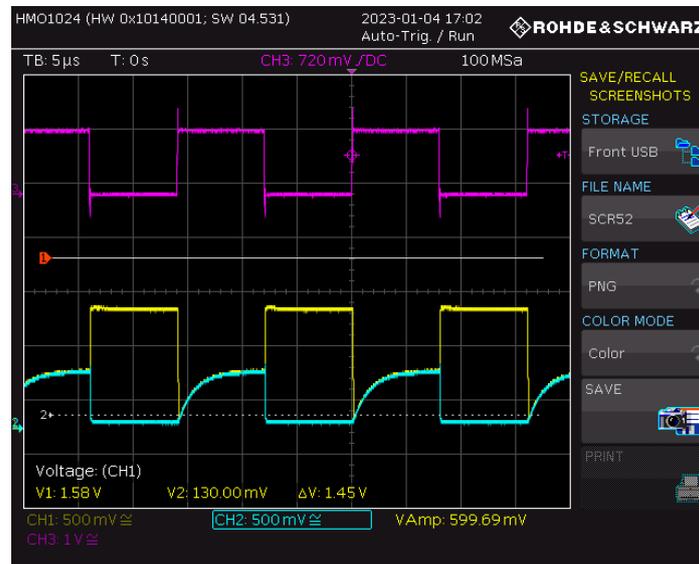


Abbildung 46: 1,2V CAN-Treiber mit 1V VBUS Spannung bei einer Frequenz von $f=62,5\text{KHz}$. CAN_H ist in gelb, CAN_L in türkis und das TXCAN Eingangssignal in lila dargestellt.

Hier ist gut zu erkennen, dass die Mittelspannung bei der Hälfte der beiden Signale liegt. Anschließend wurde eine zusätzliche Messung mit einer VBUS-Spannung von 0,2V durchgeführt. Dies ist in Abbildung 47 dargestellt.

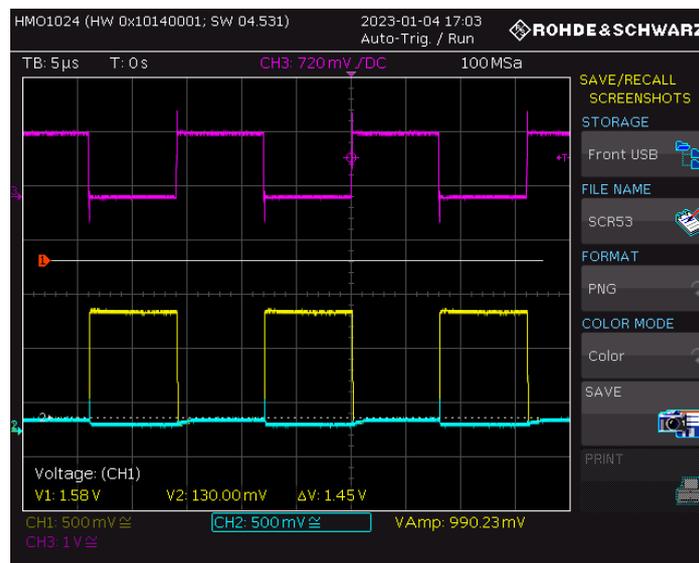


Abbildung 47: 1,2V CAN-Treiber mit 0,2V VBUS Spannung bei einer Frequenz von $f=62.5\text{KHz}$. CAN_H ist in gelb, CAN_L in türkis und das TXCAN Eingangssignal in lila dargestellt.

Abschließend wurde in dieser Versuchsreihe die Taktfrequenz des Frequenzgenerators variiert, um das Verhalten der Ausgangssignale bei unterschiedlichen Frequenzen beobachten zu können. In den folgenden Abbildungen ist diese Veränderung der Signale sichtbar.

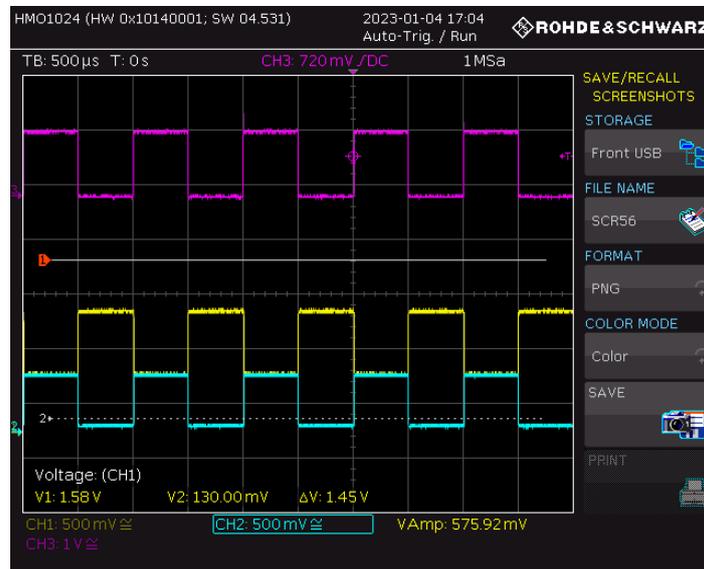


Abbildung 48: 1,2V CAN-Treiber bei einer Frequenz von $f=1\text{kHz}$. CAN_H ist in gelb, CAN_L in türkis und das TXCAN Eingangssignal in lila dargestellt.

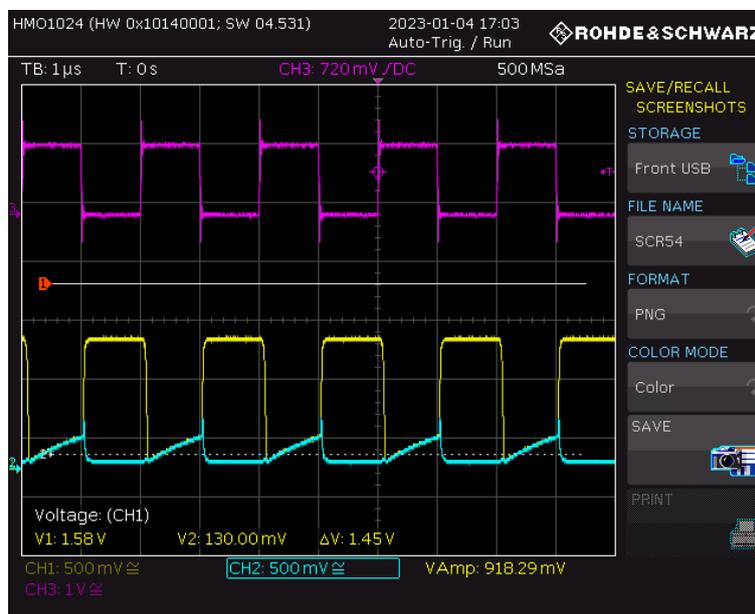


Abbildung 49: 1,2V CAN-Treiber bei einer Frequenz von $f=500\text{kHz}$. CAN_H ist in gelb, CAN_L in türkis und das TXCAN Eingangssignal in lila dargestellt.

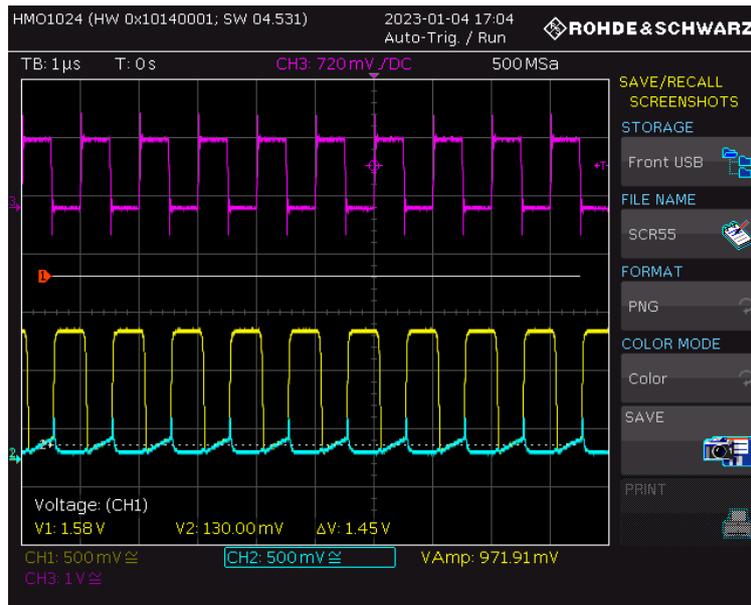


Abbildung 50: 1,2V CAN-Treiber bei einer Frequenz von $f=1\text{MHz}$. CAN_H ist in gelb, CAN_L in türkis und das TXCAN Eingangssignal in lila dargestellt.

4.7 Versuchsaufbau für die Messung des 1,2V CAN-Empfängers

Um die Messung für den CAN-Empfänger durchführen zu können, müssen zwei Frequenzgeneratoren für die beiden Signale CAN_H und CAN_L phasensynchronisiert werden. Hierfür wurden zwei Frequenzgeneratoren der Marke Rhode&Schwarz der Reihe HMF2525 verwendet. „In diesem Fall wird ein Frequenzgenerator zum so genannten „Master“ und der andere Frequenzgenerator zum so genannten „Slave“. Dies erfolgt durch Verbindung des 10MHz Ref. OUT-Ausgangs des Masters mit dem 10MHz Ref. IN-Eingang des Slaves. Dies bedeutet, dass beide Geräte den gleichen (internen) Referenztakt von 10MHz des Mastergeräts verwenden. Die Signale sind dann zwar frequenzsynchron, aber um einen festen Winkel phasenverschoben. Anschließend muss der frontseitige TRIG. OUTPUT des Masters mit dem frontseitigen TRIG. INPUT des Slaves verbunden werden.

Um diese Synchronisierung durchführen zu können, sind zusätzliche Geräteeinstellungen erforderlich.

Am Master:

Die Taste MENU muss gedrückt werden, gefolgt vom Softkey SYSTEM und dann vom Softkey TRIGGER. Dort muss die nun im Untermenü erscheinende TRIG. Quelle aktiviert werden. Gegebenenfalls muss der Trigger von der steigenden auf die fallende Flanke umgeschaltet werden, damit die beiden Signale in der richtigen Phasenlage zueinander liegen.

Am Slave:

Auch hier wird zuerst die Taste MENU, dann der Softkey SYSTEM und anschließend der Softkey TAKT gedrückt. Diese Einstellung wird von Int. auf Ext. verändert. Die REMOTE-Taste leuchtet jetzt grün, wenn die manuelle Synchronisation aktiviert ist. Durch Drücken dieser Taste können die beiden Frequenzen miteinander synchronisiert werden.“ [13]

Auf diese Weise können die Signale CAN_H und CAN_L von den beiden Frequenzgeneratoren synchron zueinander erzeugt werden. Diese Signale können zusätzlich an ein Oszilloskop angeschlossen werden, um dort das Ergebnis dieser Synchronisation zu beobachten.

Master-Frequenzgenerator (CAN_H):

Frequenz	62,5KHz
Amplitude	0,6V
Offset	0,9V

Slave-Frequenzgenerator (CAN_L):

Frequenz	62,5KHz
Amplitude	0,6V
Offset	0,3V

Zusätzlich ist eine Versorgung des MOPS Chips mit $V_{BUS}=0,6V$ und $V_{CAN}=1,4V$ erforderlich. Darüber hinaus muss bei diesem Versuchsaufbau das CMOS Eingangssignal TXCAN des CAN-Treibers über den SMA-Stecker mit einer Spannung von 1,2V versorgt werden. Die im CAN-Treiber vorhandenen Transistoren werden dadurch geöffnet. Andernfalls würde die Kopplung der beiden Schaltungen die Signale des CAN-Empfängers gegen Null ziehen und die erzeugten Signale wären nicht mehr korrekt. Das Ausgangssignal RXCAN dieser Schaltung wird ebenfalls an das Oszilloskop angeschlossen, um die Ausgangsfrequenz zu messen.

4.7.1 Messung des 1,2V CAN-Empfängers

Im Anschluss an die Untersuchung des CAN-Treibers wurde die Untersuchung des CAN-Empfängers durchgeführt. Dazu wurden die Eingangssignale CAN_H und CAN_L des CAN-Empfängers durch zwei miteinander synchronisierten Frequenzgeneratoren gespeist. Diese Signale werden in dieser Schaltung benötigt, um das Ausgangssignal RXCAN des CAN-Empfängers zu erzeugen. In Abbildung 51 sind die beiden Signale CAN_H (lila) und CAN_L (grün) zu sehen, die miteinander synchronisiert sind und mit der gleichen Periode gesendet werden. Bei dem gelben Signal handelt es sich um das RXCAN-Signal, das mit Hilfe dieser beiden Signale von der CAN-Empfängerschaltung erzeugt wird.

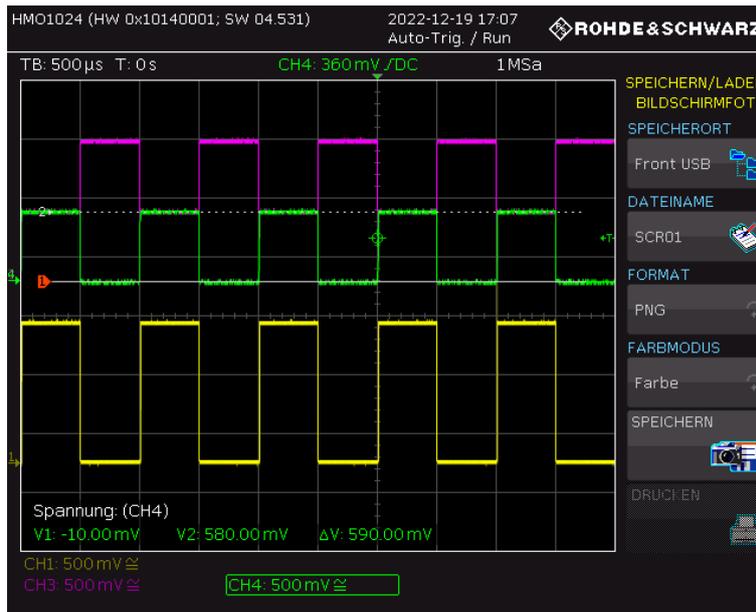


Abbildung 51: Betrieb des 1,2V CAN-Empfängers bei einer Frequenz $f=1\text{KHz}$ und einer Mittenspannung $V_{BUS}=0,6\text{V}$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

Zur Überprüfung der Genauigkeit dieser Schaltung ist auch hier eine Änderung der Mittenspannung erforderlich gewesen.



Abbildung 52: Betrieb des 1,2V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=0,3\text{V}$ und einer Frequenz $f=1\text{KHz}$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.



Abbildung 53: Betrieb des 1,2V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=0,2V$ und eine Frequenz $f=1KHz$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

Nachdem die Mittenspannung auf 0,2V eingestellt worden war, konnte ein Flackern der Signale festgestellt werden. Daher kann festgestellt werden, dass die Schaltung unterhalb dieser Schwelle nicht mehr korrekt funktioniert, da das Ausgangssignal nicht mehr akkurat erzeugt werden kann.

Der gleiche Versuch wurde auch in der entgegengesetzten Richtung durchgeführt, wobei die Mittenspannung schrittweise erhöht wurde.

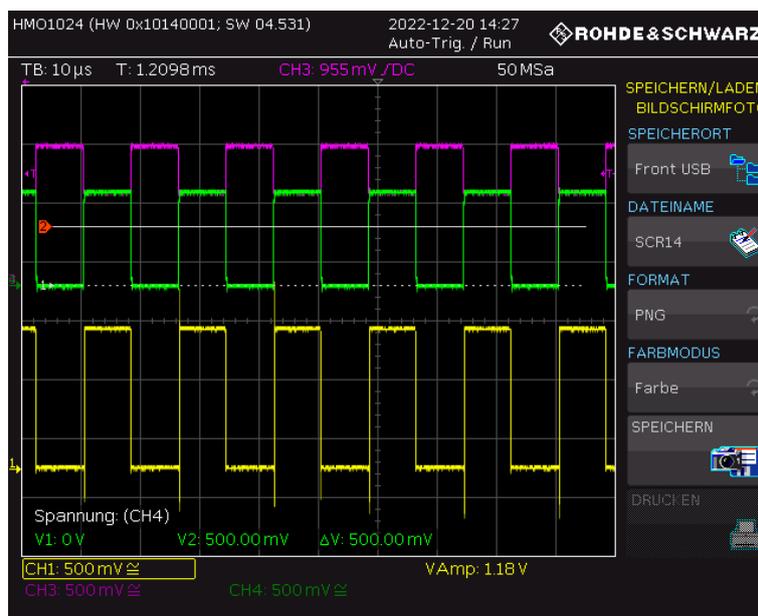


Abbildung 54: Betrieb des 1,2V CAN-Empfängers bei einer Mittenspannung $V_{BUS}=0,8V$ und einer Frequenz von $f=62,5KHz$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

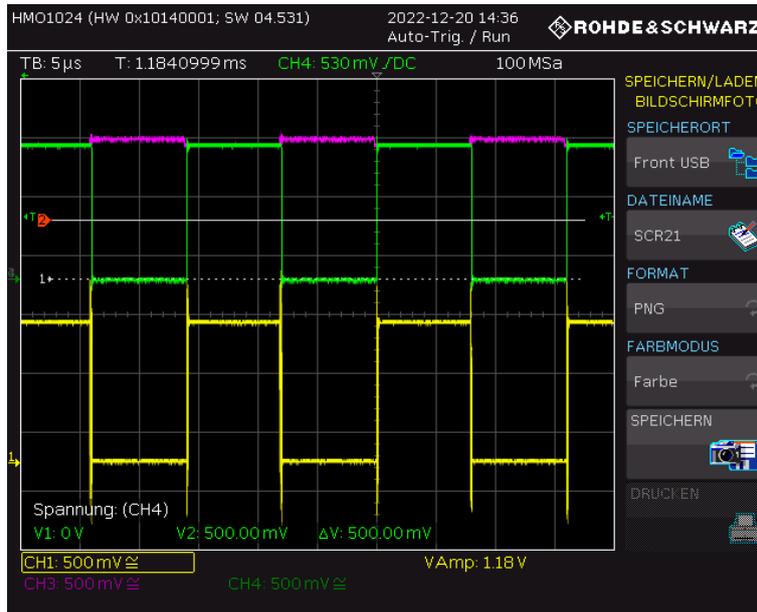


Abbildung 55: Betrieb des 1,2V CAN-Empfängers bei einer Mittelspannung $V_{BUS}=1,15V$ und einer Frequenz $f=62,5KHz$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

Die Funktion der Schaltung war im oberen Schwellenwert-Bereich robuster als im unteren. Die Schaltung ist in der Lage, die beiden Signale bei einer Mittenspannung von $1,15V$ zu bearbeiten, wobei der Maximalwert für das CAN_H Signal bei $1,2V$ liegt.

Als nächstes wurde die Signaldifferenz bei bestimmten Mittenspannungen schrittweise reduziert und der robuste Betrieb des 1,2V CAN-Empfängers auch auf diese Weise überprüft. Die Abbildungen 56, 57, 58, 59 zeigen die Signale bei einer Mittenspannung von $0,6V$.

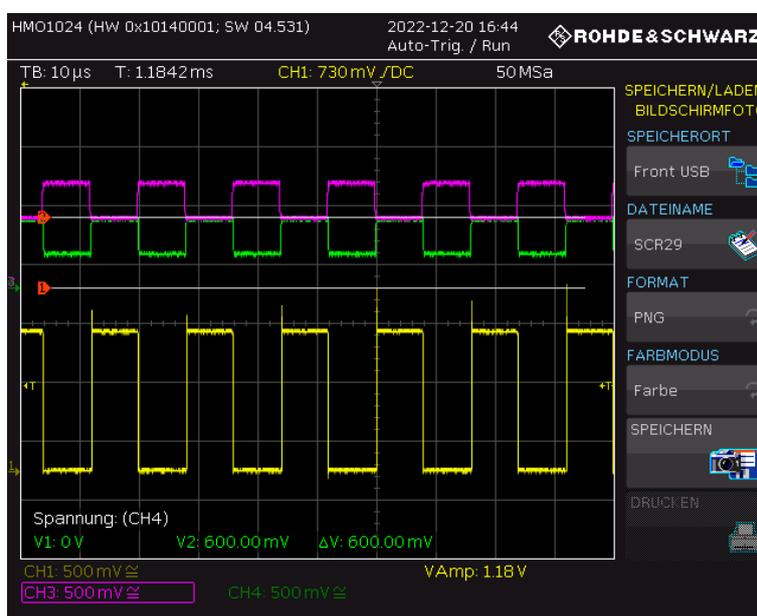


Abbildung 56: Betrieb des 1,2V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=0,6V$, einer Differenzspannung $CAN_H-CAN_L=0,3V$ und einer Frequenz $f=62,5KHz$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

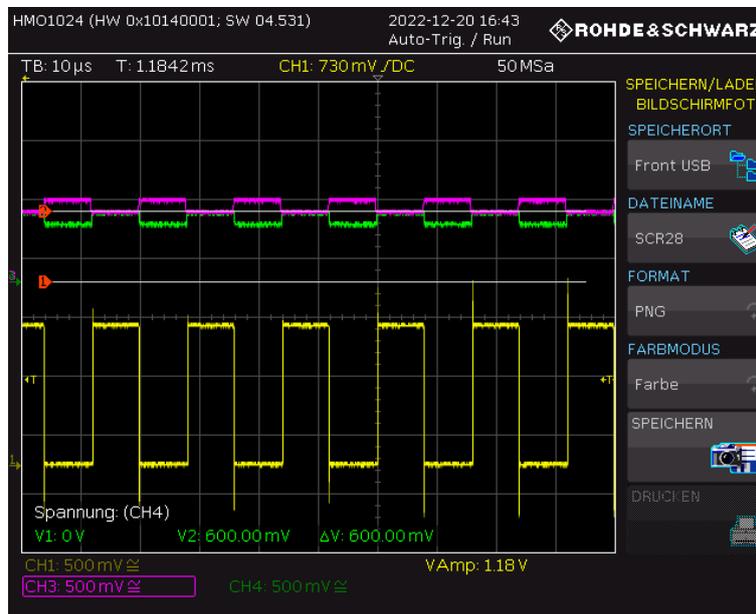


Abbildung 57: Betrieb des 1,2V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=0,6V$, einer Differenzspannung $CAN_H-CAN_L=0,1V$ und einer Frequenz $f=62,5KHz$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

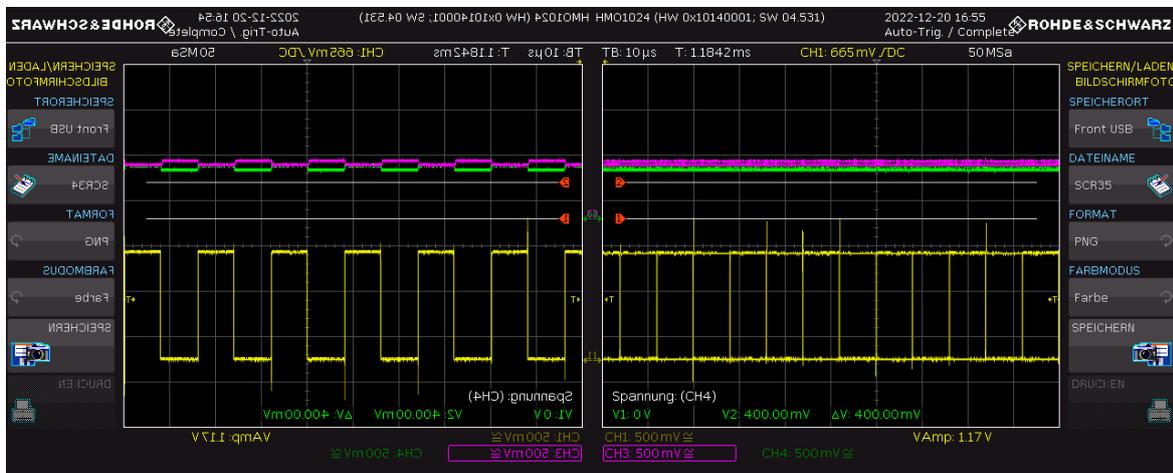


Abbildung 58 und 59: Betrieb des 1,2V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=0,6V$, einer Differenzspannung $CAN_H-CAN_L=0,05V$ und einer Frequenz $f=62,5KHz$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

Bei einer Differenz von 0,05V ist in den beiden Abbildungen 58 und 59 zu erkennen, dass hier kein robuster Betrieb mehr vorliegt. Obwohl die Parameter bei beiden Abbildungen identisch sind, konnten diese beiden Zustände am Oszilloskop in unterschiedlichen Zeitfenstern festgestellt werden. Die Signale überlagern sich zum Teil und es ist nicht mehr möglich, das gewünschte Ausgangssignal zu erzeugen.

Anschließend wurde das gleiche Verfahren für die Mittenspannungen mit 0,4V und 0,8V wiederholt. Die Abbildungen 60, 61 und 62 zeigen die Ergebnisse der Versuche bei einer Mittenspannung $V_{BUS}=0,4V$.

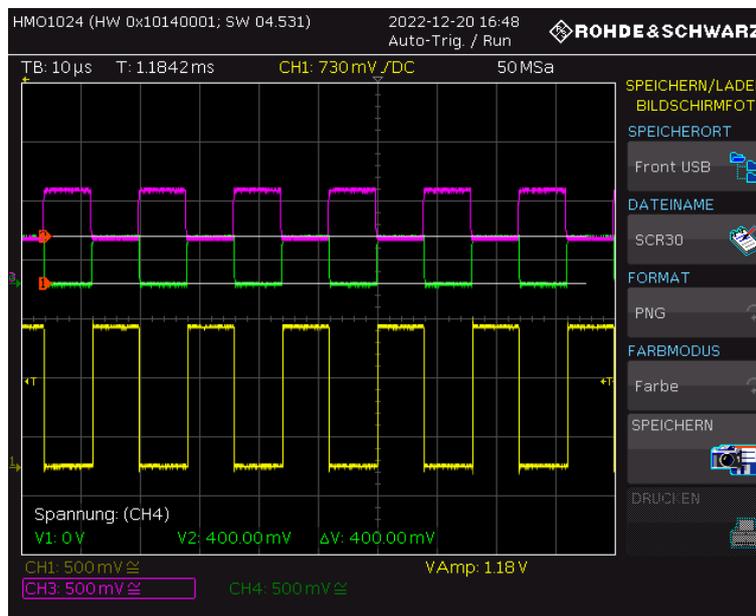


Abbildung 60: Betrieb des 1,2V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=0,4V$, einer Differenzspannung $CAN_H-CAN_L=0,4V$ und einer Frequenz $f=62,5KHz$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

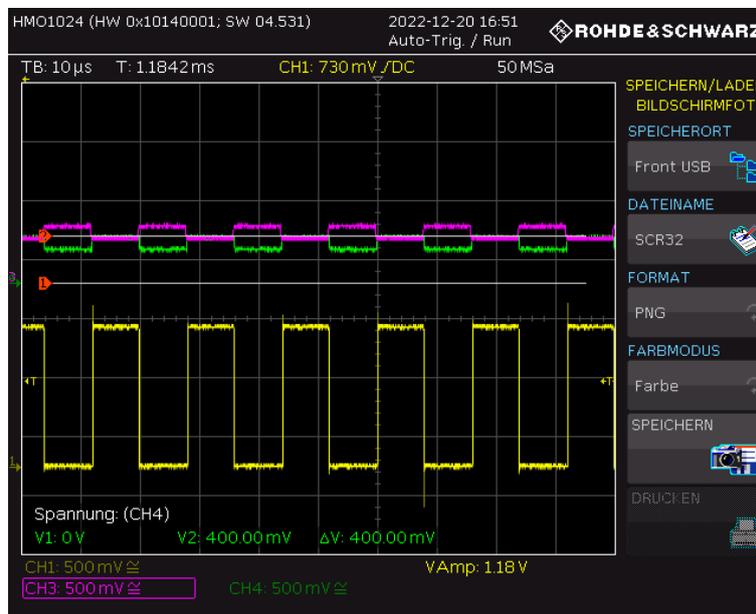


Abbildung 61: Betrieb des 1,2V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=0,4V$, einer Differenzspannung $CAN_H-CAN_L=0,1V$ und einer Frequenz $f=62,5KHz$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

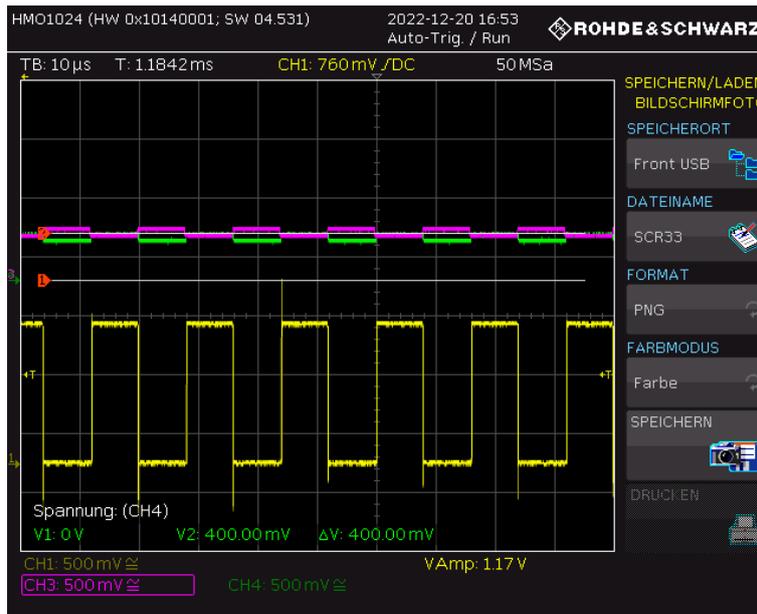


Abbildung 62: Betrieb des 1,2V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=0,4V$, einer Differenzspannung $CAN_H-CAN_L=0,05V$ und einer Frequenz $f=62,5KHz$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

Die Messungen für die Versuche bei einer Mittenspannung von $V_{BUS}=0,8V$ sind in den Abbildungen 63 bis 65 dargestellt.

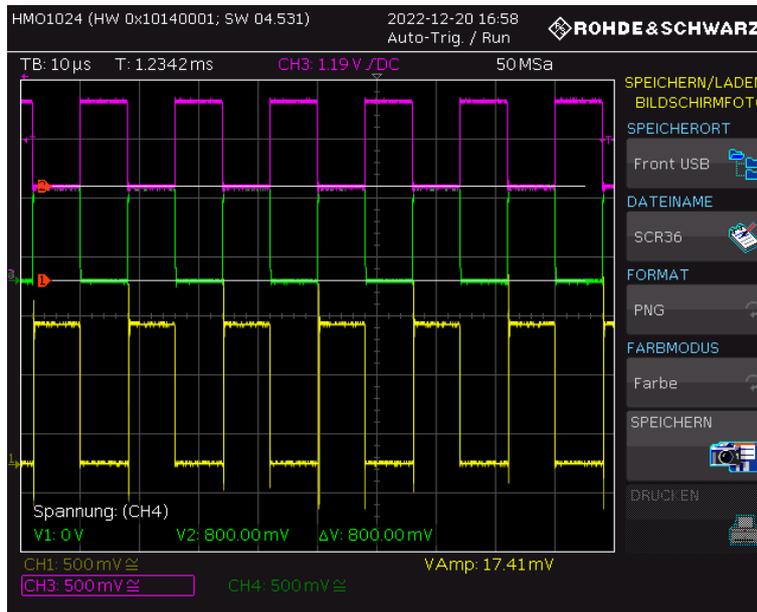


Abbildung 63: Betrieb des 1,2V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=0,8V$, einer Differenzspannung $CAN_H-CAN_L=0,8V$ und einer Frequenz $f=62,5KHz$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

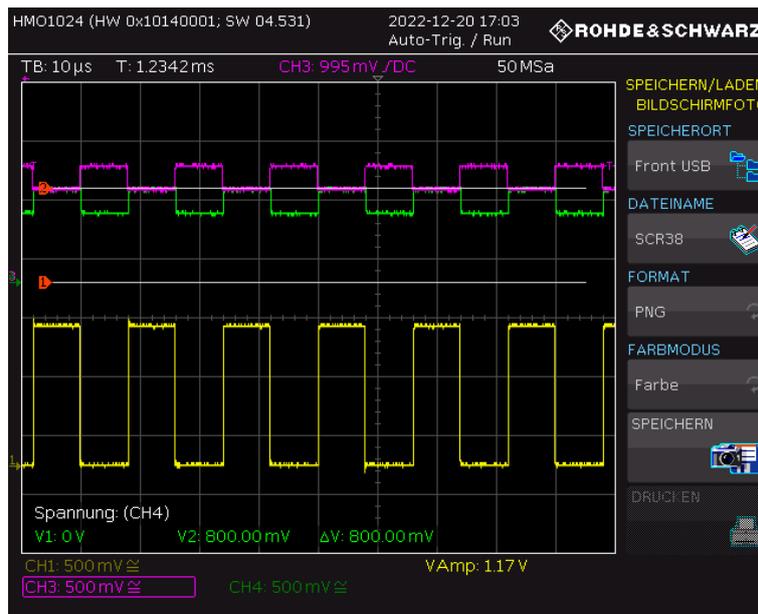


Abbildung 64: Betrieb des 1,2V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=0,8V$, einer Differenzspannung $CAN_H-CAN_L=0,2V$ und einer Frequenz $f=62,5KHz$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

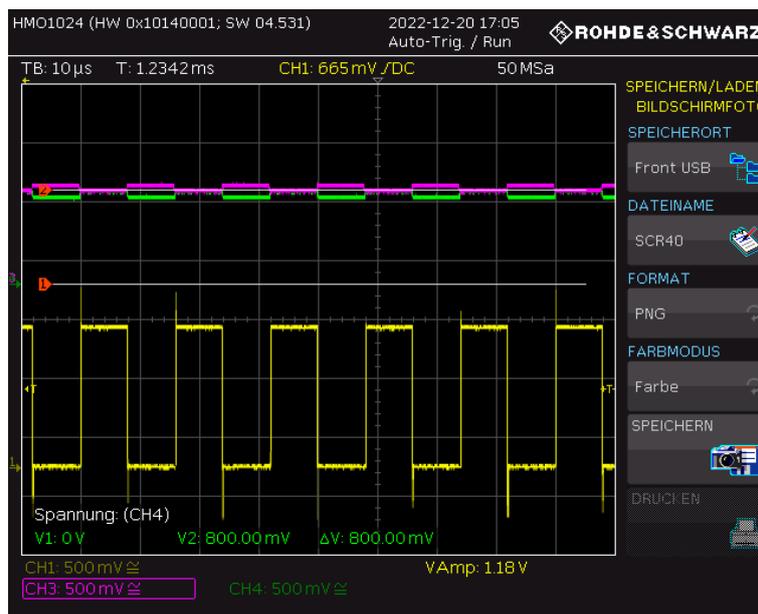


Abbildung 65: Betrieb des 1,2V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=0,8V$, einer Differenzspannung $CAN_H-CAN_L=0,05V$ und einer Frequenz $f=62,5KHz$. CAN_H ist in lila, CAN_L in grün und das CMOS Ausgangssignal in gelb dargestellt.

Aufgrund hardwarebedingter Einschränkungen konnte bei diesen Messungen ab einem Wert von $0,05V$ keine genauere Untersuchung der Schaltung durchgeführt werden, da nicht mehr unterschieden werden kann, ob die auftretenden Fluktuationen auf die Ungenauigkeit der Signalgeneratoren oder auf die Schaltung selbst zurückzuführen sind.

4.8 Versuchsaufbau für die Messung der 5V Regler

Bei diesen Versuchsreihen muss die Leiterplatte wie folgt in Betrieb genommen werden, um mögliche Schäden an den Reglern zu vermeiden:

Zu Beginn ist sicherzustellen, dass D_CAN_IN über die Jumper P7 und P8 nach Masse kurzgeschlossen ist.

1,2V Regler

1. VDD_SUP	1,2V
2. REF_reg	0,6V; 1mA Strombegrenzung
3. VDD_reg_1V2	5V; 2mA Strombegrenzung
4. OUT_reg_1V2	Ausgangsspannung vom Regler muss 1,2V sein

1,2V Yilmaz Regler

1. VDD_SUP	1,2V
2. REF_reg	0,6V; 1mA Strombegrenzung
3. VDD_reg_1V2yil	5V; 2mA Strombegrenzung
4. OUT_reg_1V2yil	Ausgangsspannung vom Regler muss 1,2V sein

2,4V Regler

1. VDD_SUP	1,2V
2. REF_reg	0,6V; 1mA Strombegrenzung
3. VDD_reg_1V2	5V; 2mA Strombegrenzung
IN_reg_1V2	Der Anschluss um den Regler mit 1,2V zu versorgen
4. VDD_reg_2V4	5V; 2mA Strombegrenzung
5. OUT_reg_2V4	Ausgangsspannung vom Regler muss 2,4V sein

3,6V Regler

1. VDD_SUP	1,2V
2. REF_reg	0,6V; 1mA Strombegrenzung
3. VDD_reg_1V2	5V; 2mA Strombegrenzung
IN_reg_1V2	Der Anschluss um den Regler mit 1,2V zu versorgen
4. VDD_reg_3V6	5V; 2mA Strombegrenzung
5. OUT_reg_3V6	Ausgangsspannung vom Regler muss 3,6V sein

Am entsprechenden Anschluss VDD_reg_x kann die Spannung für die Line Regulation und der Strom an den vorgesehenen Jumpern vor den OUT_reg_x Steckern für die Load Regulation eingespeist und erhöht werden. Für die interne oder externe Versorgung der 2,4V und 3,6V Regler mit 1,2V ist darauf zu achten, dass der Jumper P16 in der richtigen Position gesteckt ist.

4.8.1 Messung der 5V-Regler

Die 5V-Regler sollten, wie in Abschnitt 2.1.3 beschrieben, Spannungen von 1,2V, 2,4V und 3,6V erzeugen. Um zu überprüfen, ob die gewünschten Ausgangsspannungen an den Reglerausgängen anliegen, wurden diese Regler zunächst in Betrieb genommen und ausgemessen. Auf dem Chip befindet sich außerdem ein weiterer 1,2V-Regler, der ebenfalls im Rahmen dieser Arbeit charakterisiert wurde, den sogenannten Yilmaz-Regler. Bei der manuellen Messung konnte bei diesem Yilmaz-Regler zusätzlich beobachtet werden, dass er im Gegensatz zum anderen 1,2V-Regler einen höheren Ruhestrom aufweist. Für den 1,2V-Regler liegt der Ruhestrom bei 0,9mA und für den Yilmaz-Regler liegt dieser Wert bei 1,9mA. Die 2,4V und 3,6V Regler benötigen die 1,2V Ausgangsspannung des 1,2V Reglers. Diese Spannung kann jedoch auch durch eine externe Versorgung eingespeist werden, um diese Regler unabhängig vom 1,2V Regler prüfen zu können. Aus diesem Grund wurden diese 2,4V- und 3,6V-Regler zusätzlich mit einer externen Versorgung von 1,2V untersucht. Anschließend wurde für jeden Regler eine automatisierte Line- und Load-Regulation durchgeführt. Ziel dieser Messreihen ist die Untersuchung der Regler hinsichtlich ihres Einschaltverhaltens und ihrer Strombelastbarkeit. Bei der Line Regulation wird die Eingangsspannung an den Reglern in Schritten von 0,01V von 0V bis 5,5V erhöht und die Ausgangsspannung aufgezeichnet. Bei der Load Regulation wird der Regler am Eingang mit einem Strom in Schritten von 1mA von 0 bis 200mA belastet und die Ausgangsspannung auf ihre Belastbarkeit untersucht. In diesem Fall ist zu erwarten, dass die Spannung am Ausgang stabil bleibt und dass es trotz dieses Stromes zu keinem Spannungseinbruch kommt. In den folgenden Diagrammen ist dargestellt, wie die Spannungen während diesen Messreihen verlaufen.

4.8.2 Line Regulation

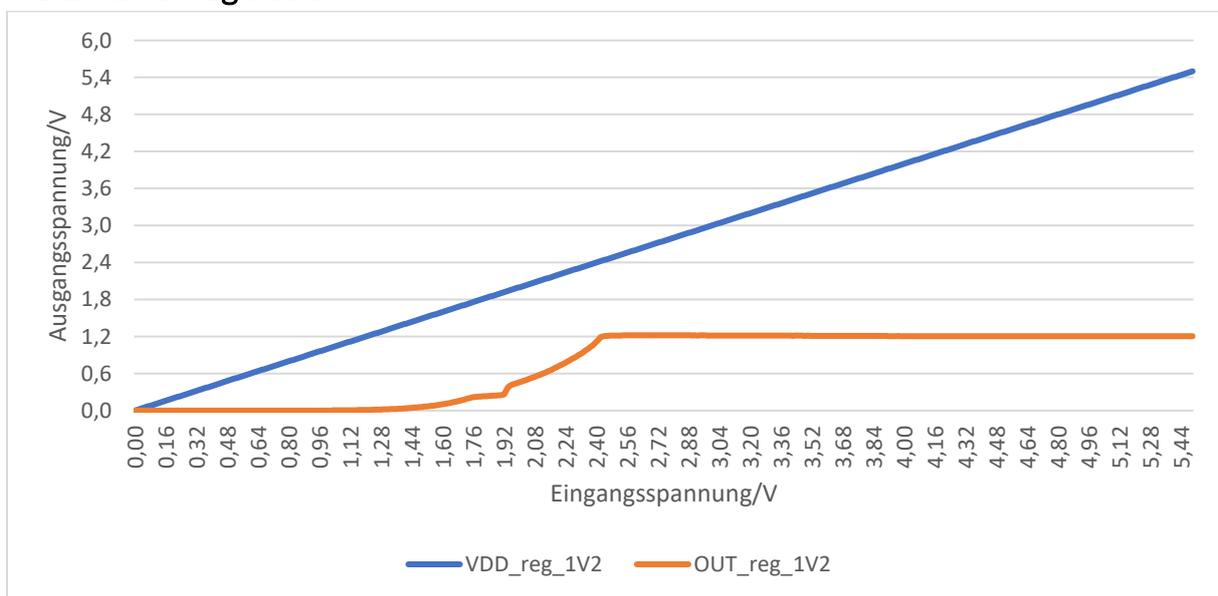


Abbildung 66: Line Regulation des 1,2V-Reglers

Abbildung 66 zeigt, wie sich die Ausgangsspannung für den 1,2V-Regler während der Line Regulation entwickelt. Die Eingangsspannung VDD_reg_1V2 wird in Schritten von 0,01V erhöht und die Ausgangsspannung OUT_reg_1V2 gemessen. Es ist zu erkennen, dass die

Ausgangsspannung den gewünschten Wert von 1,2V erreicht, wenn am Eingang ca. 2,4V anliegen. Danach ist diese Spannung bis zur maximalen Eingangsspannung von 5,5V stabil.

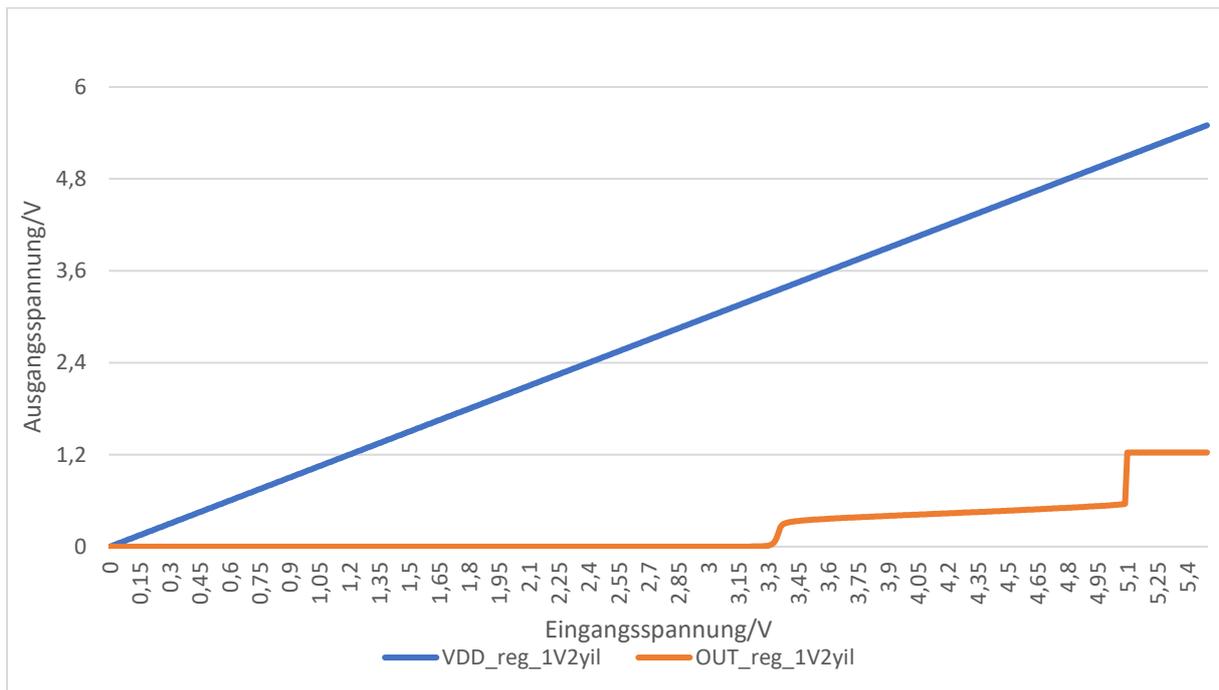


Abbildung 67: Line Regulation des 1,2V Yilmaz Reglers

Mit Hilfe der Automatisierung wurde auch der bereits erwähnte Yilmaz-Regler charakterisiert. Es wurde sowohl bei der manuellen Messung als auch bei der automatischen Messung deutlich, dass dieser Regler sich erst bei relativ hohen Eingangsspannungen einschaltet. Die Regler sind für Eingangsspannungen von 5V ausgelegt, jedoch startete der Yilmaz-Regler bei der Line Regulation erst bei einer Spannung von 5,1V und bei der manuellen Messung erst bei 5,5V. Abgesehen davon erfüllt der Regler die Anforderung, zuverlässig eine Ausgangsspannung von 1,2V zu generieren.

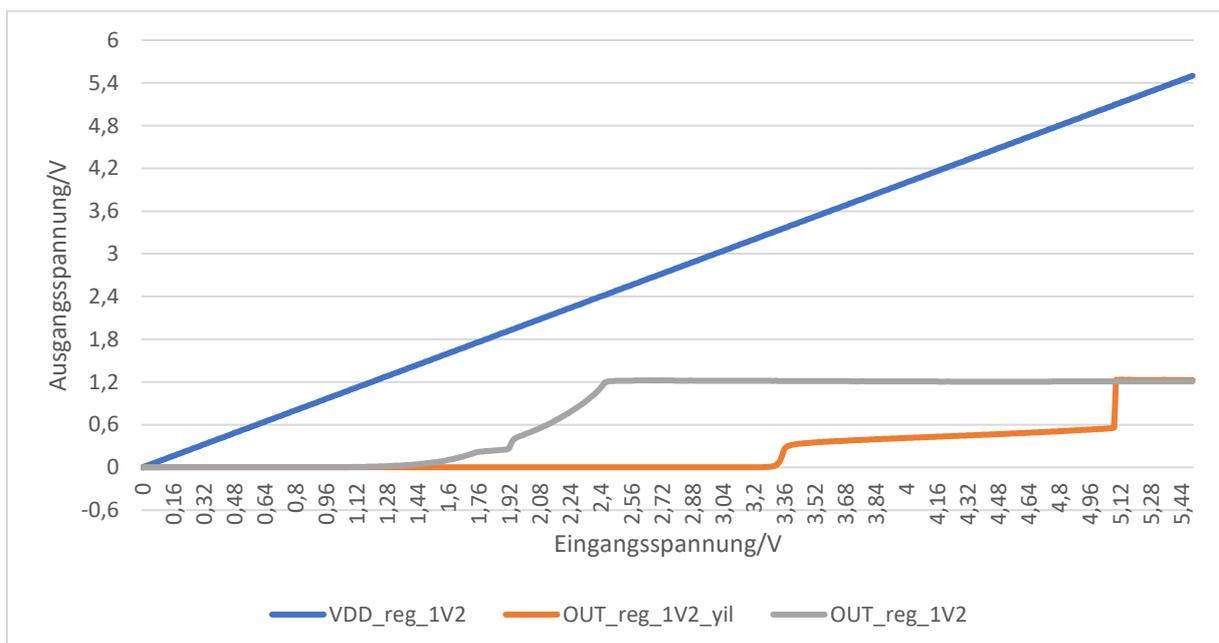


Abbildung 68: 1,2V-Regler und Yilmaz Regler

Abbildung 68 zeigt die Verläufe der Reglerausgangsspannungen des 1,2V-Reglers und des 1,2V-Yilmaz-Regler, um die Unterschiede beim Einschaltverhalten zu verdeutlichen.

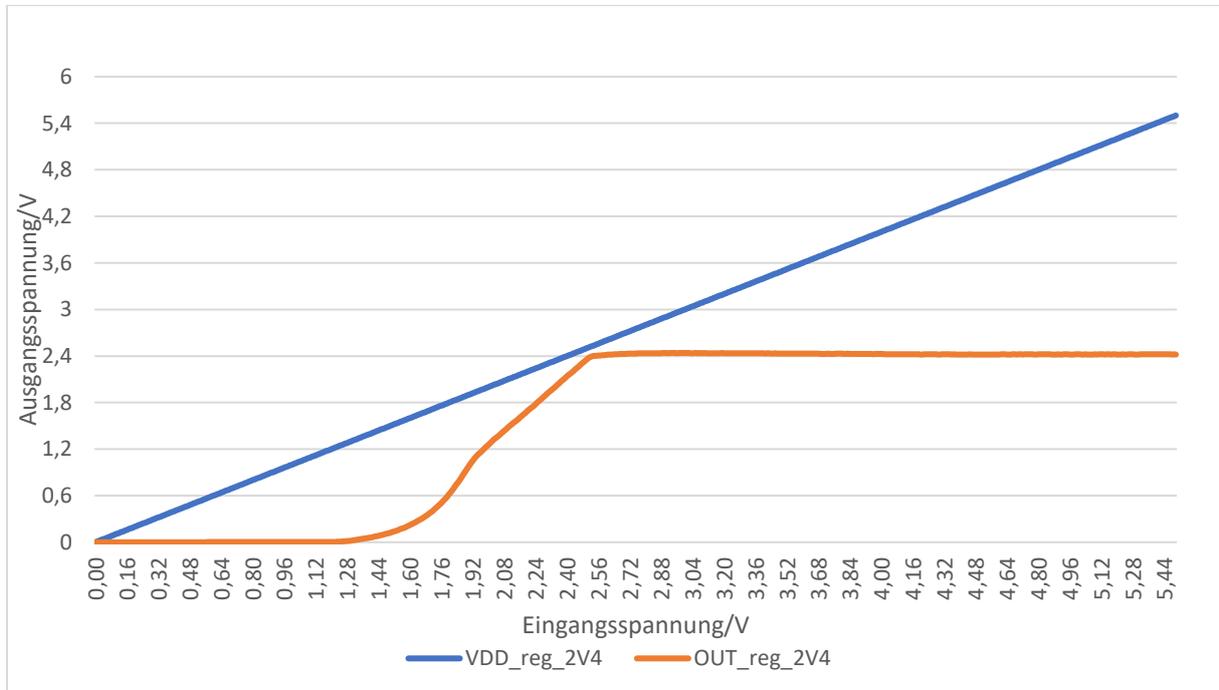


Abbildung 69: Line Regulation des 2,4V-Reglers mit externer 1,2V Versorgung

Das Diagramm für die Line Regulation des 2,4V-Reglers mit Fremdeinspeisung der 1,2V Spannung ist in Abbildung 69 dargestellt. Die Ausgangsspannung erreicht den erwarteten Wert von 2,4V bei einer Eingangsspannung von ca. 2,5V. Danach ist sie bis zu einer Eingangsspannung von 5,5 V stabil.

Abbildung 70 zeigt den Verlauf der Ausgangsspannung für den 2,4V-Regler mit interner Versorgung bei variabler Eingangsspannung. Es ist kein großer Unterschied zur externen Versorgung zu erkennen, d.h. es ist möglich, diesen Regler mit der vom 1,2V-Regler erzeugten Spannung zu betreiben.

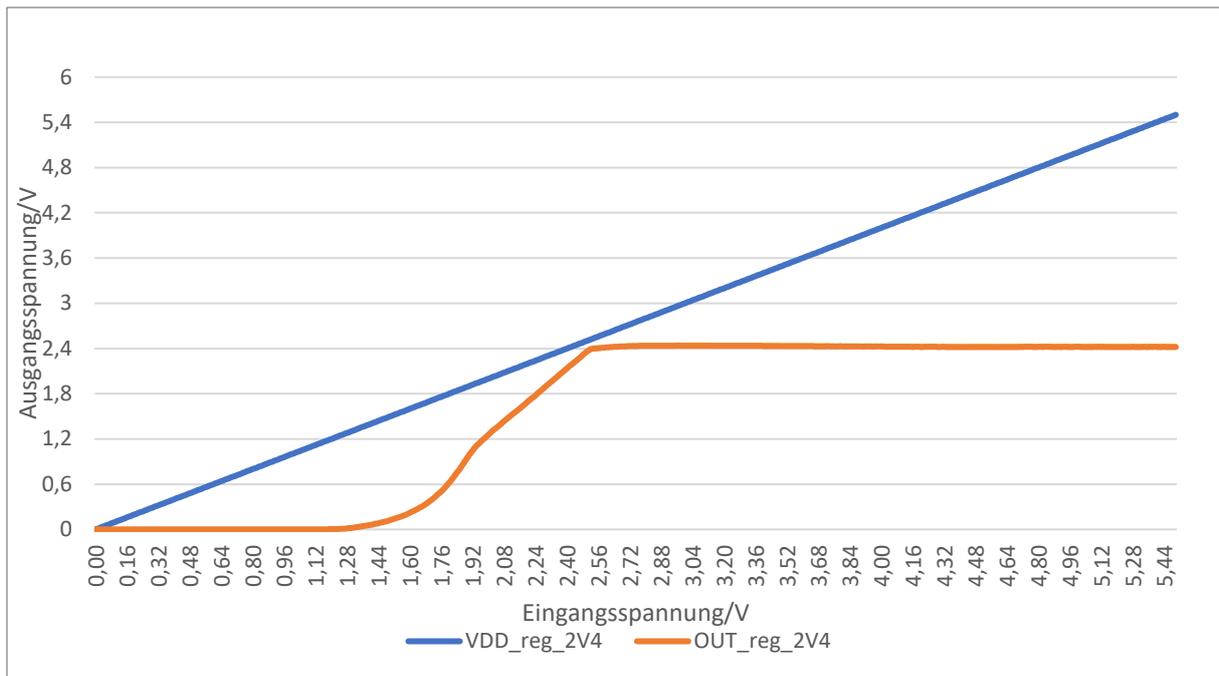


Abbildung 70: Line Regulation des 2,4V-Reglers mit interner Versorgung der 1,2V Spannung

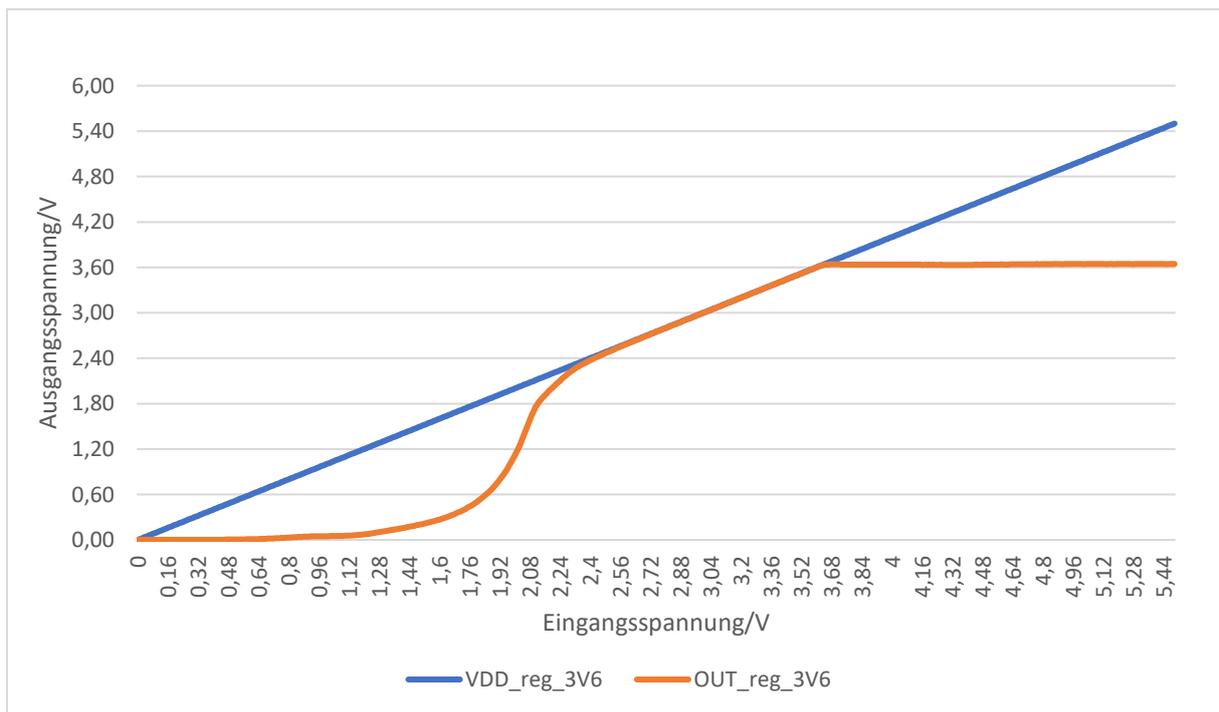


Abbildung 71: Line Regulation des 3,6V-Reglers mit externer Versorgung der 1,2V Spannung

Abbildung 71 zeigt den Verlauf der Ausgangsspannung des 3,6V Reglers bei variabler Eingangsspannung und mit externer Versorgung der 1,2V Spannung. Auch dieser Regler liefert bei der Messung eine konstante Ausgangsspannung von 3,6V.

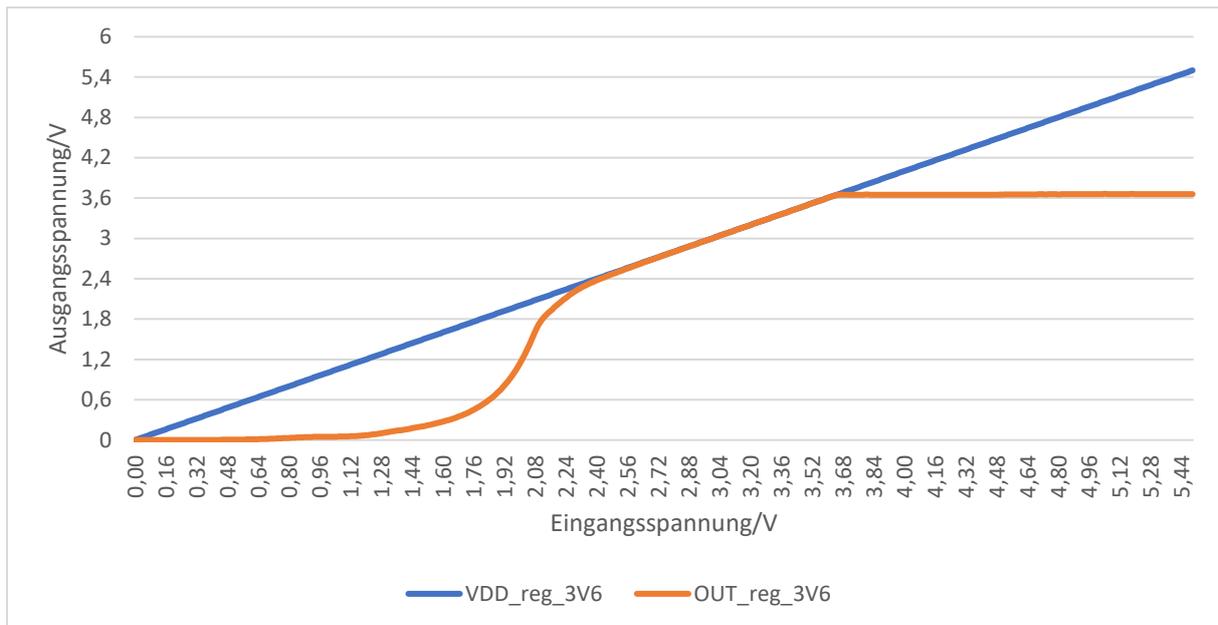


Abbildung 72: Line Regulation des 3,6V-Reglers mit Interner Versorgung der 1,2V Spannung

Zwischen der Versorgung durch eine externe Spannungsquelle und der Versorgung durch den 1,2V-Regler ist auch hier kein großer Unterschied festzustellen.

4.8.3 Load Regulation

Nach der Charakterisierung der Regler in Bezug auf die Line Regulation wurde für diese Regler auch eine Load Regulation durchgeführt. Bei diesen Messungen wird der Regler am Eingang mit einem Strom von 0 bis 200mA belastet, der in Schritten von 0,01mA erhöht wird. Während dieser Zeit wird die Spannung am Ausgang des Reglers mit Hilfe der Software über ein Multimeter gemessen und aufgezeichnet.

Abbildung 73 zeigt den Verlauf der Ausgangsspannung OUT_reg_1V2 in Abhängigkeit vom Strom. Mit zunehmender Belastung ist ein geringer Spannungsabfall festzustellen. Dieser Spannungsabfall beträgt etwa 0,05-0,1V. Bei dieser Messung wurde eine Ausgangsspannung von 1,14V bei 200mA gemessen.

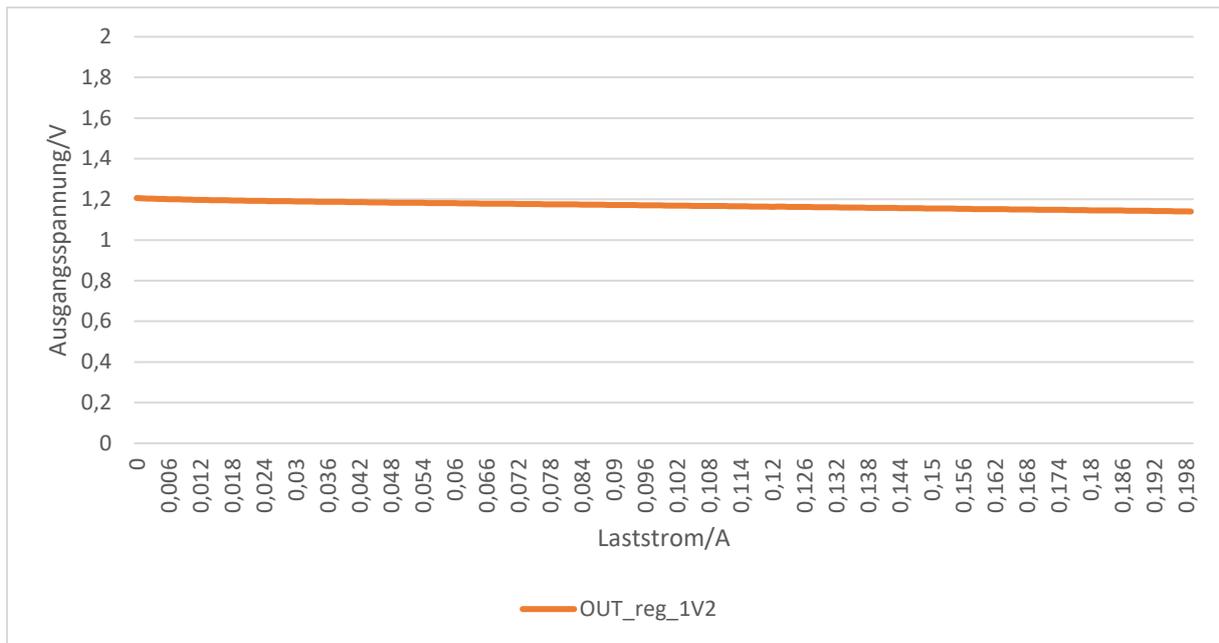


Abbildung 73: Load Regulation des 1,2V-Reglers

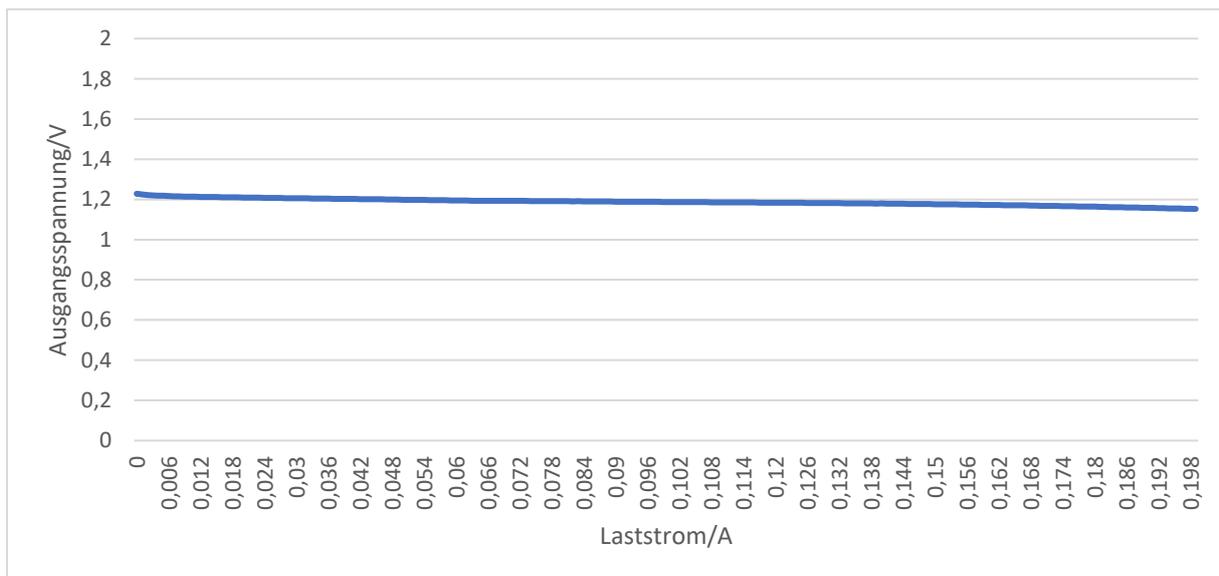


Abbildung 74: Load Regulation des 1,2V Yilmaz Reglers

Der Yilmaz-Regler zeigte ähnliche Eigenschaften wie der 1,2V-Regler. Der zugeführte Strom beeinflusst die Ausgangsspannung dieses Reglers auf die gleiche Weise. Dieser startet jedoch mit einer um ca. 0,2V höheren Spannung als der 1,2V-Regler. Aus diesem Grund ist die Ausgangsspannung bei einer Strombelastung von 200mA etwas höher und beträgt 1,15V.

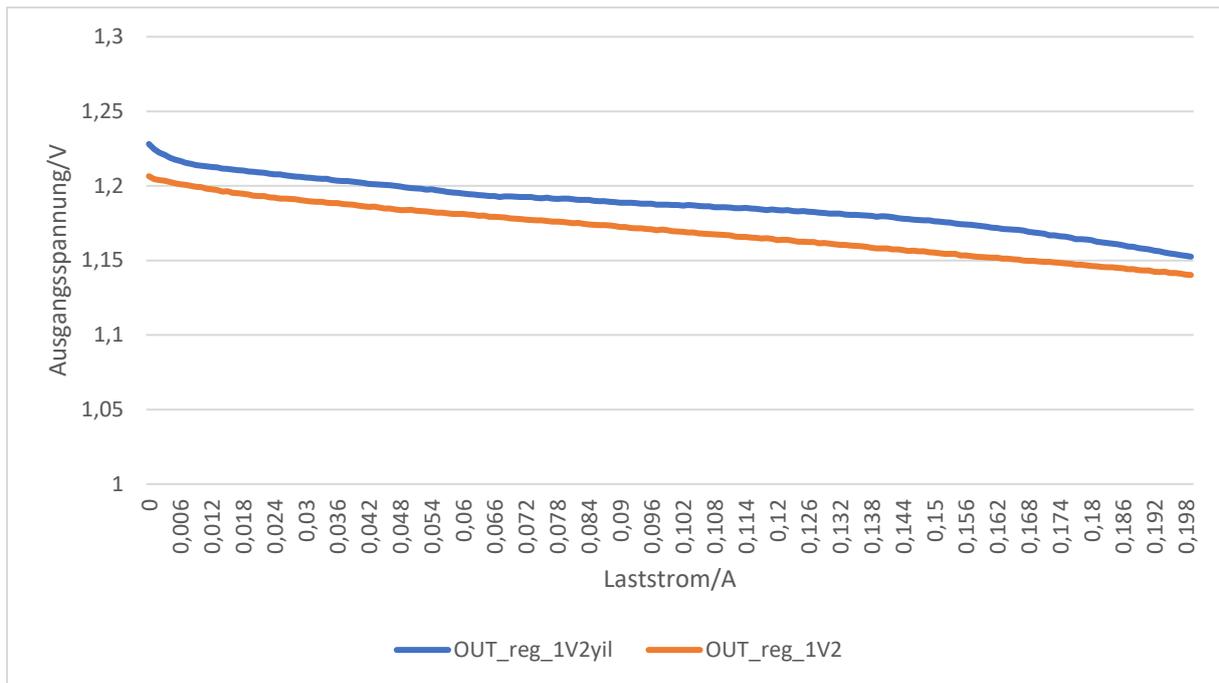


Abbildung 75: Load Regulation des 1,2V-Reglers und des 1,2V Yilmaz Reglers

In Abbildung 75 ist die Ausgangsspannung der beiden genannten 1,2V-Regler gemeinsam dargestellt. Sie dient zum Vergleich der beiden Spannungsverläufe bei gleicher Strombelastung.

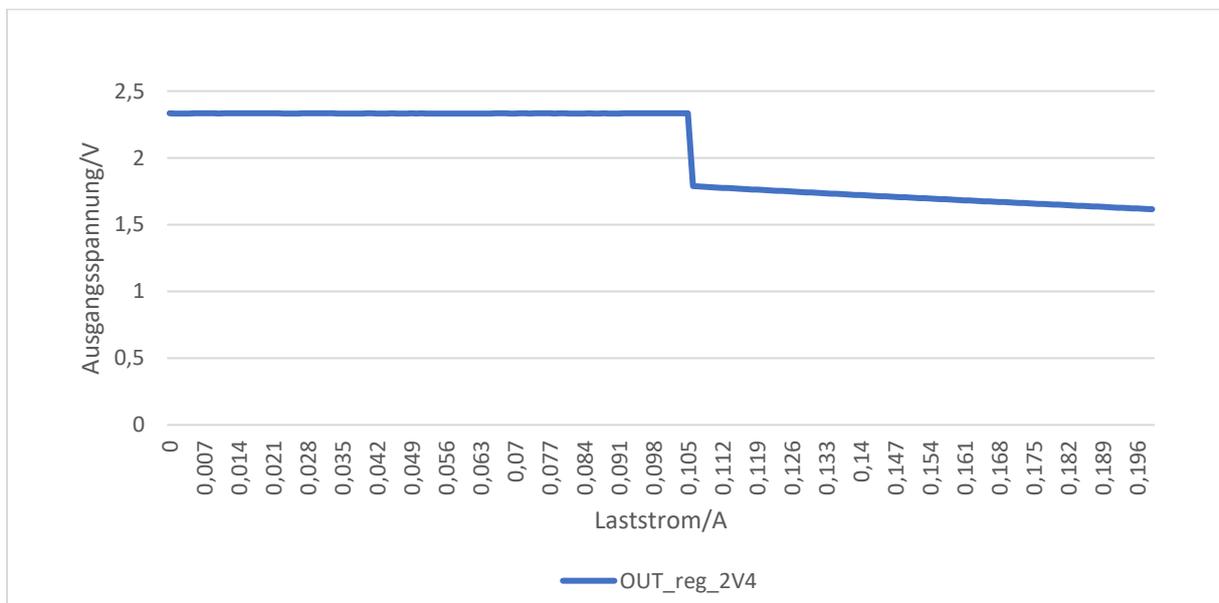


Abbildung 76: Load Regulation des 2,4V-Reglers mit interner 1,2V Versorgung

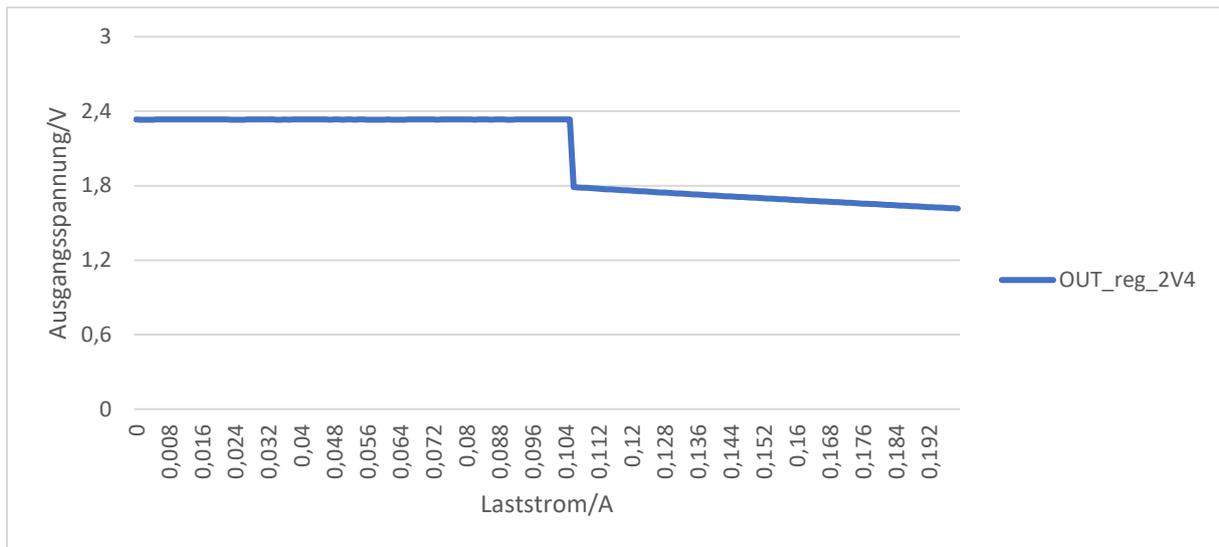


Abbildung 77: Load Regulation des 2,4V-Reglers mit externer 1,2V Versorgung

Die Abbildungen 76 und 77 zeigen die Spannungsverläufe der Load Regulation bei interner und externer Versorgung des 2,4V-Reglers. Bei dieser Messung brach der Regler bei ca. 100mA ein. Dies führte auch dazu, dass der Regler nach dieser Messung defekt war. Die Ursache für dieses Verhalten ist sehr wahrscheinlich auf eine Fehlfunktion der Steuersoftware des Sourcemeters zurückzuführen, der den Reglerausgang belastet. Es hat den Anschein, dass der Sourcemeter bei Erreichen eines Laststromes von 100mA einen wesentlich höheren Strom als erwünscht aufnimmt und dadurch den Regler so stark belastet, dass der außerhalb des spezifischen Bereichs liegt und aus diesem Grund mindestens ein Transistor der Reglerschaltung auf Grund einer Überspannung beschädigt wird.

Die Kennlinien des 3,6V-Reglers sind in den folgenden Abbildungen 78, 79 und 80 dargestellt. Beim Testen dieses Reglers fiel die Ausgangsspannung bei der ersten Messung nur um 0,1V ab, bei einer erneuten Messung brach der Regler jedoch wie beim 2,4V-Regler bei ca. 100mA zusammen. Dabei schien der Chip auch eine Temperaturerhöhung erhalten zu haben. Der Regler schien zu diesem Zeitpunkt nicht defekt zu sein und wurde nach Abkühlung des Chips mit einem Lüfter, der unterhalb der Platine positioniert wurde, gekühlt und erneut charakterisiert. Der Versuch mit dem Kühler brachte jedoch keine merkliche Verbesserung gegenüber der zu Beginn gemessenen Versuchsreihe, bei der kein Einbruch der Ausgangsspannung auftrat. Ob der Kühler dazu beigetragen hat, zu verhindern, dass der Regler erneut zusammenbricht, kann nicht mit hinreichender Gewissheit gesagt werden. Weitere Tests sind erforderlich, um dieses Ereignis zu erklären.

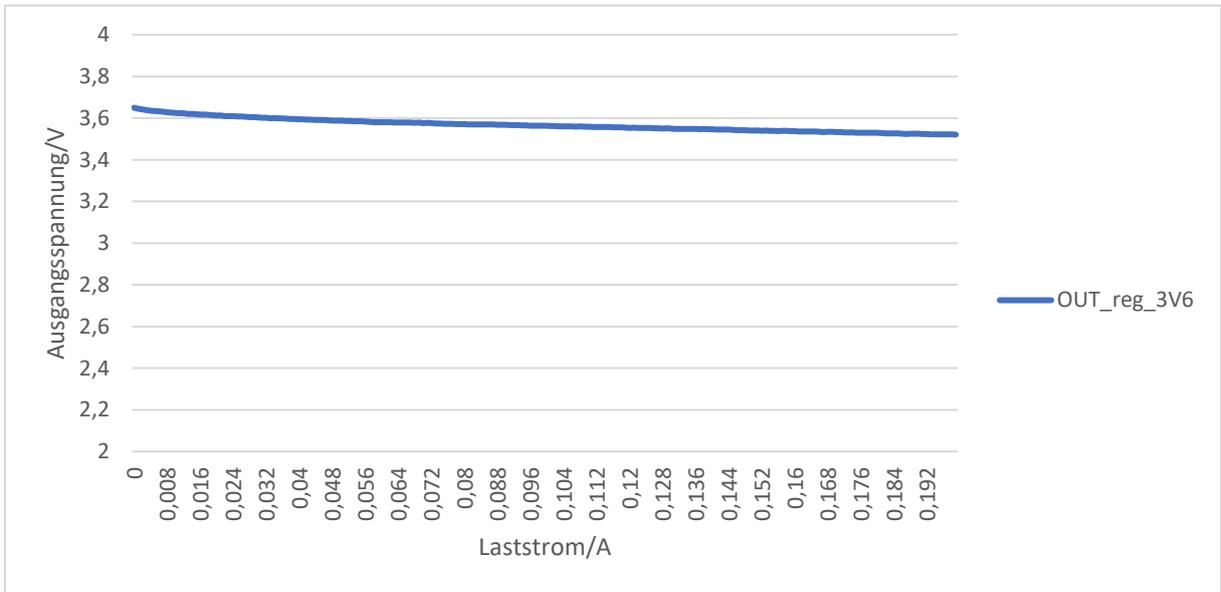


Abbildung 78: Load Regulation des 3,6V-Reglers bei der kein abrupter Spannungseinbruch bei 100mA zu verzeichnen ist

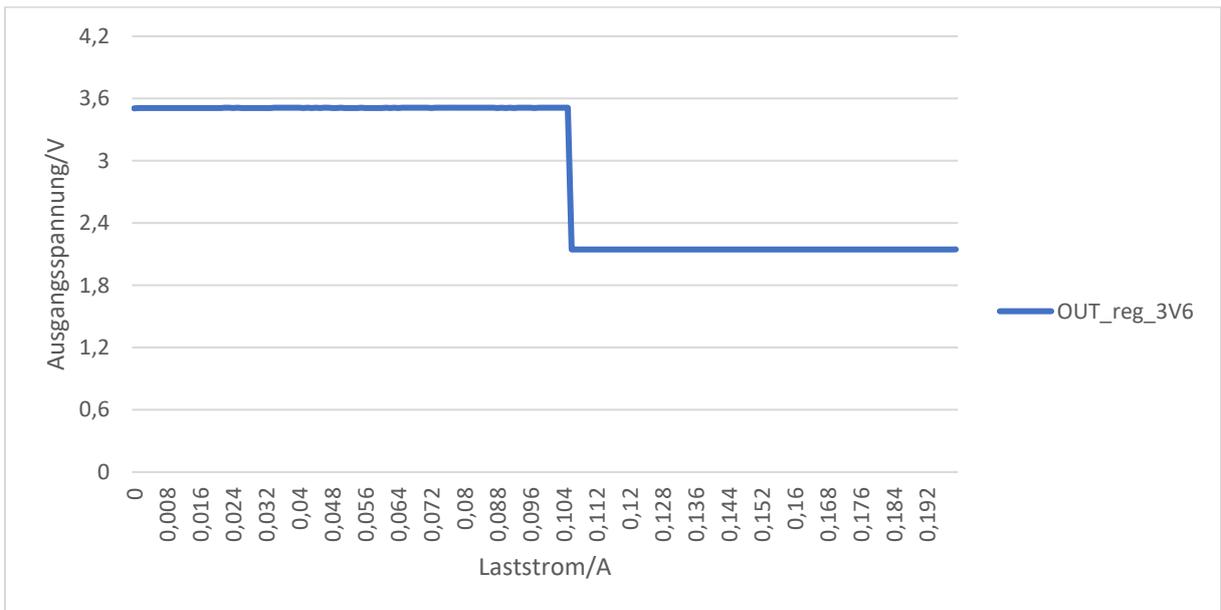


Abbildung 79: Load Regulation des 3,6V-Reglers bei der ein abrupter Spannungseinbruch bei 100mA zu verzeichnen ist

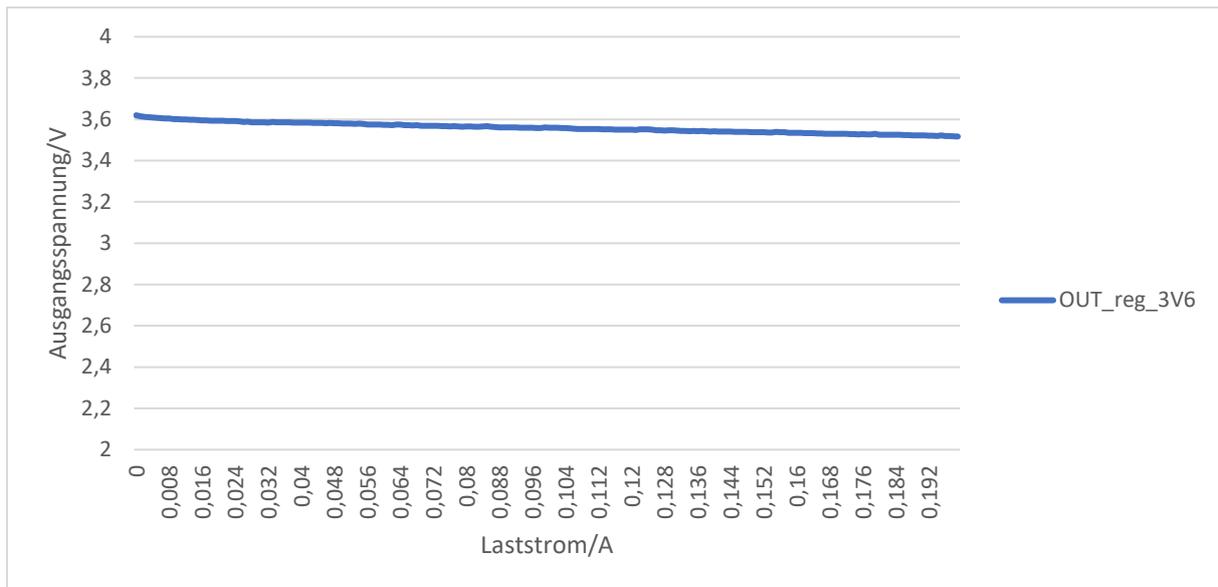


Abbildung 80: Load Regulation des 3,6V Reglers mit Lüfter

4.9 Versuchsaufbau für die Messung des 3,6V CAN-Treibers

Die folgenden Vorkehrungen müssen getroffen werden, um den 3,6V CAN-Treiber in Betrieb zu nehmen:

D_CAN_VBUS:	1,8V Spannung; Jumper P4 nach IN_VBUS setzen
D_CAN_IN:	Am Frequenzgenerator: Amplitude 1,2V Offset 0,6V 50 Ohm Eingangswiderstand
D_CAN_H/L:	messen über Oszilloskop mit den Jumpfern P12, P13
VDD_SUP:	1,2V Spannung
D_CAN_VDD1V2:	1,2V Spannung; Jumper P3 nach unten
D_CAN_VDD2V4:	2,4V Spannung; Jumper P2 nach oben
D_CAN_VDD3V6:	3,6V Spannung; Jumper P1 nach oben

Für D_CAN_IN ist drauf zu achten, dass die Jumper beim SMA-Anschluss richtig gesetzt sind.

4.9.1 Messung des 3,6V CAN-Treibers

Der folgende Abschnitt beschreibt die Untersuchung der CAN-Treiber Schaltung, welche CAN-Signale mit 3,6V Pegel generieren kann. Abbildung 81 zeigt die beiden Ausgangssignale CAN_H und CAN_L auf dem Oszilloskop, die vom CAN-Treiber erzeugt werden.

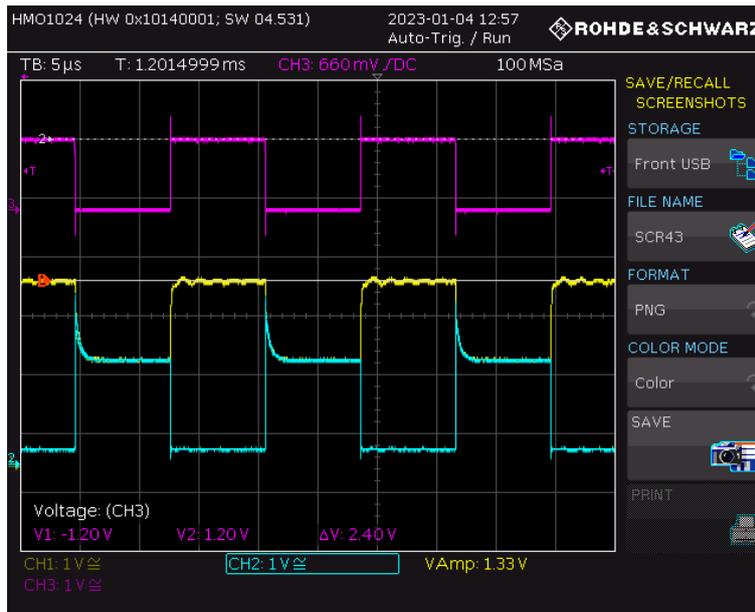


Abbildung 81: Signale des 3,6V CAN-Treibers bei einer Frequenz von $f=62,5\text{kHz}$. D_CAN_H ist in gelb, D_CAN_L in türkis und das CMOS Eingangssignal in lila dargestellt.

In Abbildung 81 ist das Signal CAN_H gelb und CAN_L blau dargestellt. Es ist zu erkennen, dass das CAN_H-Signal bei dieser Schaltung etwas schwingt. Außerdem wurde festgestellt, dass das CAN_H-Signal nicht die gewünschte Maximalspannung von 3,6V erreicht. An dieser Stelle wurde eine maximale Spannung von 3,1V gemessen. Dieses Ergebnis war auch bei früheren Messungen zu beobachten. Die erste Vermutung für dieses Verhalten ist, dass der Pull-Up Zweig des CAN-Treibers zu hochohmig ist.

Wie beim 1,2V CAN-Treiber wurden auch bei dieser Schaltung die Signale mit unterschiedlichen Frequenzen getestet. Die Signalverläufe bei diesen Frequenzen sind in den folgenden Abbildungen dargestellt.

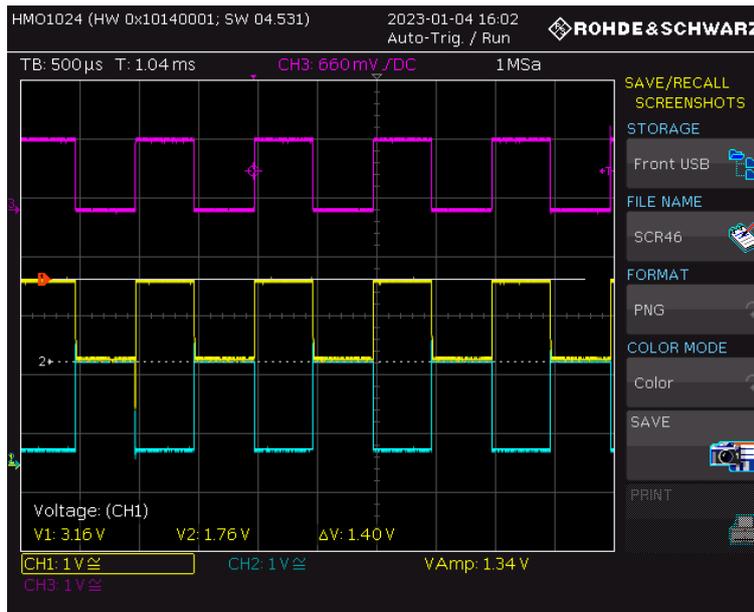


Abbildung 82: Betrieb des 3,6V CAN-Treibers bei der Frequenz $f=1\text{kHz}$. D_CAN_H ist in gelb, D_CAN_L in türkis und das CMOS Eingangssignal in lila dargestellt.

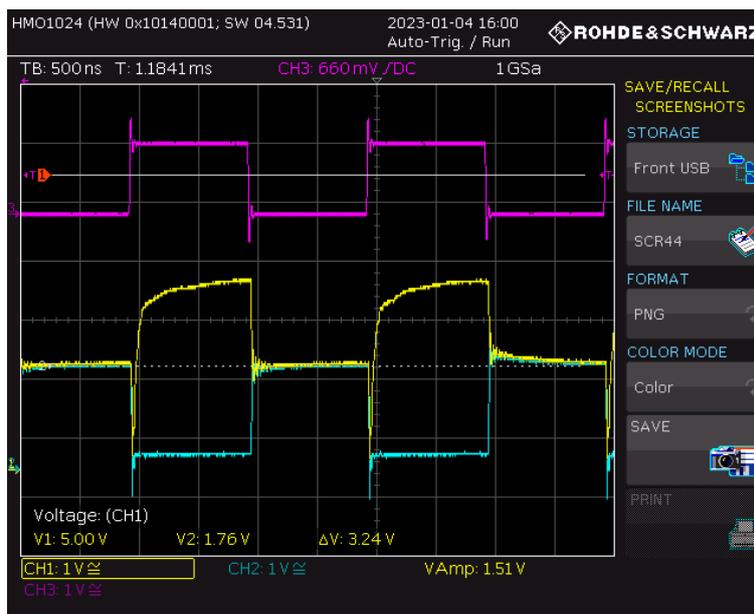


Abbildung 83: Betrieb des 3,6V CAN-Treibers bei der Frequenz $f=500\text{kHz}$. D_CAN_H ist in gelb, D_CAN_L in türkis und das CMOS Eingangssignal in lila dargestellt.

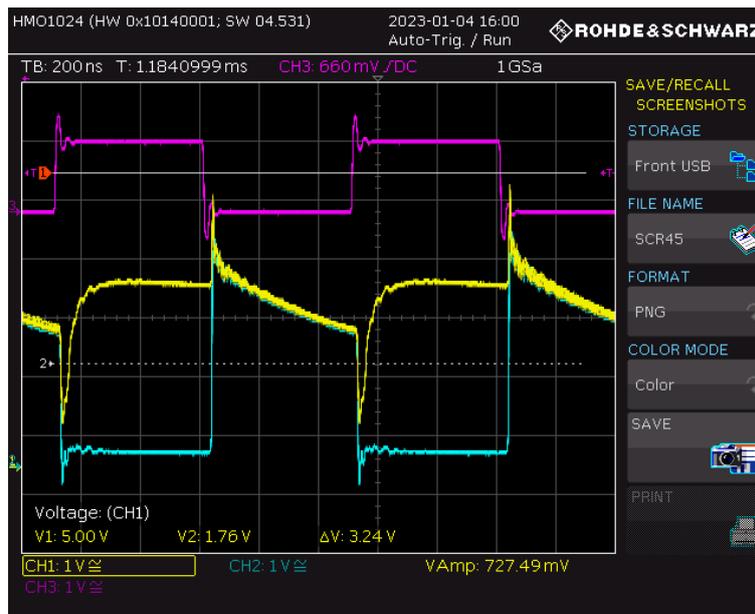


Abbildung 84: Betrieb des 3,6V CAN-Treibers bei der Frequenz $f=1\text{MHz}$. D_CAN_H ist in gelb, D_CAN_L in türkis und das CMOS Eingangssignal in lila dargestellt.

Wie in den Abbildungen zu sehen ist, wirkt sich eine schnellere Taktfrequenz stark auf die erzeugten Signale aus. Die in der konkreten Anwendung des MOPS Chips benötigte Frequenz von ca. 50KHz wird jedoch problemlos erreicht.

Darüber hinaus wurde die 3,6V CAN-Treiber Schaltung auch bei verschiedenen VBUS-Spannungen untersucht. Der kleinste Wert, der bei dieser Messreihe für VBUS eingestellt wurde, war eine Spannung von 0,9V und die maximale Spannung war 2,7V.

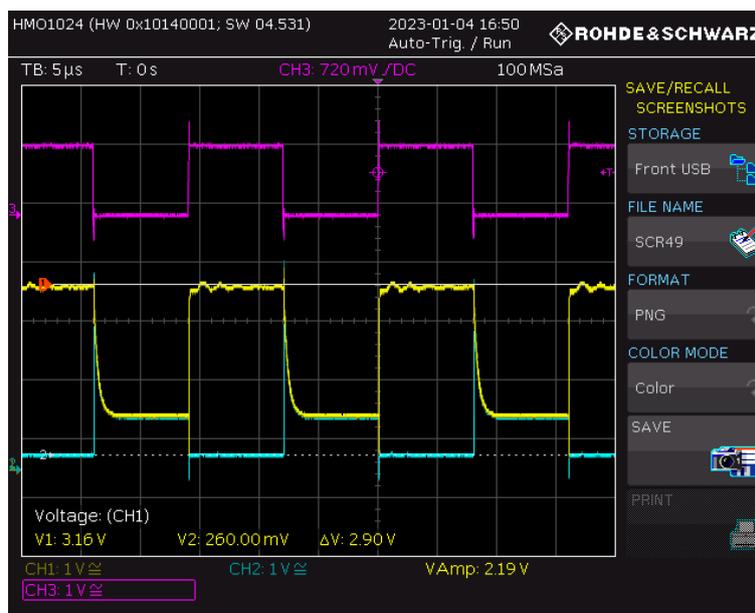


Abbildung 85: Betrieb des 3,6V CAN-Treibers bei der Frequenz $f=62,5\text{KHz}$ und einer Mittenspannung von $\text{VBUS}=0,9\text{V}$. D_CAN_H ist in gelb, D_CAN_L in türkis und das CMOS Eingangssignal in lila dargestellt.

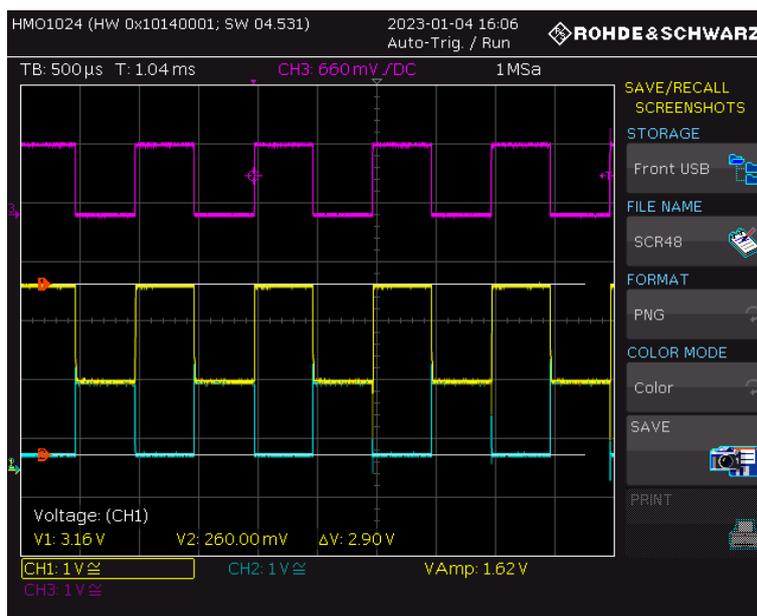


Abbildung 86: Betrieb des 3,6V CAN-Treibers bei der Frequenz $f=1\text{kHz}$ und einer Mittenspannung von $V_{\text{BUS}}=1,5\text{V}$. D_CAN_H ist in gelb, D_CAN_L in türkis und das CMOS Eingangssignal in lila dargestellt.

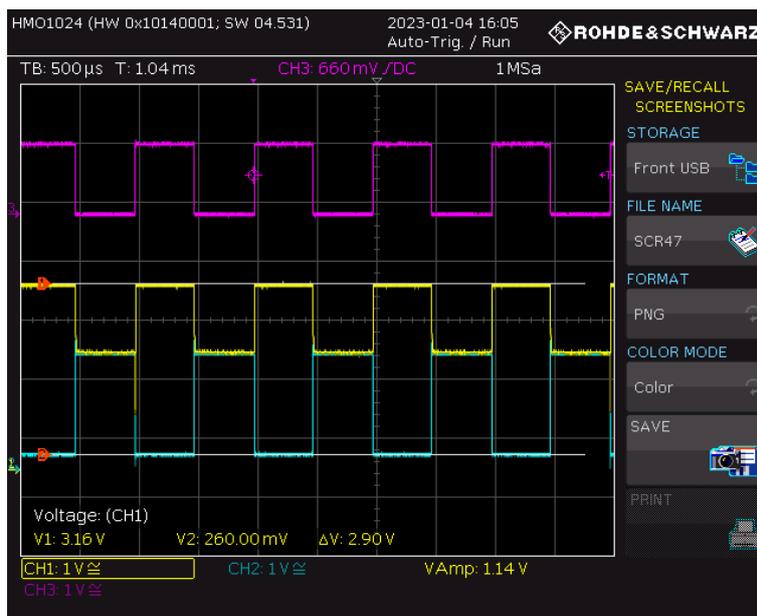


Abbildung 87: Betrieb des 3,6V CAN-Treibers bei der Frequenz $f=1\text{kHz}$ und einer Mittenspannung von $V_{\text{BUS}}=2\text{V}$. D_CAN_H ist in gelb, D_CAN_L in türkis und das CMOS Eingangssignal in lila dargestellt.

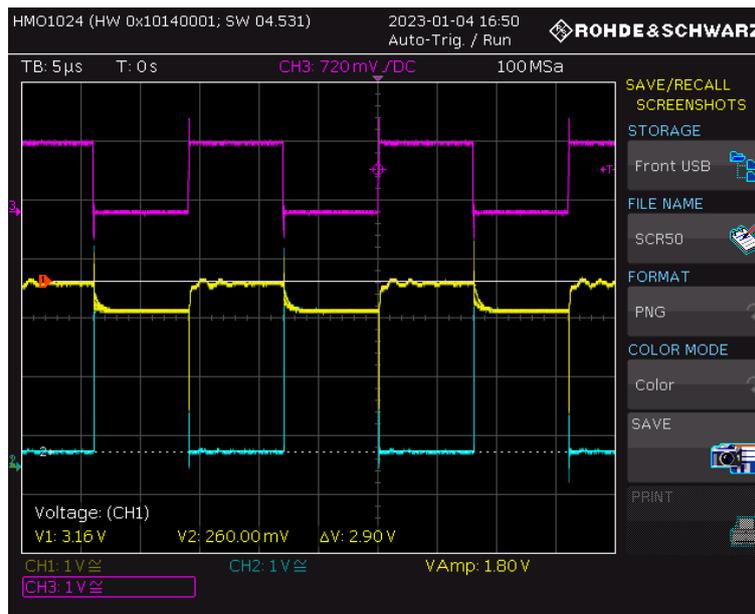


Abbildung 88: Betrieb des 3,6V CAN-Treibers bei der Frequenz $f=62,5\text{KHz}$ und einer Mittenspannung von $V_{BUS}=2,7\text{V}$. D_CAN_H ist in gelb, D_CAN_L in türkis und das CMOS Eingangssignal in lila dargestellt.

4.10 Versuchsaufbau für die Messung des 3,6V CAN-Empfängers

Der 3,6V CAN-Empfänger erzeugt am Ausgang das Signal R_CAN_OUT, welches Pegel zwischen 0V und 1,2V besitzt. Dazu müssen zunächst die folgenden Anschlüsse mit Spannung versorgt werden.

VDD_SUP	1,2V Spannung
D_CAN_VBUS	1,8V Spannung
D_CAN_VDD1V2	1,2V Spannung; Jumper P3 nach unten
D_CAN_VDD2V4	2,4V Spannung; Jumper P2 nach oben
D_CAN_VDD3V6	3,6V Spannung; Jumper P1 nach oben

Zusätzlich müssen die Eingangssignale R_CAN_H und R_CAN_L mit Hilfe von zwei Frequenzgeneratoren erzeugt und über die entsprechenden Jumper P12 und P13 auf der Platine eingespeist werden. Dazu müssen die beiden Frequenzgeneratoren jedoch zunächst miteinander verbunden und synchronisiert werden. Die Synchronisation der beiden Frequenzgeneratoren ist identisch wie bei der Messung des 1,2V CAN-Empfängers. Sie ist in Abschnitt 4.7 beschrieben. Der einzige Unterschied zur 1,2V-Schaltung besteht in der Einstellung der beiden Spannungspegel an den jeweiligen Frequenzgeneratoren.

Master-Frequenzgenerator (R_CAN_H):

Frequenz	62.5KHz
Amplitude	1,8V
Offset	2,7V

Slave-Frequenzgenerator (R_CAN_L):

Frequenz	62.5KHz
Amplitude	1,8V
Offset	0,9V

Sobald diese Anschlüsse mit Spannung versorgt und die beiden Eingangssignale über die beiden Frequenzgeneratoren gesendet werden, kann das Ausgangssignal erzeugt und mit einem Oszilloskop beobachtet werden.

4.10.1 Messung des 3,6V CAN-Empfängers

Die 3,6V CAN-Empfängerschaltung soll das Ausgangssignal R_CAN_OUT mit CMOS Pegeln aus den differentiellen Eingangssignalen R_CAN_H und R_CAN_L erzeugen, die auf Pegeln zwischen 0V und 3,6V liegen. Dieses Signal muss je nach Zustand der beiden Eingangssignale entweder 0V oder 1,2V betragen. Dieser Aufbau wurde erneut mit einem Oszilloskop versehen und die Eingangs- und Ausgangssignale darauf dargestellt.

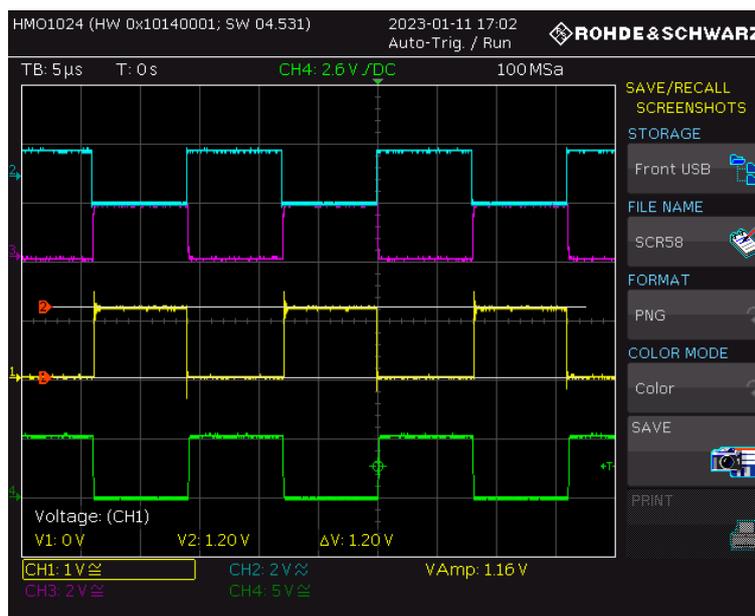


Abbildung 89: Signale des 3,6V CAN-Empfängers bei einer Frequenz von $f=62,5\text{KHz}$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

In Abbildung 89 sind diese Signale auf dem Oszilloskop dargestellt. Es ist zu erkennen, dass die beiden Eingangssignale CAN_L bei 0V und CAN_H bei 3,6V liegen und am Ausgang 0V ausgegeben wird. Sobald beide Signale den Wert von 1,8V erreichen, geht R_CAN_OUT auf 1,2V. Nachdem die Schaltung erfolgreich in Betrieb genommen und die gewünschten Signale erzeugt wurden, wurden auch an dieser Schaltung die zuvor im Kontext des 1,2V CAN-

Empfängers genannten Tests durchgeführt. Zunächst wurde die Frequenz verändert, um das Verhalten der Signale zu beobachten.

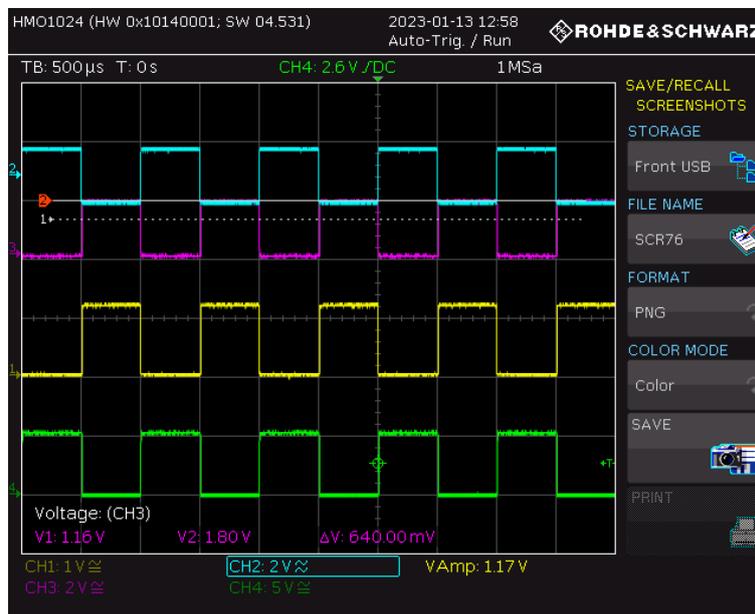


Abbildung 90: Betrieb des 3,6V CAN-Empfängers bei einer Frequenz von $f=1\text{kHz}$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

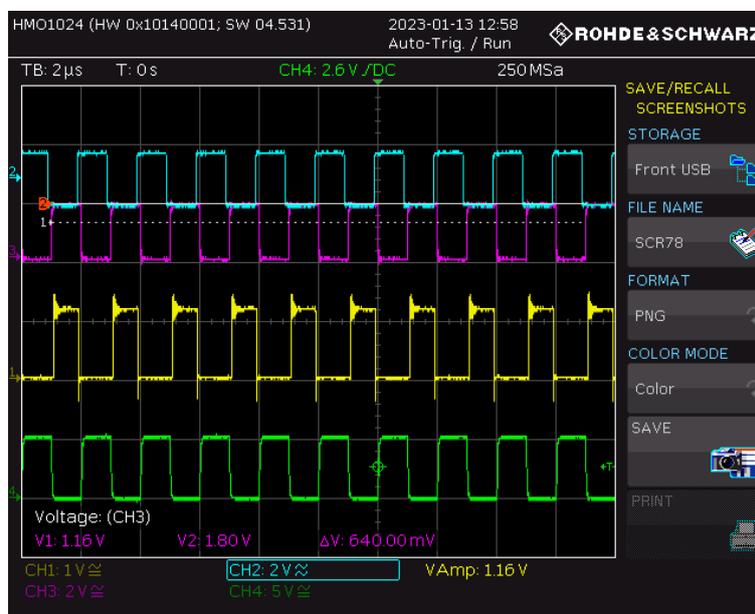


Abbildung 91: Betrieb des 3,6V CAN-Empfängers bei einer Frequenz von $f=500\text{kHz}$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

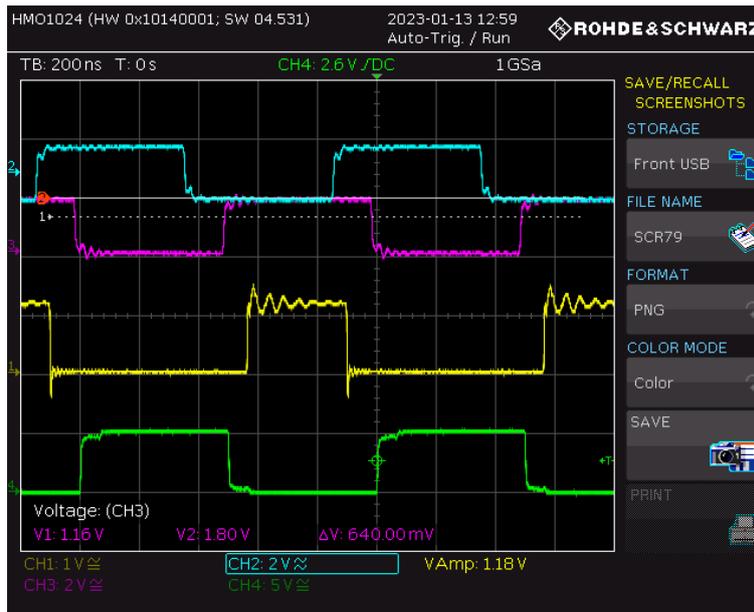


Abbildung 92: Betrieb des 3,6V CAN-Empfängers bei einer Frequenz von $f=1\text{MHz}$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

Bei schnelleren Frequenzen ab 1MHz können die Signale nicht zuverlässig durch die Synchronisierung der beiden Signalgeneratoren erzeugt werden können. Wie in Abbildung 92 zu sehen ist, stellt sich eine Phasenverschiebung zwischen R_CAN_L und R_CAN_H ein.

Als nächstes wurde die Differenzspannung zwischen den beiden Eingangssignale bei verschiedenen Mittenspannungen reduziert und das Ausgangssignal beobachtet.

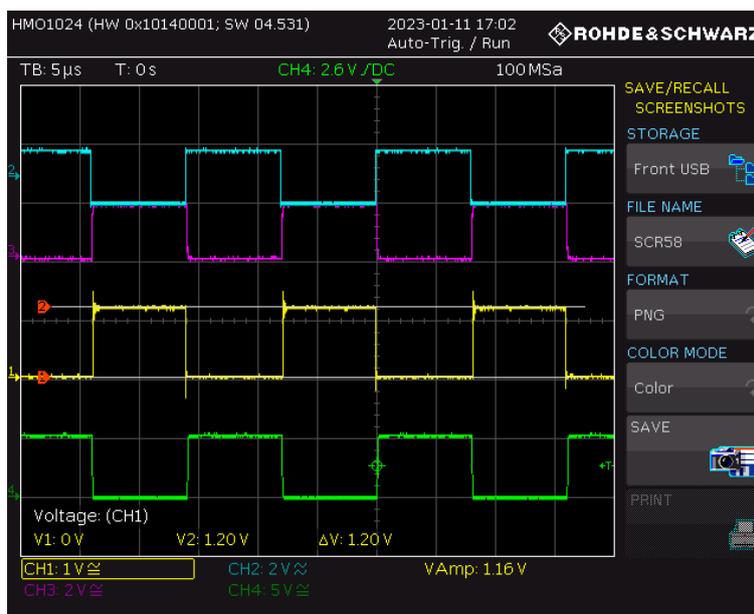


Abbildung 93: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=1,8\text{V}$ einer Differenzspannung von $R_CAN_H-R_CAN_L=1,8\text{V}$ und einer Frequenz $f=62,5\text{KHz}$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

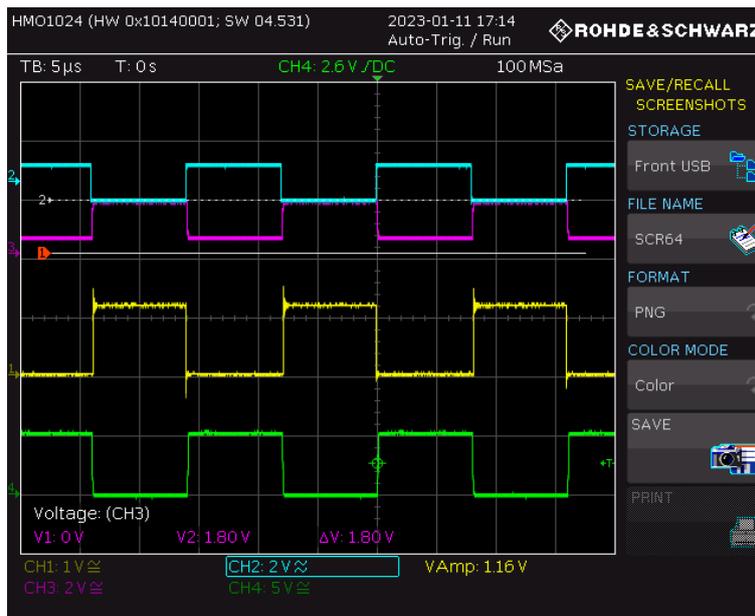


Abbildung 94: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=1,8V$ einer Differenzspannung von $R_CAN_H-R_CAN_L=1,2V$ und einer Frequenz $f=62,5KHz$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

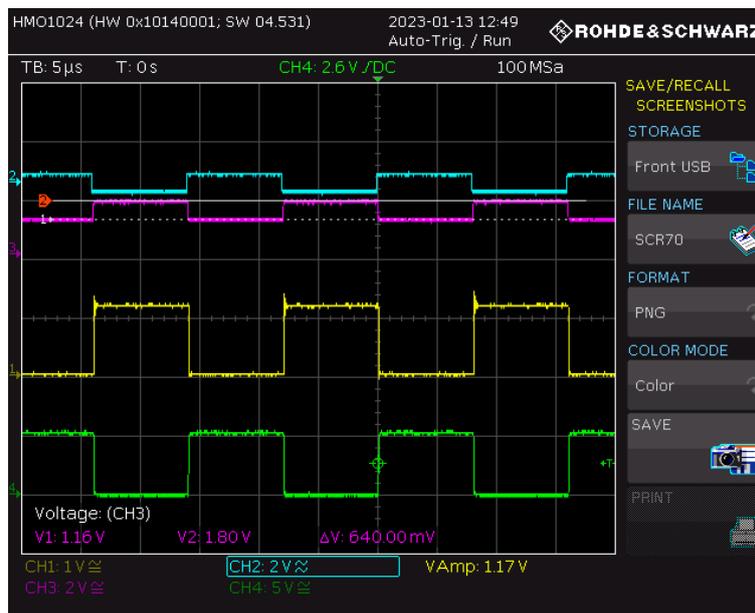


Abbildung 95: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=1,8V$ einer Differenzspannung von $R_CAN_H-R_CAN_L=0,6V$ und einer Frequenz $f=62,5KHz$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

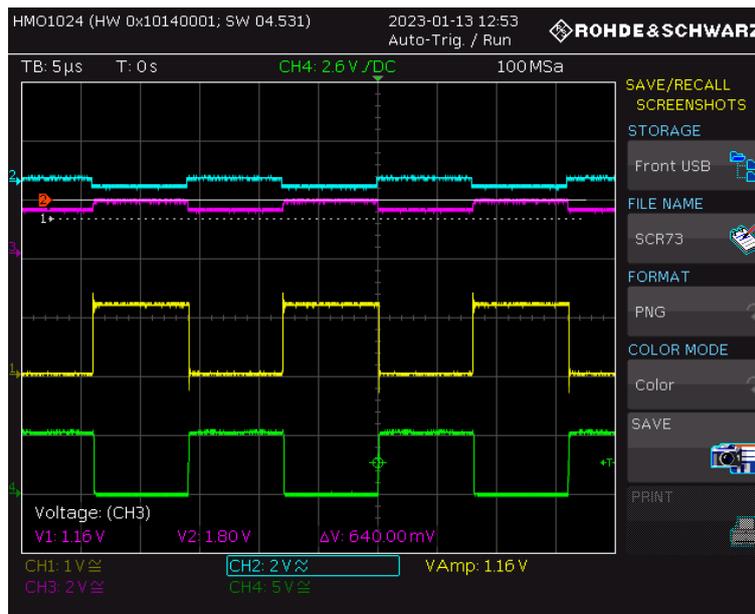


Abbildung 96: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=1,8V$ einer Differenzspannung von $R_CAN_H-R_CAN_L=0,3V$ und einer Frequenz $f=62,5KHz$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

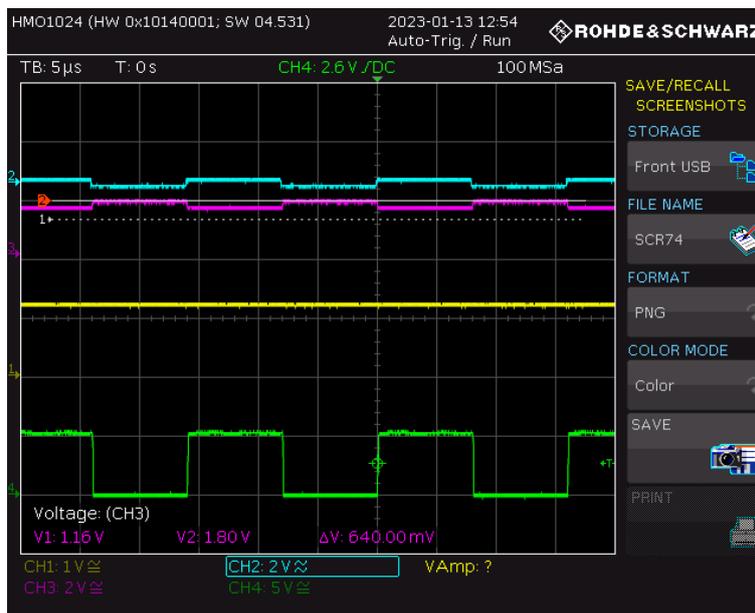


Abbildung 97: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=1,8V$ einer Differenzspannung von $R_CAN_H-R_CAN_L=0,2V$ und einer Frequenz $f=62,5KHz$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

In Abbildung 97 ist zu erkennen, dass bei dieser Messung mit 1,8V Mittenspannung das Ausgangssignal nicht mehr erzeugt wird. In diesem Fall kann die Schaltung also bei Spannungsunterschieden von weniger als 0,2V nicht mehr zwischen den zwei Zuständen des

CAN-Busses unterscheiden, weswegen das Ausgangssignal des CAN-Empfängers keinen Pegelwechsel mehr aufweist.

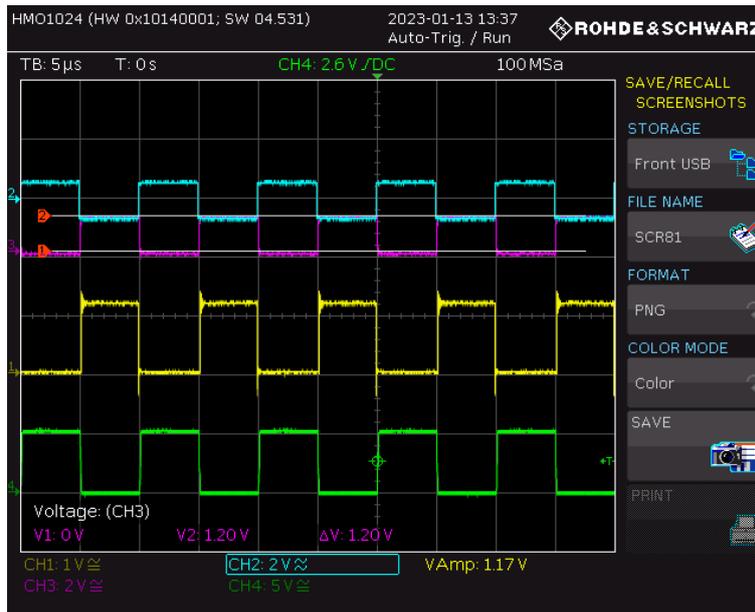


Abbildung 98: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=1,2V$ einer Differenzspannung von $R_CAN_H-R_CAN_L=1,2V$ und einer Frequenz $f=100KHz$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

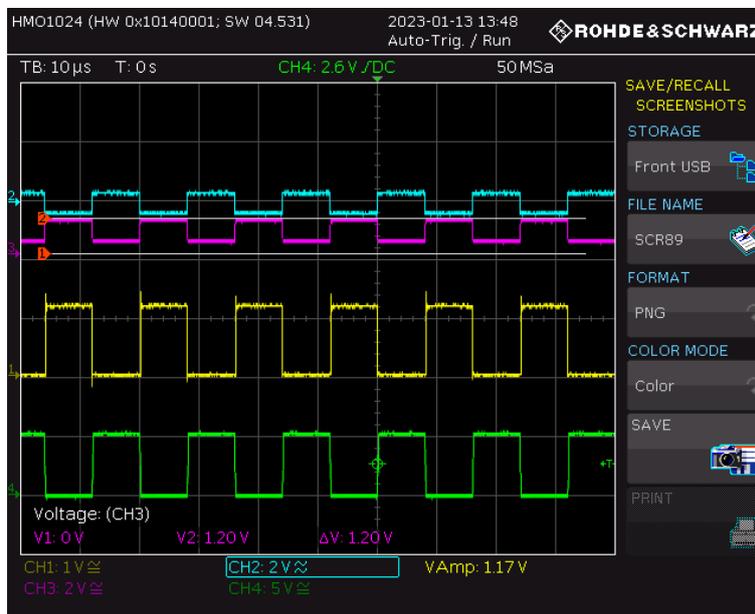


Abbildung 99: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=1,2V$ einer Differenzspannung von $R_CAN_H-R_CAN_L=0,7V$ und einer Frequenz $f=62,5KHz$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

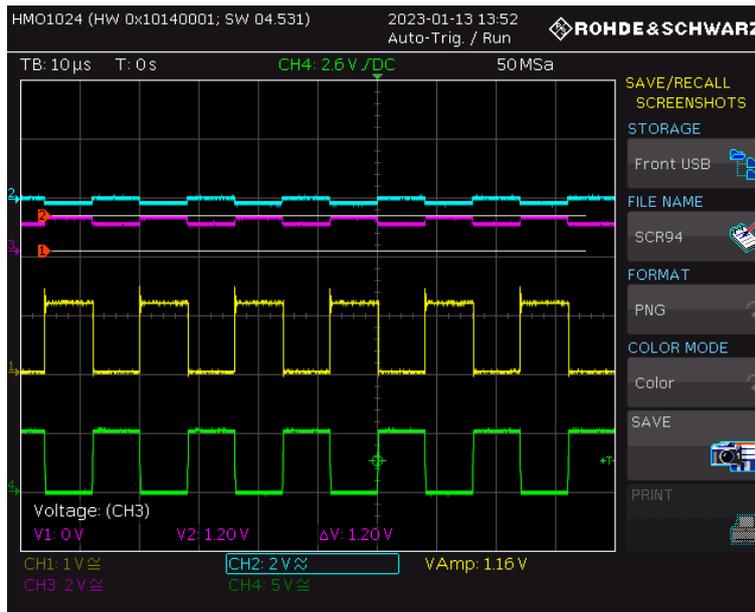


Abbildung 100: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=1,2V$ einer Differenzspannung von $R_CAN_H-R_CAN_L=0,2V$ und einer Frequenz $f=62,5KHz$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

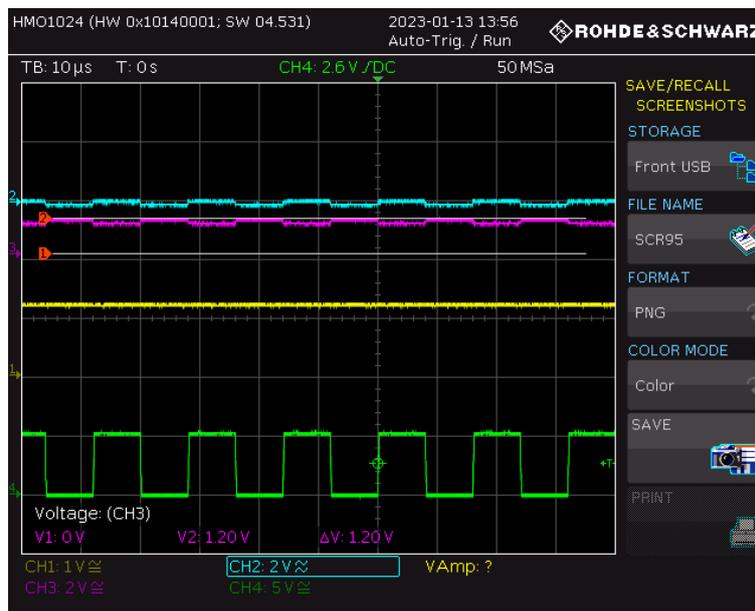


Abbildung 101: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=1,2V$ einer Differenzspannung von $R_CAN_H-R_CAN_L=0,1V$ und einer Frequenz $f=62,5KHz$. R_CAN_H ist in türkis R_CAN_L in lila und das CMOS Ausgangssignal in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

In Abbildung 101 ist zu erkennen, dass bei dieser Messung mit 1,2V Mittenspannung das Ausgangssignal nicht mehr erzeugt wird. In diesem Fall kann die Schaltung also bei Spannungsunterschieden von weniger als 0,1V nicht mehr zwischen den zwei Zuständen des

CAN-Busses unterscheiden, weswegen das Ausgangssignal des CAN-Empfängers keinen Pegelwechsel mehr aufweist.

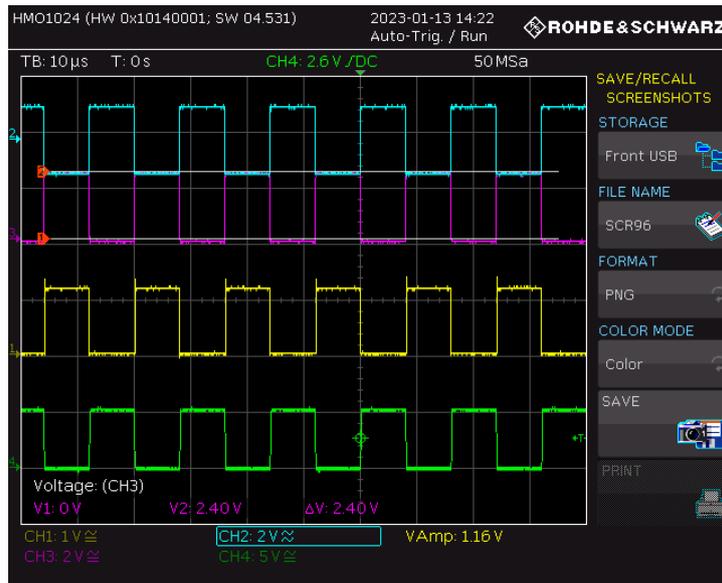


Abbildung 102: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=2,4V$ einer Differenzspannung $R_CAN_H-R_CAN_L=2,4V$ und einer Frequenz $f=62,5kHz$. R_CAN_H ist in türkis R_CAN_L ist in lila und das CMOS Ausgangssignal ist in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

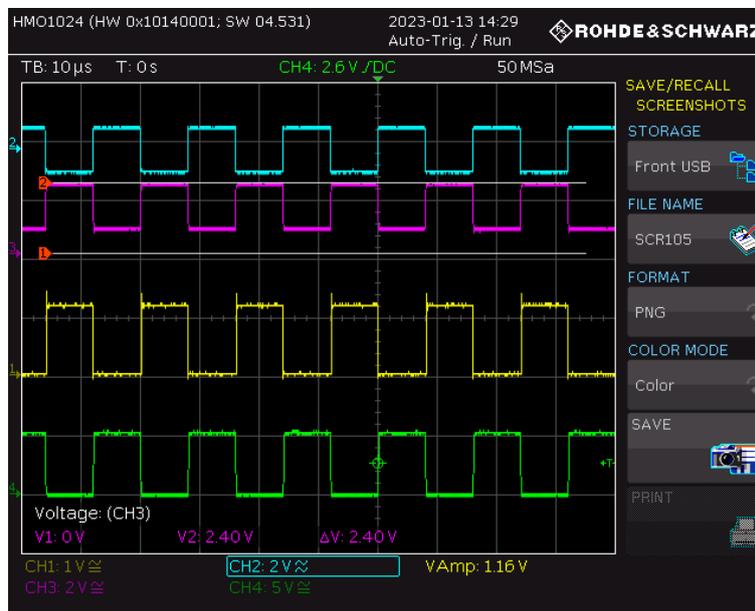


Abbildung 103: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=2,4V$ einer Differenzspannung $R_CAN_H-R_CAN_L=1,5V$ und einer Frequenz $f=62,5kHz$. R_CAN_H ist in türkis R_CAN_L ist in lila und das CMOS Ausgangssignal ist in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

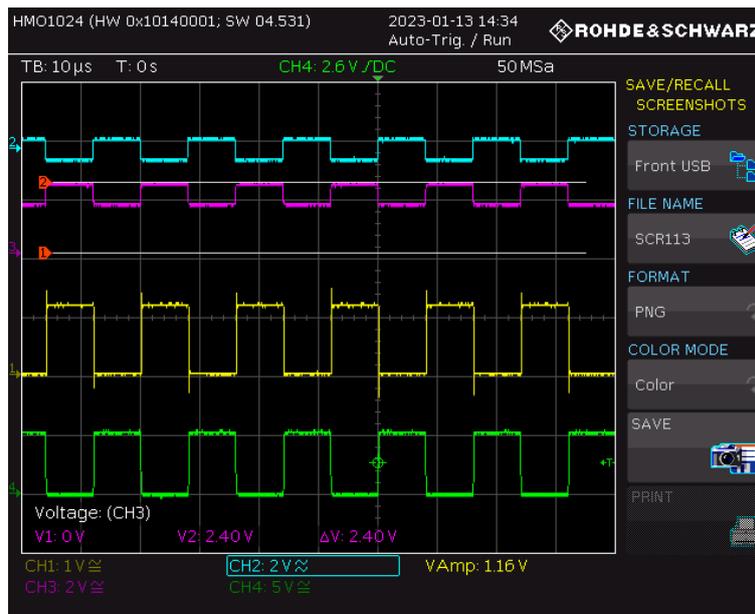


Abbildung 104: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=2,4V$ einer Differenzspannung $R_CAN_H-R_CAN_L=0,7V$ und einer Frequenz $f=62,5KHz$. R_CAN_H ist in türkis R_CAN_L ist in lila und das CMOS Ausgangssignal ist in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

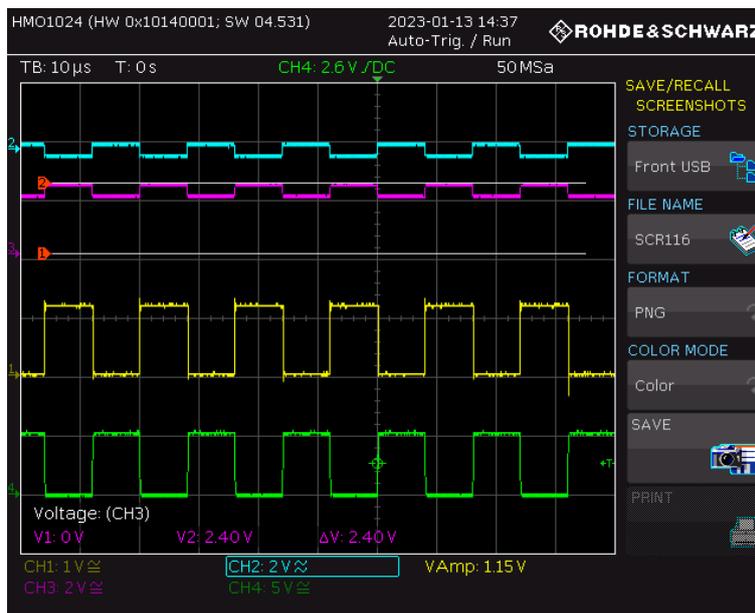


Abbildung 105: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=2,4V$ einer Differenzspannung $R_CAN_H-R_CAN_L=0,4V$ und einer Frequenz $f=62,5KHz$. R_CAN_H ist in türkis R_CAN_L ist in lila und das CMOS Ausgangssignal ist in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

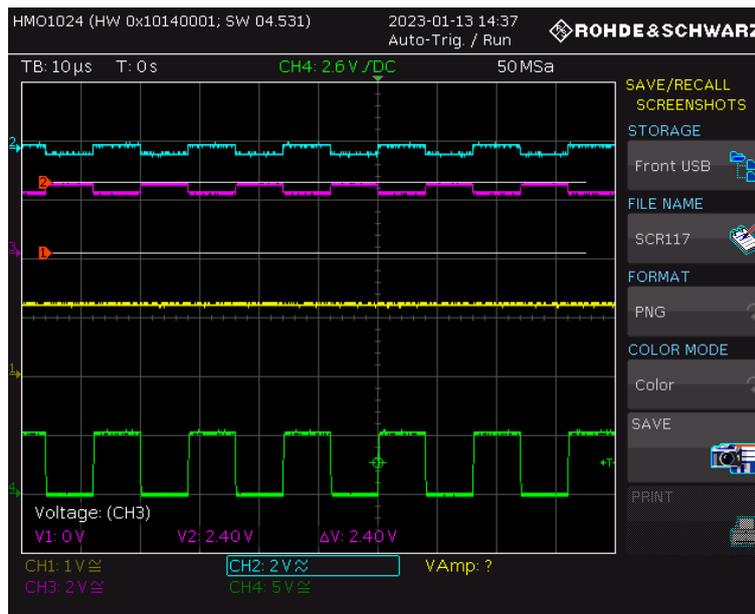


Abbildung 106: Betrieb des 3,6V CAN-Empfängers bei einer Mittenspannung von $V_{BUS}=2,4V$ einer Differenzspannung $R_CAN_H-R_CAN_L=0,3V$ und einer Frequenz $f=62,5KHz$. R_CAN_H ist in türkis R_CAN_L ist in lila und das CMOS Ausgangssignal ist in gelb dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

Bei Messungen mit einer Mittelspannung von 2,4V betrug die kleinste einstellbare Spannungsdifferenz zwischen den beiden Spannungen 0,3V.

4.11 Versuchsaufbau für die Messung des 3,6V CAN-Treibers bei Einspeisung aller Versorgungsspannungen durch die 5V Regler

Die Inbetriebnahme des 3,6V CAN-Treibers mit Hilfe der on-chip integrierten 5V-Regler erfolgt in zwei Schritten. Der erste Schritt ist dabei die Inbetriebnahme der 5V Regler. In Abschnitt 4.8 wird beschrieben, wie die Regler anzuschließen sind. Um den CAN-Treiber und den Empfänger mit den Reglerspannungen und nicht mit den externen Spannungen zu versorgen, müssen die Jumper P1, P2, P3 und P4 so umgesteckt werden, dass sie mit den 5V-Reglern verbunden sind. Danach kann der 3,6V CAN-Treiber mit den restlichen Spannungen gemäß Abschnitt 4.9 angeschlossen und in Betrieb genommen werden. Auf dem Oszilloskop sollten nun die gleichen Signale zu sehen sein wie beim Versuchsaufbau mit den externen 5V-Versorgungen.

4.11.1 Messung des 3,6V CAN-Treibers bei Einspeisung aller Versorgungsspannungen durch die 5V Regler

Nachdem der 3,6V CAN-Treiber mit externer Spannung und die 5V-Regler ebenfalls getestet wurden, wurde der CAN-Treiber mit den von den 5V-Reglern erzeugten Spannungen versorgt und in Betrieb genommen. Wenn die Regler richtig funktionieren, sollte kein Unterschied zu den Messergebnissen des 3,6V CAN-Treibers mit externen Spannungen festgestellt werden.

Abbildung 107 zeigt die Signale CAN_H und CAN_L, die durch diesen Messaufbau erzeugt werden.

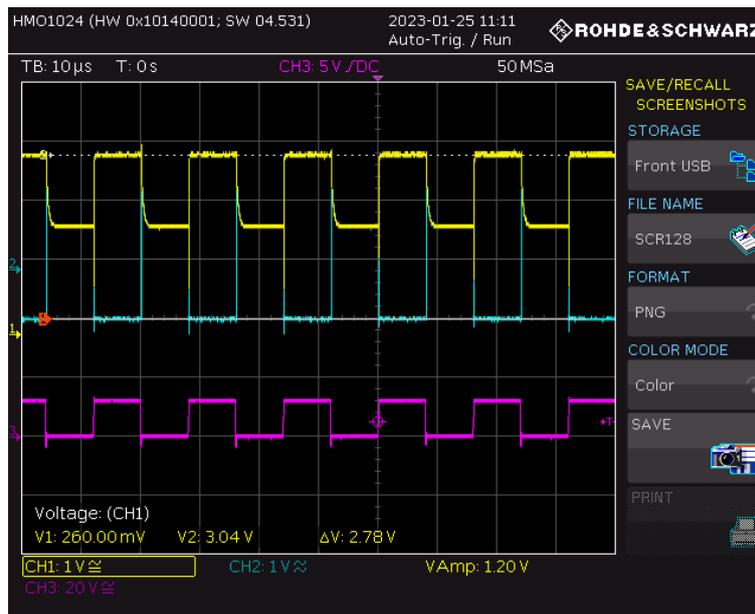


Abbildung 107: Betrieb des 3,6V CAN-Treibers bei interner Versorgung, einer Mittenspannung von VBUS=1,8V und einer Frequenz $f=62,5\text{kHz}$. D_CAN_H ist in gelb, D_CAN_L in türkis und das CMOS Eingangssignal in lila dargestellt.

Wie in dieser Abbildung zu sehen ist, gibt es grundsätzlich keinen Unterschied zur Messung mit externer Versorgung. Dies ist ein gutes Zeichen, denn es lässt darauf schließen, dass der CAN-Treiber auf diese Weise chipintern betrieben werden kann.

4.12 Versuchsaufbau für die Messung des 3,6V CAN-Empfängers bei Einspeisung aller Versorgungsspannungen durch die 5V Regler

Der Anschluss der 5V-Reglerspannungen erfolgt wie beim CAN-Treiber. Anschließend müssen auch bei diesem Aufbau die restlichen Spannungen und Signale aus Abschnitt 4.10 für den CAN-Empfänger angeschlossen werden. Auch hier sollten im Idealfall keine Abweichungen zur Messung mit externen 5V-Spannungen auftreten.

4.12.1 Messung des 3,6V CAN-Empfängers bei Einspeisung aller Versorgungsspannungen durch die 5V Regler

Wie beim CAN-Treiber wurde auch hier versucht, den 3,6V CAN-Empfänger mit diesen 5V-Reglern zu versorgen. Abbildung 108 zeigt das Ausgangssignal des 3,6V CAN-Empfängers mit der 5V Reglerversorgung.

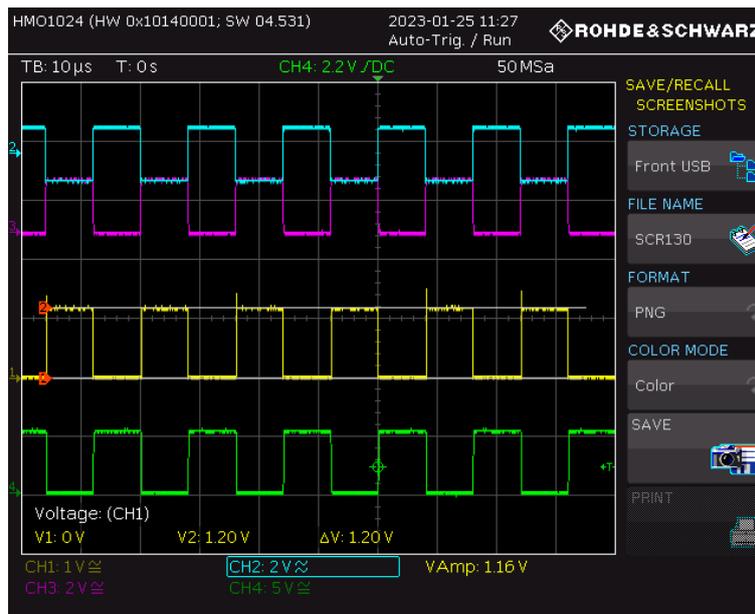


Abbildung 108: Betrieb des 3,6V CAN-Empfängers bei interner Versorgung, einer Mittenspannung von VBUS=1,8V und einer Frequenz $f=62,5\text{KHz}$. R_CAN_H ist in gelb, R_CAN_L in türkis und das CMOS Ausgangssignal in lila dargestellt. Das grüne Signal ist eine Hilfsfrequenz für den Trigger.

Auch die Inbetriebnahme des 3,6V Empfängers mit den 5V Reglern verlief wie gewünscht.

5 Zusammenfassung und Ausblick

Im Rahmen dieser Bachelorarbeit wurde eine Platine für den MOPS-Chip entwickelt, die dazu dient, den Chip anhand der entworfenen Schaltungen ausgiebig auf seine Funktionalität zu testen und zu charakterisieren. Alle manuell messbaren Komponenten auf dem MOPS-Chip wurden in einer Testumgebung geprüft, um festzustellen, ob sie sich wie erwartet verhalten. Dabei haben sich die Schaltungen überwiegend wie gewünscht verhalten. Eine Ausnahme war der 3,6V CAN-Treiber, bei dem der maximale CAN_H-Pegel 3,1V statt der erwarteten 3,6V betrug. Darüber hinaus wurde festgestellt, dass bei den 2,4V- und 3,6V-Reglern während der Load Regulation ein Spannungseinbruch bei ca. 100mA auftrat. Dieser Einbruch ist sehr wahrscheinlich auf einen Fehler der Software zurückzuführen, mit der die Geräte während der automatisierten Messung angesteuert werden. Ansonsten konnten bei diesen Messreihen keine größeren Abweichungen festgestellt werden. Für den 1,2V CAN-Treiber ist es sinnvoll, einen 60Ohm Widerstand auf der Platine zwischen den beiden Jumpers CAN_H und CAN_L vorzusehen. Bei den Molex-Steckern J8, J9, J13 und J14 sind die +/- Pole zu vertauschen und für die Kondensatoren C6, C7, C8 und C9 ist ein größerer Footprint zu wählen. Abgesehen davon konnten alle Schaltungen mit der entwickelten Leiterplatte getestet und charakterisiert werden.

Ausblickend ist es nun auch möglich, mit Hilfe der Platine einige durch Software automatisierte Messreihen durchzuführen. Die in dieser Arbeit erarbeiteten Messwerte können auch zum Verständnis und zur Verbesserung einiger auftretender Messabweichungen beitragen.

6 Quellenverzeichnis

- [1] CERN. (o. D.). Weltmaschine. https://www.weltmaschine.de/cern_und_lhc/cern/, zuletzt abgerufen am 9. April 2023
- [2] Forthommel. (2011, 23. Mai). *English: Map of the CERN accelerator complex*. Wikimedia. <https://commons.wikimedia.org/w/index.php?curid=15291088>, zuletzt abgerufen am 9. April 2023
- [3] CERN. (o. D.). *English: The Large Hadron Collider*. CERN. <https://home.cern/science/accelerators/large-hadron-collider>, zuletzt abgerufen am 9. April 2023
- [4] CERN. (o. D.). *English: The ATLAS Experiment*. ATLAS.CERN. <https://atlas.cern/about>, zuletzt abgerufen am 9. April 2023
- [5] Große-Knetter, Jörn. (2007, 13. November). *English: Vertex Measurement at a Hadron Collider – The ATLAS Pixel Detector*. Universität Bonn. https://inis.iaea.org/collection/NCLCollectionStore/_Public/39/088/39088841.pdf
- [6] Universität Bonn. (o. D.). *English: Atlas Pixel Detector*. Uni-Bonn.de. https://www.hep1.physik.uni-bonn.de/research/index/copy_of_atlas-pixel-detector-ibl, Abgerufen am 19. September 2022
- [7] Bankowsky, Maurice. (2021, August). *Validierung des SLDO-Spannungsreglers für die Pixeldetektoren des ATLAS- und des CMS- Experiments am HL-LHC und Erweiterung des Shuldo-Testsystems um programmierbare Potentiometer*. FH Dortmund. https://opus.bsz-bw.de/fhdo/frontdoor/deliver/index/docId/3081/file/Master-Thesis_Bankowsky_publiDO.pdf
- [8] Rizwan, Ahmad. (o. D.). *The Monitoring of Pixel System (MOPS) chip for the Detector Control System of the ATLAS ITk Pixel Detector*
- [9] Karagounis, Michael. (2022, 11. Oktober)
- [10] Rizwan, Ahmad. (2022, 2. März). *Description and Manual to use the MOPS Chip*. (Version 1)
- [11] Bouroumiya, Reda. (2021, Juli). *Digital geregelte Frequenzkorrektur eines strahlenharten Relaxations-Oszillators für eine CAN Bittiming Einheit in 65nm CMOS Technologie*. FH Dortmund. <https://opus.bsz-bw.de/fhdo/frontdoor/deliver/index/docId/3071/file/Masterarbeit.pdf>
- [12] Altium Designer. (2010, 26. März). https://de.wikipedia.org/wiki/Altium_Designer, zuletzt abgerufen am 9. April 2023
- [13] ROHDE&SCHWARZ. (2020, 18. März). *HMF2525, HMF2550 Arbitrary Function Generator Benutzerhandbuch*. Rohde-schwarz.com. https://www.rohde-schwarz.com/de/handbuch/r-s-hmf2525-r-s-hmf-2550-arbitrary-function-generator-bedienhandbuch-handbuecher_78701-157008.html, zuletzt abgerufen am 9. April 2023
- [14] Karagounis, Michael. (2019, 11. November) *Pixel DCS ASIC MOPS Monitoring of Pixel System- Follow-Up Design Review*

[15] Karagounis, Michael. (2021, 23. März) *Pixel DCS ASIC MOPS Monitoring of Pixel System- 3. Verbund Meeting Tracking*

[16] *The Monitoring of Pixel System (MOPS) chip for the Detector Control System of the ATLAS ITk Pixel Detector (2021)*

Eidesstattliche Versicherung

Hiermit erkläre ich, dass ich die vorliegende Arbeit eigenständig und ohne fremde Hilfe angefertigt habe. Textpassagen, die wörtlich oder dem Sinn nach auf Publikationen oder Vorträgen anderer Autoren beruhen, sind als solche kenntlich gemacht. Die Arbeit wurde bisher keiner anderen Prüfungsbehörde vorgelegt und auch noch nicht veröffentlicht.

Ort, Datum

Unterschrift